

YÜKSEK LİNEERLİKTE DOTA GERÇEKLEŞTİRİLMESİ

Burçin Serter ERGÜN¹

Hakan KUNTMAN²

¹ALCATEL Teletaş RFIC Tasarım Merkezi

1.Esenşehir Atatürk Caddesi, 81260, Yukarı Dudullu, İstanbul

²Elektronik ve Haberleşme Mühendisliği Bölümü

Elektrik-Elektronik Fakültesi

İstanbul Teknik Üniversitesi, 80626, Maslak, İstanbul

¹ e-posta: burcin.ergun@alcatel.com.tr

² e-posta: kuntman@ehb.itu.edu.tr

Anahtar sözcükler: DOTA, Geçiş İletkenliği, Akım Modlu Devreler

ABSTRACT

This paper presents highly linear dual operational transconductance amplifier (DOTA) structure. A high output impedanced structure is combined with a highly linear input stage which is easy to implement for on chip applications. With its high output impedance and highly linear characteristics, this structure can be used for several purposes. For wider usage area a DOTA structure is chosen to implement.

1. GİRİŞ

Son yıllarda kaynak değerlerinin azaltılmasına paralel olarak, gerilim modlu devrelerden, akım modlu devrelere doğru bir yönelim gözlenmektedir. Bunun bir sonucu olarak da, süzgeç, osilatör gibi birçok gerilim modlu devrelerin akım modlu olarak tasarlanılmaya başlandığı görülmektedir. Böylece azalan kaynak değerlerine rağmen tasarımcılara esneklik sağlanmaktadır. Bu yöndeki gelişmelerin ışığında işlemsel geçiş iletkenliği kuvvetlendiricisi (OTA), çok çıkışlı işlemsel geçiş iletkenliği kuvvetlendiricisi (DOTA) ve akım taşıyıcı (CCII) gibi çeşitli devre topolojileri üzerinde çalışmaların yoğunlaştığı görülmektedir. Bu yeni çalışmalar ışığında da yeni devre topolojileri önerilmekte ve sonuç olarak da elemanların ideal davranışlarına olabildiğince yakın çalışmaları, böylece akım modlu devrelerinin de avantajı kullanılarak, gerilim modlu devrelere göre daha geniş bantlı ve lineer devreler elde edilebilmektedir.

Akım modlu devrelerin en eski ve en sık kullanılanlarından biri de işlemsel geçiş iletkenliği

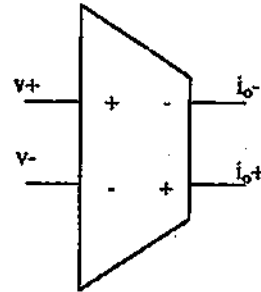
kuvvetlendiricisi (OTA) devreleridir. Bu yapılar işlemsel kuvvetlendiricilerden daha geniş bantlı olmaları ve eğimlerinin kontrol edilebilir olmaları nedeniyle gittikçe yaygınlaşmakta ve birçok devrede temel teşkil eder duruma gelmiştir.

2. OTA TANIM BAĞINTILARI

OTA elemanı çıkış akımı giriş gerilimi ile kontrol edilebilen bir elemandır. Tanım bağıntısı (1) bağıntısında görülmektedir.

$$i_o = g_m v_{in} \quad (1)$$

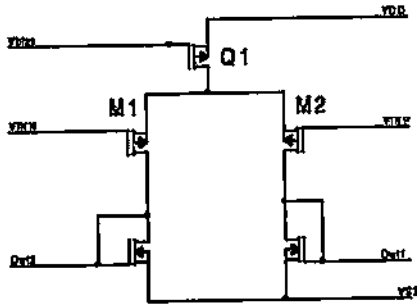
Günümüzde birçok uygulamada diferansiyel sistemler kullanıldığından OTA'nın diferansiyel çıkışlı olan 1 DOTA kullanılmaktadır. DOTA ya ilişkin sembol Şekil 1 de verilmiştir.



Şekil 1 DOTA sembolü

3.DEVRE TOPOLOJİLERİ

(1) de verilen tanım bağntısından görüldüğü gibi giriş gerilimi ile çıkış akımı arasında idealde lineer bir ilişki bulunmaktadır. Fakat pratikte bu ilişki ancak belirli bir bölgede lineer olarak elde edilebilmektedir. Bu lineer ilişki bölgesini olabildiğince geniş tutmak tasarımı ideale yakalaştıracak ve uygulamalarda daha iyi sonuçlar ortaya çıkaracaktır.



Şekil2 (a) Klasik OTA giriş hücresi

lar sırasında bu yapı kullanılarak devrenin gerçekleştirilmeye daha yakın olması sağlanmıştır. Akımın aynalandığı PMOS ların L leri 10u alınmıştır. Bunun sebebi, de akım kaynağının idealde sonsuz olan çıkış direnci değerine olabildiğince yakın bir çıkış direnci değeri elde edilmesidir. Önerilen giriş hücresi ile gerçekleştirilmiş DOTA devresi Şekil 3 de görülmektedir. Devrede kullanılan transistörlerin önemli parametreleri:

Model Parametresi	NMOS	PMOS
V_T	0.844	-0.734
UO	462	160
TOX	15.5E-9	15.5E-9

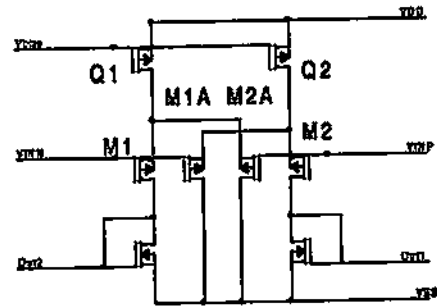
Tablo 1 Model Parametreleri

MOS Transistörlerin boyutlandırılmaları da aşağıdaki gibi yapılmıştır.:

Önerilen Giriş Hücresi	Klasik Giriş Hücresi
$W_{M1,M2}=25\mu m$	$W_{M1,M2}=25\mu m$
$W_{M1A,M2A}=3\mu m$	-
$W_{Q1,Q2,Q3}=20\mu m$	$W_{Q1,Q3}=20\mu m$
$W_{C1,C2,C3,K1,K2,K3,K4}=2\mu m$	
$W_{C1,C2,K3,K4}=4\mu m$	
$L_{Q1,Q2,Q3}=10\mu m$	

Tablo 2 Eleman Boyutları

Şekil 2-a da klasik bir DOTA devresinin giriş hücresi görülmektedir. Şekil 2-b de ise önerilen yüksek lineerlikteki giriş hücresi görülmektedir. Şekil 2 de görülen devreler üst tarafta bulunan PMOS transistörler sayesinde bir akım kaynağından aynalanan akım ile çalışmaktadır. Teorik olarak orada bulunan ideal akım kaynaklarının yerine, simülasyon-



(b) Önerilen giriş hücresi

Diğer tüm NMOS transistörlerde $W=20\mu m$, PMOS transistörlerde $W=40\mu m$ dir. Verilmeyen tüm transistörlerde $L=3\mu m$ dir. Simülasyonda $VDD=2.5V$, $VSS=-2.5V$ olarak alınmıştır. Akım kaynağı $20\mu A$ olarak alınmış ve böylece simülasyonlar yapılmıştır.

4.SİMÜLASYON SONUÇLARI

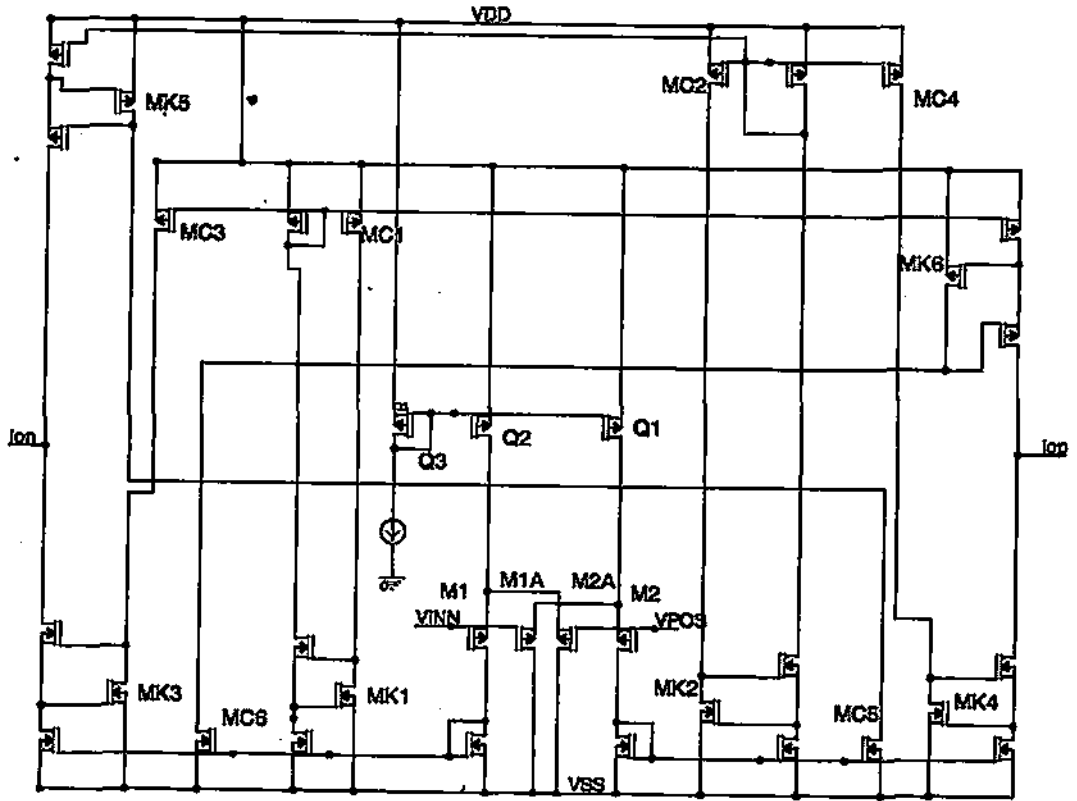
Simülasyonlar Şekil 3 deki devre esas alarak yapılmış ve sadece giriş hücresi değiştirilmiştir. Böylece önerilen giriş hücresinin klasik giriş hücresi ile karşılaştırılması amaçlanmıştır. Çıkış akımının giriş gerilimini ile değişimi Şekil4 ve Şekil 5 de verilmiştir.

Klasik giriş hücresi ile yapılan simülasyon sonuçları Şekil 4 de verilmiştir. Şekil 4 de görülen grafikte çıkış akımının giriş gerilimini lineer olarak takip ettiği bölge $967mV$ genişliğindedir ve çıkış akımının giriş gerilimi ile olan ilişkisi bu sınırın sonuna yaklaşıldıkça lineerlikten uzaklaştığı görülmektedir.

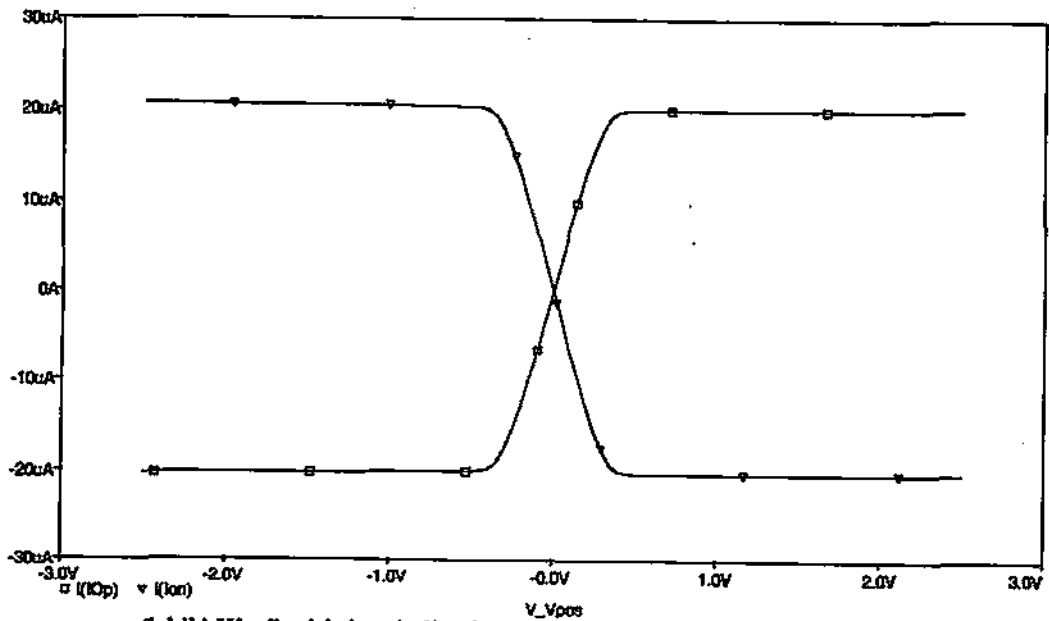
Şekil 5 de ise önerilen giriş hücresi kullanılarak yapılan simülasyon sonuçları verilmiştir. Şekil 5 de görülen grafikte çıkış akımının giriş gerilimini lineer olarak takip ettiği bölge $2,63V$ genişliğindedir, ve giriş gerilimi ile çıkış akımı arasındaki ilişkinin oldukça lineer ve bu ilişkinin sınır bölgenin uçlarına kadar lineer olarak devam ettiği gözlenmektedir.

Geçiş iletkenliğine dair simülasyon sonuçları, klasik giriş katı için Şekil 6, önerilen giriş katı için ise Şekil7 de verilmiştir. Grafiklerden görüleceği

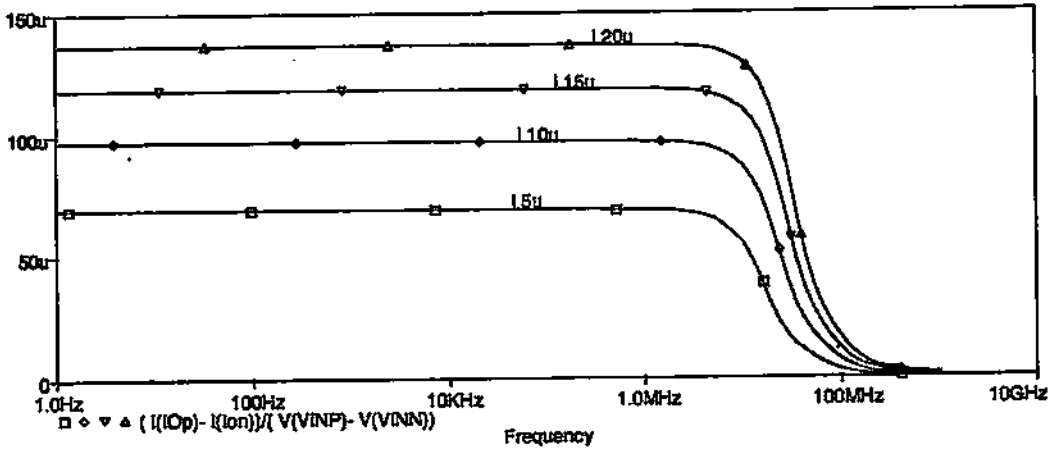
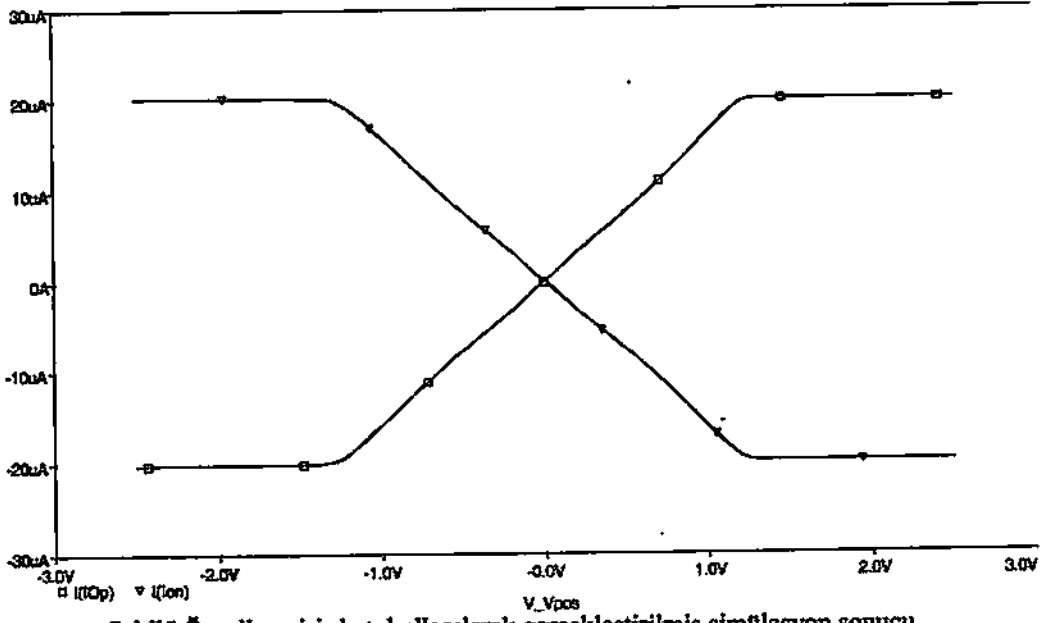
üzere, önerilen giriş hücresi ile gerçekleştirilmiş devre ile daha yüksek bir G_m elde edilmiştir.

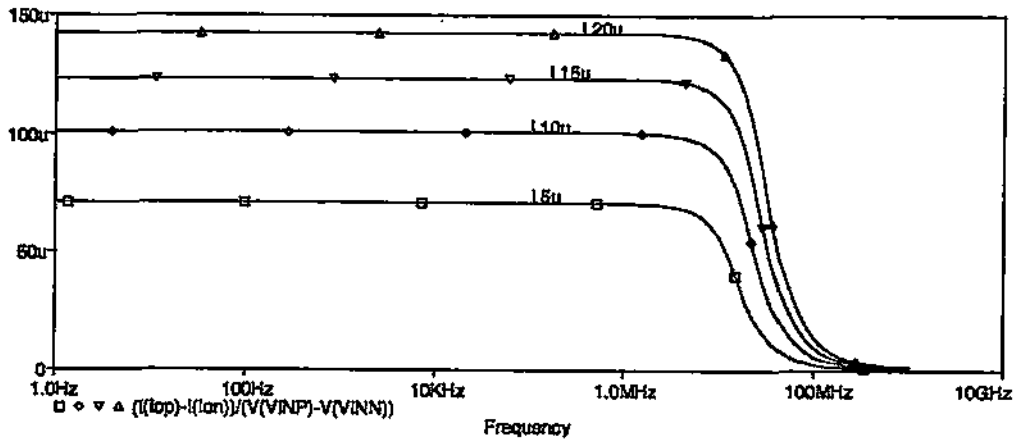


Şekil3 Önerilen giriş katı kullanılarak gerçekleştirilmiş DOTA yapısı



Şekil4 Klasik giriş katı kullanılarak gerçekleştirilmiş simülasyon sonucu





Şekil7 Önerilen giriş katı kullanılarak elde edilmiş G_m

Ayrıca her iki devrenin de çıkış empedansı hesaplanmıştır. Elde edilen değerler Tablo 3 de verilmiştir.

	Önerilen Giriş Katı DOTA	Klasik Giriş Katı DOTA
$R_{OP}=R_{ON}$	96 GΩ	84 GΩ
$C_{OP}=C_{ON}$	23 fF	22 fF

Tablo 3 Çıkış empedansı ölçüm sonuçları

5.SONUÇ

Bu çalışmada dual OTA devresin ile yüksek lineerliğe sahip bir giriş katı birlikte kullanılması amaçlanmıştır. Devrenin performansı klasik bir giriş katı ile karşılaştırılarak verilmiştir. Devre topolojisi gereği çok yüksek bir çıkış direncine sahiptir[1]. Bu çalışma sayesinde devrenin çok daha fazla lineer olması sağlanmış ve böylece ileriki uygulamalarda kullanım alanı genişlemiştir. Ayrıca devrenin en önemli avantajlarından biri de gerçekleştirilmeye uygun olup, gerçekleştirme sırasında çok fazla bir değişikliğe gerek duymamasıdır.

KAYNAKLAR

- [1] ZEKI. A. ve KUNTMAN H.: 'High-output-impedance CMOS dual-output OTA suitable for wide-range continuous-time filtering applications' ELECTRONIC LETTERS, 1999, 16, pp 1295-1296
- [2] NEDUNGADI A. ve VISWANATHAN T. R. : 'Design of Linear CMOS Transconductance Elements' IEEE TRANS. CIRCUITS SYST., vol CAS31, pp 891-894

- [3] ANGULO R. J. ve SINENCO S. E.: 'Active Compensation of Operational Transconductance Amplifier Using Partial Positive Feedback' IEEE JSSC, 1990, vol 25, pp 1024-1028
- [4] ANGULO R. J., SINENCO S. E. ve HOWE M. : 'Large f_0Q Second Order Filters Using Multiple Output OTAS' IEEE CASII , 1994, vol 41, pp 587-592
- [5] LAKER R. K. Ve SANSEN M.C.W.: 'Design of Analog Integrated Circuits and Systems' MCGRAW-HILL, 1994
- [6] JOHNS D. ve MARTIN K.: 'Analog Integrated Circuit Design' JOHN WILEY & SONS, 1997