ELEKTRİK MÜHENDİSLERİ ODASI İSTANBUL ŞUBESİ IV. PROJE YARIŞMASI

GÜNEŞ PANELİ SİMÜLATÖRÜ

Projeyi Yapan:

Salih Cihan TEK

Proje Yöneticisi:

Yrd. Doç. Dr. Deniz YILDIRIM

Haziran 2008

TEŞEKKÜR

Öncelikle her zaman yanımda olan ve yoğun çalışmalarım sırasında desteklerini benden hiçbir zaman esirgemeyen aileme teşekkür etmeyi kendime bir borç bilirim.

Danışmanım Yrd. Doç. Dr. Deniz Yıldırım'a da, çalışmalarıma gösterdiği ilgi ve bu projenin geliştirilmesi sırasında bilgi ve tecrübesiyle vermiş olduğu destekten dolayı teşekkür ederim.

Son olarak, araştırma görevlisi Şükrü Ertike'ye, danışmanımın olmadığı zamanlarda bana zaman ayırdığı için teşekkür ederim.

Haziran 2008

Salih Cihan Tek

İÇİNDEKİLER

TEŞEKKÜR	, ii
ŞEKİL LİSTESİ	. v
TABLO LİSTESİ	vi
KISALTMALAR	vii
ÖZETv	iii
1 CIRIS	1
 OINIŞ QÜNES PANELLERİNİN L-V KARAKTERİSTİKLERİ 	3
 2.1. İdeal Güneş Paneli Karakteristiği. 2.2. Sıcaklığın I-V Eğrisine Etkisi 2.3. Işımanın I-V Eğrisine Etkisi. 2.4. I-V Eğrisinin Yeniden Oluşturulması 	3.3.4.4
3. GÜÇ DEVRESİNİN TASARIMI VE GERÇEKLENMESİ	. 8
 3.1. Topoloji Seçimi 3.2. Devre Elemanlarının Değerlerinin Belirlenmesi	. 8 . 9 10 12 13
4. ÖLÇÜM DEVRESİNİN TASARIMI VE GERÇEKLENMESİ 1	15
 4.1. Gereksinimlerin Belirlenmesi 4.2. Devrede Kullanılan Entegreler Hakkında Bilgi 4.2.1. MAX1204 4.2.2. AD627 4.2.3. Filtreler 4.3. Tamamlanmış Tasarımın Devre Şeması 	15 15 16 16 17
5. SAYISAL KONTROL SİSTEMİNİN TASARIMI 1	19
 5.1. Simülatörün Kontrol Stratejisi 5.2. Sistemin Basitleştirilmiş Modeli 5.3. Kontrolör Parametrelerinin Belirlenmesi 5.4. PI Kontrolörün Simülasyonu 	19 20 22 25
6. KONTROL SİSTEMİNİN DSP ÜZERİNDE GERÇEKLENMESİ 2	27
 6.1. Kontrolörü Gerçeklemekte Kullanılan Donanım Hakkında Bilgi	27 27 28 29 29 34
6.1.5.2. Boot From FLASH	34 34
 6.2. Kontrol Sistemi Yazılımının Gerçeklenmesi	34353637

 6.2.4. Ölçüm Sonuçlarının ADC'den SPI Aracılığı ile Alınması 6.2.5. Ölçüm Sonuçlarına Göre Referans Geriliminin Belirlenmesi 6.2.6. Calısma Oranının PI Kontrolör Tarafından Belirlenmesi 	
7. TESTLER VE SİMÜLATÖRE SON HALİNİN VERİLMESİ	
7.1. Kontrolör Parametrelerinin Test Edilmesi ve Optimizasyonu7.2. GPS ve MATLAB Tarafından Oluşturulan I-V Eğrilerinin Karşılaştırılması	
8. SONUÇ	
REFERANSLAR	
EK A – MATLAB KODU	
EK B – PCB ŞEMALARI	
EK C – GÜÇ DEVRESİNİN FOTOĞRAFLARI	
EK D – ÖLÇÜM DEVRESİNİN FOTOĞRAFLARI	
EK E – ezDSP F2812'NİN FOTOĞRAFLARI	
EK F – TAMAMLANMIŞ SİSTEMİN FOTOĞRAFLARI	

ŞEKİL LİSTESİ

Şekil 2.1	– V _{oc} ve I _{sc} 'nin sıcaklıkla değişimi	4
Şekil 2.2	– Gücün sıcaklıkla değişimi	4
Şekil 2.3	– V _{oc} and I _{sc} 'nin ışıma ile değişimi	4
Şekil 2.4	– R _s =6 ve N=15 iken örnek I-V ve P-V eğrileri	6
Şekil 2.5	– R _s =10 ve N=15 iken örnek I-V ve P-V eğrileri	7
Şekil 3.1	- Çeviricinin simülasyonunda kullanılan devre şeması	11
Şekil 3.2	$-R_L = 50\Omega$ iken yapılan simülasyonun sonuçları	11
Şekil 3.3	$-R_{\rm L} = 300\Omega$ iken yapılan simülasyonun sonuçları	12
Şekil 3.4	– Çeviricinin devre şeması	13
Şekil 3.5	– Çeviricinin şeması	14
Şekil 3.6	$-V_P, V_O veV_L$ 'nin örnek dalga şekilleri	14
Şekil 3.7	$-V_i, V_P$ ve V_{DS} in örnek dalga şekilleri	14
Şekil 4.1	– LC filtresinin frekans cevabi	16
Şekil 4.2	– RC filtrelerinin frekans cevabı	17
Şekil 4.3	– Ölçüm devresinin devre şeması	18
Şekil 5.1	– Referans geriliminin belirlenmesi	19
Şekil 5.2	– Buck tipi bir çevirinin şeması	20
Şekil 5.3	– s tanım bölgesinde RLC devresi	21
Şekil 5.4	– PI kontrolörlü gerilim regülasyon döngüsü	21
Şekil 5.5	- Kontrolörsüz sistemin kök eğrisi ve bode diyagramı	22
Şekil 5.6	– Kontrolörsüz sistemin basamak yanıtı	23
Şekil 5.7	– PI kontrolörlü sistemin kök eğrisi ve bode diyagramı	24
Şekil 5.8	– PI kontrolörlü sistemin basamak yanıtı	24
Şekil 5.9	- Sistemin değişik yük durumlarındaki basamak yanıtları	25
Şekil 5.10) – Sistemin simülasyonda kullanılan modeli	25
Şekil 5.11	– Simülasyondan elde edilen sonuç	26
Şekil 6.1	– F2812'in iç mimarisi	27
Şekil 6.2	– eZdsp F2812 geliştirme kartı	28
Şekil 6.3	– eZdsp F2812'nin blok diyagramı	28
Şekil 6.4	- Code Composer Studio'dan bir ekran görüntüsü	29
Şekil 6.5	– Tamamlanmış yazılımın akış diyagramı	36
Şekil 6.6	– MAX1204'ün kontrol verisi formatı	39
Şekil 6.7	– Çevirme işleminin zaman diyagramı	39
Şekil 6.8	– Arama algoritması	41
Şekil 7.1	- AGK olarak çalışan GPS'nin basamak yanıtı	43
Şekil 7.2	- GPS'nin testler sırasında simüle etmekte olduğu I-V eğrisi	44
Şekil 7.3	- Sistemin yükündeki ani bir artışa verdiği yanıt	44
Şekil 7.4	- Sistemin yükündeki ani bir azalmaya verdiği yanıt	45
Şekil 7.5	– Deneysel eğri ile gerçek eğrinin karşılaştırılması	45
Şekil 7.6	– Çıkış gerilimindeki hata yüzdeleri	46

TABLO LÍSTESÍ

Tablo 3.1 – Güç devresindeki konektörlerin açıklamaları	. 12
Tablo 3.2 – Dalga şekillerinin açıklamaları	. 14
Tablo 4.1 – Ölçüm devresindeki konektörlerin açıklamaları	. 17

KISALTMALAR

- AGK : Anahtarlamalı Güç Kaynağı CCM : Sürekli Akım Modu (Continuous Conduc
- CCM : Sürekli Akım Modu (Continuous Conduction Mode)
- DCM : Süreksiz Akım Modu (Discontinuous Conduction Mode)
- DSP : Sayısal İşaret İşlemcisi (Digital Signal Processor)
- EMI : Elektromanyetik Parazit (Electromagnetic Interference)
- ESL : Eşdeğer Seri Endüktans (Equivalent Series Inductance)
- ESR : Eşdeğer Seri Direnç (Equivalent Series Resistance)
- GPS : Güneş Paneli Simülatörü
- PWM : Darbe Genişlik Modülasyonu (Pulse Width Modulation)
- MCU : Mikrokontrolör Birimi (Microcontroller Unit)

ÖZET

Bu projede, DSP tabanlı bir günes paneli simülatörü tasarlanmış ve gerceklenmiştir. Tasarım sürecinin bir parçası olarak, parametrik bir denklemi kullanarak değişik ortam koşulları altında çalışan farklı güneş panellerinin akım-gerilim karakteristiklerini çıkaran bir MATLAB programı yazılmıştır. Sonra, düşük güçlü bir anahtarlamalı güç kaynağı ve bu güç kaynağının çıkış gerilim ve akım değerlerini ölçmek amacıyla bir ölçüm devresi tasarlanıp gerçeklenmiştir. Devrelerin yapımı tamamlandıktan sonra, sistemi bir güneş paneli simülatörü haline getirebilmek amacıyla sayısal bir kontrolör tasarlanmış ve tasarlanan kontrolör C dili kullanılarak yazılıma geçirilerek, içerisinde Texas Instruments'in TMS320F2812 DSP'sini barındıran eZdsp F2812 geliştirme kiti üzerinde çalışır hale getirilmiştir. DSP üzerinde çalışan bu kontrol sistemi, ölçüm devresi tarafından ölçülen değerleri, MATLAB programıyla denenmiş olan parametrik denklemi ve çeşitli ortam parametreleri ile simülasyonu yapılacak olan güneş panelinin parametrelerini girdi olarak alıp, güç kaynağının çıkış geriliminin değişken yük koşulları altında istenen güneş paneli karakteriştiğini takip edecek şekilde değiştirilmesini sağlamıştır. Sistemin gerçeklenmesi tamamlandıktan sonra, simülatör değişken bir yük ile çalıştırılmış ve dinamik performansı test edildikten sonra çeşitli yük değerleri için çıkış akım ve gerilim değerleri ölçülmüştür. Ölçümlerden elde edilen değerler kullanılarak bir I-V eğrisi çizilmiş ve bu eğri, sistemin simüle etmeye çalıştığı gerçek eğri ile karşılaştırılarak simülatörün ne kadar isabetli simülasyon yapabildiği test edilmiştir.

1. GİRİŞ

Günümüzde, uzun ömürlü ve çevre dostu olmaları ile bilinen güneş enerjili sistemler, her geçen gün daha fazla önem kazanmaktadır. Güneş enerjili sistemlerin geliştirilmesi ile ilgilenen firma ve araştırma merkezlerinin sayısı ve dolayısıyla da uygun test cihazlarına olan ihtiyac her gecen gün daha da artmaktadır. Mühendisler, günes enerjisi ile calısan sistemlerini test edebilmek için en az bir güneş paneli (Solar panel, Fotovoltaik panel) kullanmak zorundadırlar. Bu şekilde yapılan testler en başta mantıklı gözükse de, güneş enerjili sistemleri gerçek hava şartları altında çalışan gerçek güneş panelleri ile test etmek coğu zaman oldukça sorunlu olmaktadır. Bu sorunların en önemli sebebi mühendislerin hava şartları üzerinde hiçbir kontrollerinin olmaması ve dolayısıyla güneşten panellere gelecek olan ısıma miktarını da istedikleri şekilde ayarlayamamalarıdır. Çoğu zaman istedikleri testi yapabilmek için uygun hava şartlarının oluşmasını beklemek zorunda kalmaktadırlar. Aynı sebepten dolayı, bir testi tamamen aynı koşullar altında birden fazla kez yapmak da pratikte imkânsız bir hale gelmektedir. Su ana kadar bu sorunu cözebilmek icin, 1kW'dan daha yüksek güçlü devreleri test ederken güneş ışımasını taklit etmek amacıyla lambalar kullanmayı deneyenler olmuştur [1]. Ancak lambaların çok fazla elektriğe ihtiyaç duymaları bu vöntemin oldukca malivetli olmasına vol acmıştır. Diğer bir sorun kendini özellikle yüksek güçlü devrelerin test edilmesi sırasında göstermektedir. Güneş panelleri söz konusu olduğunda daha yüksek güç, daha çok güneş paneli ve daha geniş yüzey alanı demek olduğundan, yüksek güçlü devreleri test etmek için kullanılması gereken güneş panellerinin ihtiyaç duyduğu boş alan miktarı aşırı düzeylere çıkmakta, test işlemini imkânsız olmasa bile çok zor ve maliyetli bir hale getirmektedir. Bu pahalı ve vakit alıcı test sürecinden kurtulmak ve hava şartlarına olan bağımlılığı ortadan kaldırmak için en mantıklı yol bir güneş paneli simülatörü (GPS) kullanmaktır. GPS'ler, farklı hava koşulları altında çalışan güneş panellerinin karakteristiklerini taklit ederek gerçek bir güneş paneli gibi davranmak üzere tasarlanmış sistemlerdir. Bu sistemlerin kullanılması, güneş panelleri kullanılarak yapılması gereken herhangi bir deneyin defalarca kez aynı ortam koşullarında, geniş bir alana ihtiyaç duyulmadan, maliyetsiz bir sekilde yapılmasını mümkün kılmaktadır. Bu sistemleri kullanmanın diğer bir avantajı ise, tek bir GPS kullanılarak cok savıda ve farklı türlerde günes panellerinin simülasyonunun yapılabilmesidir. İyi tasarlanmış bir GPS, güç devresinin maksimum değerleri aşılmadığı sürece her güneş panelinin ya da çok sayıda güneş panelinden oluşan geniş çaplı güneş enerji sisteminin verini alabilir.

Şu ana kadar, güneş panellerinin I-V karakteristiklerinin simülasyonunu yapabilmek için bir çok farklı yöntem denenmiştir. Bu yöntemlere örnek olarak bir EPROM içerisinde saklanan I-V karakteristiğine ait akım ve gerilim değerlerinin bir güç yükseltici devre ile yükseltilmesi [2] ve bir DC-DC çeviricinin çıkış geriliminin bir mikrokontrolör yardımıyla I-V karakteristiğinden örnekler içeren bir dizideki değerlere göre değiştirilmesi [3] verilebilir. Bu yöntemleri kullanan simülatörlerin kötü yanı, farklı ortam koşulları altında çalışan farklı güneş panellerinin simülasyonunu yapacak kadar esnek olmamalarıdır. [4]'te anlatılmış olan simülatörde, içerisinde bir güneş panelinin matematiksel modelini barındıran bir mikrokontrolör ile anahtarlamalı bir güç kaynağının (AGK) çıkış gerilimi kontrol edilmiştir. Benzer bir yöntem [5]'te sunulmuştur. Bu yöntemin öncekinden farkı, güneş paneli modelinden I-V karakteristiğini elde etme işleminin bir mikrokontrolör yerine bilgisayar ile yapılmasıdır. Bu şekildeki sayısal GPS sistemlerinde farklı ortam koşullarında çalışan farklı güneş panellerinin simülasyonu yapılabilmektedir. Bir AGK yerine kontrollü tam köprü doğrultucu kullanan bir GPS [6]'da verilmiştir. Bu GPS, I-V eğrisini tam olarak elde etmek yerine, iki adet doğru denkleminden oluşan basit bir matematiksel model kullanarak yaklaşık olarak elde etmektedir.

Bu projede sunulmuş olan GPS tasarımı, düşük güçlü güneş panellerinin simülasyonunu yapmak üzere tasarlanmıştır ve 50W'lık bir AGK ile bu AGK'nın çıkış gerilimini kontrol eden sayısal bir kontrol sisteminden oluşmaktadır. Sayısal kontrol sistemi, Texas Instruments tarafından geliştirilen TMS320 serisi DSP ailesinin bir üyesi olan TMS320F2812 DSP kullanılarak gerçeklenmiştir. Kontrol sistemi, çeşitli I-V eğrilerini gerçek zamanlı olarak DSP'nin hafizasında oluşturabilmek için parametrik bir denklem kullanmaktadır. Bu yöntem simülatöre, aynı devre ile farklı ortam koşulları altında çalışan farklı güneş panellerinin simülasyonunu yapabilme ve simülasyonu yapılan güneş panelinin veya ortam koşullarının parametrelerini sistem çalışırken değiştirebilme imkânı vermektedir. Bu projenin öncelikli amacı hızlı ve isabetli bir şekilde simülasyon yapabilen bir kontrol sistemi yapmak olduğundan, yüksek güçlü bir güç devresinin tasarlanıp üretilmesine gerek görülmemiştir. Şekil 1.1, tasarlanmış olan GPS'nin blok diyagramını göstermektedir.



Şekil 1.1 – Tüm sistemin blok diyagramı

Şekil 1.1'de gösterilen blok diyagramındaki her bloğun tasarımı ve gerçeklenmesi raporun ilgili kısımlarında ayrıntılı olarak anlatılmıştır. Örnek bir güneş panelinin simülasyonundan elde edilmiş olan deneysel sonuçlar ise raporun son kısmında verilmiştir.

2. GÜNEŞ PANELLERİNİN I-V KARAKTERİSTİKLERİ

Bu bölümde güneş panellerinin I-V karakteristikleri hakkında kısa bilgi verilmiştir.

2.1. İdeal Güneş Paneli Karakteristiği

Şekil 2.1, ideal bir güneş panelinin tipik I-V ve P-V karakteristiğini göstermektedir. Birbirine seri veya paralel bağlanmış birden fazla güneş panelinden oluşan sistemlerin karakteristikleri de sırasıyla V_{oc} ve V_{mpp} ya da I_{mpp} ve I_{sc} değerlerinin katlanmış olması dışında benzerdir.



Şekil 2.1 – İdeal bir güneş panelinin tipik I-V ve P-V karakteristikleri

Şekil 2.1'den de görülebildiği gibi ideal bir güneş panelinin çıkış gerilimi, çıkış akımı belli bir değere ulaşana kadar sabitken, bu değeri aştığında hızla azalmaya başlamaktadır. Gerçek bir güneş panelinde ise çıkış gerilimi panelden çekilen akım sıfırdan farklı olduğu anda düşmeye başlar. Ancak gerilimin düşme hızı akım belli bir değere ulaşana kadar yavaşken, bu değeri aştıktan sonra hızlanır. Güneş panellerinin Şekil 2.1'de gösterilmiş beş temel parametresi vardır. Bu parametreler ve sembolleri aşağıda liste halinde verilmiştir:

V_{oc} : Açık devre gerilimi I_{sc} : Kısa devre akımı P_{mpp} : Maksimum güç değeri V_{mpp} : Maksimum güç noktası gerilimi I_{mpp} : Maksimum güç noktası akımı

Gerçek bir güneş panelinin I-V karakteristiği sıcaklığa ve ışımaya bağlı olarak değişir. Bu yüzden Şekil 2.1'deki gibi bir eğri ancak tek bir sıcaklık ve ışınım değeri için geçerlidir. Yine Şekil 2.1'deki eğri, panel yüzeyinin tamamen ve homojen bir şekilde aydınlanmış olduğu, gölgeler ve kir nedeniyle gerçekte sağlanması oldukça zor olan bir koşul altında geçerlidir. Kısacası, bir güneş paneli için her koşulda doğru I-V eğrisinin elde edilebilmesi için ortam koşullarının hesaba katılması gerekmektedir.

2.2. Sıcaklığın I-V Eğrisine Etkisi

Güneş panelleri çok sayıda küçük hücreden oluşur. Her hücre en basit haliyle yüzeyi büyütülmüş bir P-N jonksiyonu olduğundan, parametreleri bir diyotunkiler gibi sıcaklık ile değişir. Sıcaklık arttıkça V_{oc} azalır ve I_{sc} artar. V_{oc} 'deki azalma miktarı I_{sc} 'deki artış

miktarından çok daha fazla olduğu için sıcaklık arttıkça panelden elde edilebliecek olan maksimum güç azalır. Bu etkiler Şekil 2.2 ve Şekil 2.3'te gösterilmiştir.



Şekil 2.1 – V_{oc} ve I_{sc}'nin sıcaklıkla değişimi



Şekil 2.2 – Gücün sıcaklıkla değişimi

Sıcaklıktaki1°*C*'lik değişime karşılık V_{oc} ve I_{sc} 'deki değişim miktarı genellikle güneş panellerinin teknik dökümanlarında T = 25°*C*'deki değerleri referans alan sıcaklık katsayıları olarak verilir. Bu katsayılara bu raporda sırasıyla V_{tempco} ve I_{tempco} isimleri verilmiştir.

2.3. Işımanın I-V Eğrisine Etkisi

Bir güneş panelinin kısa devre akımı ışıma ile doğrudan orantılıyken, açık devre gerilimi artan ışıma ile sadece az bir miktar artar. V_{oc} 'deki değişim I_{sc} 'deki değişime kıyasla ihmal edilebilecek seviyede olduğundan bir güneş panelinin maksimum çıkış gücünün de ışıma ile doğrudan orantılı olduğu söylenebilir. Şekil 2.4'te aynı panelin üç farklı ışınım değeri için I-V eğrileri verilmiştir.



Şekil 2.3 – V_{oc} and $I_{sc}\mbox{'nin}$ ışıma ile değişimi

I_{sc} ışınım ile doğrudan orantılı olduğundan, ışınımdaki 1 W/m^2 'lik değişimin I_{sc} üzerindeki etkisini hesaplamak kolaydır. Ancak V_{oc}'deki değişim ancak yaklaşık olarak hesaplanabilmektedir çünkü ışınım ile V_{oc} arasında doğrudan bir orantı olmadığı gibi, panellerin teknik dökümanlarında bu iki değer arasındaki bağıntıyı veren bir katsayıya da rastlanmamaktadır. Bu raporda, ışınımın V_{oc} üzerindeki etkisini hesaba katmak için kullanılan katsayıya V_{irco} adı verilmiştir.

2.4. I-V Eğrisinin Yeniden Oluşturulması

Bir GPS'nin en temel özelliği simülasyonunu yapacağı güneş panelinin I-V eğrisini bir şekilde elde edebilmesidir. Şu ana kadar bu eğriyi elde edebilmek için bir çok farklı yöntem kullanılmıştır.

Tasarımı [2] ve [3]'te anlatılmış olan simülatörler, sonlu sayıda I-V değer çifti ile doldurulmuş ve kodun içine gömülmüş olan bir dizi kullanmaktadır. Bu en basit ve en kötü yöntemdir cünkü dizive kaydedilmiş olan I-V eğrisi ancak tek bir sıcaklık (T) ve ışınım (A) değeri için geçerlidir. Bu yüzden bahsedilen yöntemi kullanan simülatörlerin farklı ortam koşullarında çalışan panellerin simülasyonunu yapabilmeleri için ya kod içerisine birden fazla dizi gömülmesi, ya da gömülmüş olan dizinin içeriğinin değiştirilip kodun tekrar derlenmesi gerekmektedir. İlk yöntem aşırı bellek gereksinimine yol açarken, diğer yöntem de sistemin her seferinde kapatılıp içerisindeki kodun güncellenmesini gerektirdiği için kullanışsızdır. [6]'da anlatılanda olduğu gibi bazı simülatörler ise V_{oc} , V_{mpp} , I_{mpp} ve I_{sc} noktalarını birleştiren iki adet doğrudan oluşan basit bir lineer model kullanmaktadır. Bu yöntemin avantajları hızlı, esnek ve kolay uygulanabilir olmasıdır. Kötü yanı ise asırı basit bir model kullanıldığı için gerçek bir I-V eğrisinin simülasyonunu isabetli bir şekilde yapamamasıdır. GPS tasarımlarında denenmiş olan bir diğer yöntem ise güneş panellerinin oldukça ayrıntılı bir modeline ait denklemleri bir PC üzerinde çözdürüp, elde edilen I-V eğrilerine ait noktaların GPS'ye aktarılmasıdır. Bu yöntemi kullanan simülatörler oldukça isabetli simülasyonlar yapabilirler ancak çalışmak için bir PC'ye ihtiyaç duymaları çok büyük bir dezavantajdır. Bu yöntemi kullanan bir tasarım [7]'de verilmiştir.

Bu projede tasarlanmış olan GPS'de kullanılan yöntem, yukarıda bahsedilen yöntemlerin bir kombinasyonudur. Yöntemde, bir güneş panelinin I-V eğrisi aşağıda gösterilen parametrik denklem [9] ile oluşturulmaktadır.

$$V = \frac{V_{oc} \cdot ln \left(2 - \left(I/I_{sc}\right)^{N}\right) / ln \left(2\right) - R_{s} \cdot \left(I - I_{sc}\right)}{1 + R_{s} \cdot I_{sc} / V_{oc}}$$
(2.1)

Eğri oluşturulduktan sonra ise, eğriden belli sayıda örnek nokta alınarak bir dizi içerisinde depolanmaktadır. Denklemi doğrudan kullanmak yerine denklemden elde edilen eğrinin bir dizide depolanmasının sebebi, bu denklemin gömülü yazılım içerisinde gereken değişken (Direnç) için çözülmesinin oldukça zor olmasıdır.

Dikkat edilmesi gereken bir nokta, denklemin V_{oc} ve I_{sc} gibi bilinen parametrelere ek olarak, R_s ve N adında iki parametre daha almasıdır. V_{oc} ve I_{sc} , oluşturulacak olan I-V eğrisinin bitiş noktalarını belirlerken, R_s ve N eğrinin sırasıyla gerilim ve akım modlarındaki eğimlerini kontrol etmektedir.

Bu projede kullanılan I-V eğrisini oluşturma yönteminin en büyük avantajı esnekliğidir. Denklemde eğimleri belirleyen iki parametre bulunması, GPS'nin değişik şekillerde I-V eğrileri üretebilmesine olanak vermektedir. Ayrıca kodda kullanılan dizinin içeriği koda elle girilmeyip, denklem 2.1 yardımıyla sistem çalışırken yapılan hesaplarla otomatik olarak hazırlandığından, simülasyonu yapılan I-V eğrisinin sistem çalışırken herhangi bir anda yeni hava koşullarına göre değiştirilebilmesi mümkün olmaktadır. Karakteristiğin sistem çalışırken gerçek zamanlı olarak üretilmesi yukarıda bahsedilenlere ek olarak, tek biri dizi kullanarak sonsuz sayıda I-V eğrisinin simüle edilmesine olanak verdiğinden, bellek gereksinimlerini oldukça düşük seviyelere çekmektedir.

Denklem 2.1'i kullanarak çeşitli I-V ve P-V eğrileri elde edebilmek için bir MATLAB programı yazılmıştır. Program, girdi olarak $T = 25^{\circ}C$ ve $A = 1000 W/m^2$ koşullarını referans alan V_{oc}, I_{sc}, V_{tempco}, I_{tempco}, V_{irco}, N ve R_s parametrelerini almakta ve bu parametreleri kullanarak istenen sıcaklık ve ışınım değerleri için yeni V_{oc} ve I_{sc} değerlerini hesaplayıp I-V ve P-V eğrileri çizmektedir. Ayrıca çizdiği P-V eğrilerinin her birinin maksimum güç

noktasını da siyah bir nokta ile işaretlemektedir. Şekil 2.5, R_s=6 ve N=15 iken değişik sıcaklık ve ışınım değerleri için çizilmiş olan I-V eğrilerini gösterirken, Şekil 2.6 da aynı eğrileri R_s=10 ve N=15 durumu için göstermektedir. Her iki şekildeki grafikler elde edilirken programın ihtiyaç duyduğu diğer parametrelere verilen değerler şu şekildedir: $V_{oc} = 19.9 V$, $I_{tempco} = 0.0012 \, A/^{\circ}C \, ,$ $V_{tempco} = -0.077 V/^{\circ}C$ $V_{irco} = 0.005 \ Vm^2 / W$. $I_{sc} = 0.71 A$, ve MATLAB programının kodu EK A'da verilmiştir.



Şekil 2.4 – R_s=6 ve N=15 iken örnek I-V ve P-V eğrileri



3. GÜÇ DEVRESİNİN TASARIMI VE GERÇEKLENMESİ

Gir GPS, en basit haliyle değişken çıkış gerilimli bir güç kaynağı olduğundan ve sistemin diğer parçalarının nasıl tasarlanacağının güç devresinin özelliklerine göre belirlenmesi gerektiğinden, projede ilk olarak güç devresi yapılmıştır.

3.1. Topoloji Seçimi

Doğru topolojinin seçilebilmesi için, ilk olarak güç devresinin gereksinimleri belirlenmiştir. Bu gereksinimlerin belirlenmesinde simüle edilmesi planlanan güneş panelinin teknik özelliklerinden faydalanılmıştır. Bu projede örnek olarak simülasyonu yapılan güneş paneli 10W'lık bir güneş panelidir ve aşağıda da gösterilmiş olan parametrelerinin çoğunluğu Siemens'in SM10 kodlu güneş panelinin bilgi sayfasından alınmıştır. Tüm parametreler $T = 25^{\circ}C$ ve $A = 1000W/m^2$ olduğu ortam koşullarını referans almaktadır.

 $V_{oc} = 19.9 V$ $I_{sc} = 0.71 A$ $I_{tempco} = 0.0012 A/^{\circ}C$ $V_{tempco} = -0.077 V/^{\circ}C$ $V_{irco} = 0.005 Vm^{2}/W$ $R_{s} = 10$ N = 15

Bu parametreler incelenerek, ayrıntıları aşağıda verilmiş olan gereksinimler belirlenmiştir:

Güç Kapasitesi:

Güneş Panelinin maksimum gücü 10W olduğu için, güç devresinin güç kapasitesinin de en az 10W olması gerekmektedir. Ancak simülatörü biraz daha esnek ve güvenilir yapabilmek için bu güç kapasitesinin 50W civarında olmasına karar verilmiştir.

Çıkış Gerilim Aralığı:

Parametrelere göre bu güneş panelinin nominal açık devre geriliminin 19.9V olduğu, ancak soğuk ve iyi aydınlanmış ortamlarda 21V-22V seviyelerine kadar çıkabildiği görülmektedir. Ayrıca, güç değerleri 10W-60W arasında olan çeşitli güneş panellerinin teknik özelliklerine bakıldığında, maksimum açık devre gerilimlerinin genelde 19V-23V arasında değiştiği görülmektedir. Bu bilgiler ışığında güç devresini çıkış geriliminin en az 23V'a kadar çıkabilmesi gerektiği sonucuna varılmıştır. Minimum çıkış gerilim değerinin ise 0V olması gerektiği açıktır.

Belirlenmiş olan bu gereksinimler ile güç devresinin tasarımı ve üretimi için ayrılabilecek olan zamana bakılarak, buck topolojisini kullanan bir DC-DC çeviricinin güç devresi için yeterli olacağına karar verilmiştir. Devre 24V'luk bir gerilim kaynağından besleneceği ve giriş ile çıkış gerilimleri arasında çok büyük farklar olmayacağı için galvanik yalıtıma gerek duyulmamıştır.

3.2. Devre Elemanlarının Değerlerinin Belirlenmesi

Topoloji seçimi yapıldıktan sonraki adım, devredeki pasif elemanların değerlerinin ve anahtarlama frekansının belirlenmesidir. Pasif elemanlardan en önemlileri çıkış filtresini oluşturan bobin ve kondansatördür.

Anahtarlama frekansı, EMI'yi ve devredeki parazitik endüktansların etkilerini azaltacak kadar düşük, aşırı boyutlarda filtre elemanlarına gerek duymadan düşük gerilim dalgalanması sağlayacak kadar da yüksek bir değer olduğundan 40kHz olarak seçilmiştir.

Bobinin endüktans değeri, devreyi sürekli akım modunda (Continuous Conduction Mode-CCM) tutacak olan minimum ortalama çıkış akım değerini belirlemektedir. Bu projede, güç devresi mümkün olduğunca CCM modunda çalışacak şekilde tasarlanmıştır çünkü bu modda akımın tepe değerleri daha düşüktür, gürültü daha azdır ve çalışma oranı ile çıkış gerilimi direkt orantılı olduğu için hassas gerilim ayarı yapmak daha kolaydır.

Bu projede, sürekli ve süreksiz akım modları arasındaki geçiş akım değeri 50mA olarak seçilmiştir, çünkü bu değer devrenin çoğu durumda CCM'de çalışmasını sağlamakta ve piyasada toroid şeklinde hazır olarak bulunabilen bir bobinin kullanılmasıyla elde edilebilmektedir. Bobinin endüktans değerinin ve akım dalgalılığının hesaplanışı aşağıda verilmiştir:

$$L = \frac{V_{DC}}{2 \cdot f \cdot I_B} \cdot D \cdot (1 - D) = \frac{24V}{2 \cdot 40kHz \cdot 50mA} \cdot 0.5 \cdot (1 - 0.5) = 1.5mH$$
(3.1)

$$\Delta I_L = 2 \cdot I_B = 2 \cdot 50 mA = 100 mA \tag{3.2}$$

Çıkış geriliminin dalgalılığı, filtre kondansatörünün eşdeğer seri direnci (ESR), eşdeğer seri endüktansı (ESL) ve kapasitesi (C) tarafından belirlenmektedir. Tasarlanan güç devresinin çalışma frekansı düşük olduğu için ESL'nin etkisi ihmal edilebilmektedir. CCM'de çalışma durumu için, çıkış gerilimindeki dalgalılığın sadece kapasiteye bağlı olduğu varsayılırsa, 50mV'luk bir dalgalılık için gereken kapasite değeri aşağıdaki şekilde hesaplanabilir.

$$C \ge \frac{\Delta I_L}{8 \cdot f \cdot \Delta V_o} = \frac{100 mA}{8 \cdot 40 k Hz \cdot 50 mV} = 6.25 uF$$
(3.3)

Elde edilen sonuçtan görülebileceği gibi, ESR'nin (R_s) ihmal edilmesi durumunda, dalgalılık gereksinimini sağlayamayacağı açıkça belli olan çok düşük bir kapasite değeri elde edilmektedir. ESR'yi hesaplara dahil etmek için ise değerinin bilinmesi gerekir. Ancak bu değer, kondansatör üreticileri tarafından çoğu zaman verilmemektedir. Bu projede, farklı kondansatör üreticilerinin kataloglarını inceleyerek ortalama bir değer elde etme yoluna gidilmiştir. İncelemeler sonucunda, bu devrede kullanılması planlanan alüminyum elektrolitik türünde kondansatörler için oldukça geniş bir gerilim değeri aralığında $R_s \cdot C$ değerinin $60-80uF \cdot \Omega$ aralığında olduğu görülmüştür. Hesaplarda bu değerlerin ortalaması kullanılarak yeni kondansatör değeri hesaplanmıştır:

$$ESR \le \frac{\Delta V_o}{\Delta I_L} \implies \frac{70uF \cdot \Omega}{C} \le \frac{50mV}{100mA} \implies C \ge 140uF$$
(3.4)

Bu hesaplamadan sonra, gerilim dalgalılığının düşük kaliteli, yüksek ESR'li bir kondansatör kullanılması durumunda bile 50mV'dan daha düşük olacağından emin olmak için 220uF

değerinde bir kondansatör kullanılmasına karar verilmiştir. Kapasite değerinin 220uF'dan daha da yükseltilmesi, dalgalılığı azaltacak olmasına karşın sistemin dinamik performansını düşüreceği için tercih edilmemiştir.

Tasarımın sonraki adımında uygun bir anahtarlama elemanı seçilmiştir. Anahtarlama elemanı olarak bir MOSFET kullanılmıştır. P tipi MOSFET'ler, buck tipi çeviricilerde kapılarının sürülmesi N tipi MOSFET'lere kıyasla daha kolay olduğu için yaygın olarak kullanılmaktadır. Ancak P tipi bir MOSFET kullanımak devrenin giriş gerilim aralığını oldukça küçültmektedir. Bu sebeple bu devrede N tipi bir MOSFET kullanılmıştır. Kullanılacak MOSFET'in V_{(BR)DSS} değerinin, gerilim darbelerine karşı biraz güvenlik payı bırakabilmek için devrenin maksimum giriş geriliminden (36V) yeterli düzeyde büyük olması gerekmektedir. Ayrıca normalde bu MOSFET'in I_{D(Max)} değerinin de maksimum çıkış akımının (1.5A) en az iki katı olması gerekirken, bu devrede soğutucu kullanılmaması planlandığından, bu değerden daha da büyük olması gerekmektedir. Bu verilerden yola çıkılarak devrede kullanılacak olan MOSFET'in, piyasada kolayca bulunabilen, 100V maks. gerilim ve 5.6A maks. akım değerine sahip olan IRF510 olmasına karar verilmiştir.

Seçilmesi gereken son eleman serbest geçiş diyotudur. Bu elemanın seçimi sırasında dikkat edilmesi gereken özellikleri, hızı, delinme gerilimi ve akım kapasitesidir. Bu projede kullanılan diyot, 100V gerilim ve 4A akım değerine sahip, çok hızlı bir diyot olan MUR410'dur.

Devrede, çeviricinin ana elemanları dışında, MOSFET'in sürülmesi ve çıkış gerilim ve akımının ölçülmesini sağlayacak sinyallerin üretilmesi için birkaç eleman daha kullanılmıştır.

Bu devredeki kayar referanslı MOSFET, bağımsız bir kaynaktan beslenen ve DSP kartı ile güç devresinin topraklarını birbirinden yalıtan bir optokuplör (TLP251) tarafından sürülmektedir. Güç devresi ve DSP kartının toprakları ölçüm devresinde birbirine bağlanacağından, optokuplör ile sağlanan bu yalıtım, bu iki devrenin topraklarının iki farklı noktada birbirlerine bağlanması sonucu toprak yollarında akarak gürültü oluşumuna sebep olacak sirkülasyon akımlarının oluşmasını önlemektedir.

Yük akımı, yük ile seri bağlı olan 1Ω 5W'lık bir direnç ile ölçüme uygun bir gerilime dönüştürülürken, yük uçlarındaki gerilim resistif bir gerilim bölücü yardımıyla yaklaşık 1/30'una indirilerek ölçüme uygun bir seviyeye getirilmektedir.

3.3. Çeviricinin Simülasyonunun Yapılması

Tasarımı tamamlanan güç devresinin sürekli ve süreksiz akım modlarında (CCM ve DCM) çalışma durumları için Orcad Pspice ile simülasyonu yapılmış ve devrenin gereksinimleri karşılayıp karşılamadığı test edilmiştir. CCM simülasyonda kullanılan devre şeması Şekil 3.1'de, simülasyon sonucunda elde edilen grafikler ise Şekil 3.2'de gösterilmiştir. Simülasyonda, bobinin direnci ve kondansatörün ESR'si ilgili elemanlara seri olarak bağlanmış olan dirençler ile modellenmiştir. PWM sinyali ise 40kHz'lik bir darbe kaynağı ile modellenmiştir ve çalışma oranı 0.5'tir.



Şekil 3.1 – Çeviricinin simülasyonunda kullanılan devre şeması



Şekil 3.2 – $R_L = 50\Omega$ iken yapılan simülasyonun sonuçları

Simülasyon sonuçlarına göre $\Delta I_L = 100.746 mA$ ve $\Delta V_o = 32 mV$ olmaktadır. Bu sonuçlar, bu iki parametre için yapılmış olan hesaplamaların doğru olduğunu göstermektedir.

Aynı simülasyon yük 300Ω 'a çıkarıldıktan sonra yapıldığında, Şekil 3.3'te gösterilmiş olan sonuçlar elde edilmiştir.

Şekil 3.3'teki grafikler, ortalama bobin akımının 48mA'nın altına indiği anda devrenin süreksiz akım modunda çalışmaya başladığını göstermektedir. Bu değer, hesaplamalarda kullanılmış olan değer ($I_B = 50mA$) ile karşılaştırıldığında ve önceki simülasyon sonuçları da



göz önüne alındığında devrenin tasarım öncesinde belirlenen gereksinimleri karşıladığı söylenebilir.

Şekil 3.3 – $R_L = 300\Omega$ iken yapılan simülasyonun sonuçları

3.4. Tamamlanmış Tasarımın Devre Şeması

Tasarım tamamlandıktan sonra devrenin Şekil 3.4'te gösterilmiş olan şeması ve EK B'de verilmiş olan baskı devre şeması Proteus programı kullanılarak çizilmiştir. Devrede bulunan konektörlerin açıklamaları Tablo 3.1'de verilmiştir.

1 abio 5.1 – Guç devresindeki konektorierin açıklamaları				
KONEKTÖR	AÇIKLAMA			
JPWR+	Devrenin ana güç kaynağı (36V maks.)			
JOPT+	MOSFET'i sürmek için gereken ikinci bağımsız kaynak			
JPWM+	DSP kartından gelen PWM sinyali			
JLOAD+	Simülatörün yükü			
JV-	Gerilim ölçüm sinyali			
JI-	Akım ölçüm sinyali			
Not : (+) giriş, (-) çıkış				

Tabl	o 3.1 – Gi	üç devresi	ndeki k	onektörlerin	açıklamaları



Şekil 3.4 – Çeviricinin devre şeması

3.5. Çeviricinin Yapımı ve Test Edilmesi

PCB'si çizilmiş olan devre daha sonra pertinaks levha üzerine basılmıştır. Dizgisi yapılmış olan güç devresinin resimleri EK C'de verilmiştir.

Şekil 3.6 ve Şekil 3.7, çıkış gerilimi 16.1V iken 330Ω 'luk bir yük ile çalışan çeviriciden dijital bir osiloskop yardımı ile alınmış çeşitli dalga şekillerini göstermektedir. Dalga şekillerinin hangi sinyallere ait oldukları Şekil 3.5'te gösterilmiş olan şema referans alınarak Tablo 3.2'de verilmiştir.



Şekil 3.5 – Çeviricinin şeması

Tablo 3.2 – Dalga şekillerinin açıklamaları

	Şekil 1	Şekil 2
Turuncu	V_P	Vi
Mavi	Vo	VP
Kırmızı	$V_{\rm L}$	V _{DS}





Dalga şekillerinden de anlaşılabileceği gibi, yük akımı 50mA'nın biraz altına inmiş olmasına karşın, çevirici hala sürekli akım modunda çalışmaktadır.

4. ÖLÇÜM DEVRESİNİN TASARIMI VE GERÇEKLENMESİ

GPS'nin çıkış gerilimini yükün çektiği akıma göre kontrol edebilmek için, öncelikle bu iki büyüklüğün ölçülmesi gerekir. Tasarımı bu bölümde anlatılmış olan devrenin amacı, bu iki büyüklüğü ölçmek ve DSP kartı ile güç devresinin gerilim seviyeleri arasındaki çevirme işlemlerini yaparak ölçüm sonuçlarını seri olarak DSP kartına göndermektir.

4.1. Gereksinimlerin Belirlenmesi

Hem akım hem de gerilim ölçümlerinin işlenmek üzere DSP'ye gönderilmesi gerektiği ve DSP 3.3V'luk bir besleme gerilimi ile çalıştığı için, ölçüm devresi çıkışlarının lojik seviyesinin 3.3V lojik ile uyumlu olması gerekmektedir. Bunun yapılmaması halinde DSP, girişlerine gelecek olan aşırı gerilimlerden dolayı hasar görecektir. Devrenin bir diğer gereksinimi ise oldukça hızlı bir analog/dijital çevirici (ADC) entegresidir. Simülatörün dinamik performansının yüksek olması için bu şarttır.

4.2. Devrede Kullanılan Entegreler Hakkında Bilgi

Bu bölümde, ölçüm devresinde kullanılmış olan entegre ve filtreler ile bunların devredeki işlevleri hakkında kısa bilgi verilmiştir.

4.2.1. MAX1204

MAX1204, devredeki ADC entegresidir. Başlangıçta DSP'nin içerisinde bulunan 12-bit ADC'nin kullanılması planlanmış olmasına karşılık, bu ADC'nin çıkışlarının uygun sinyal koşullandırma devreleri kullanılmış olmasına rağmen salınım yaptığı ve dolayısıyla hatalı ölçümler yapılmasına sebep olduğu görülmüştür. Bunun sebebini bulmak için yapılan kısa bir araştırma, söz konusu ADC'yi kullanmaya çalışan başka kişilerin de aynı problem ile karşılaşmış ve ADC'den en fazla 8 bitlik bir çözünürlük elde edebilmiş olduklarını göstermiştir ki, bu çözünürlük GPS uygulaması için kesinlikle yetersizdir. Araştırmanın açığa çıkardığı bir diğer gerçek ise yüksek hızlı bir DSP üretmek için en uygun olan çip malzemesinin, isabetli bir ADC yapmak için kullanılabilecek en kötü malzeme olduğu, bu yüzden yüksek frekanslarda çalışan bir DSP ile aynı çip içerisine hassas bir ADC konmasının oldukça zor olduğudur.

Bu sorunu aşmak için devreye dışarıdan bir ADC entegresi, MAXIM IC'nin bir ürünü olan MAX1204 bağlanmıştır. Aşağıda ADC olarak MAX1204'ün seçilmiş olmasının sebepleri verilmiştir.

- 10-bit çözünürlüğe sahiptir ve bu da bu projedeki GPS'de gerilim için 23mV ve akım için de 1mA çözünürlüğe karşılık gelmektedir.
- 133 kHz örnekleme frekansıyla piyasada bulunabilen DIP paketli seri ADC'ler arasında en hızlılarından biridir.
- Birden çok kanalı bulunmaktadır.
- İçerisinde ürettiği 4.096V referans gerilimi sayesinde devreye ayrıca bir gerilim referansı eklenmesine gerek bırakmamaktadır. Bu dahili referans geriliminin gerçek değeri 4.12V olarak ölçülmüştür.

- Kullanıcı tarafından ayarlanabilen çıkış lojik seviyesi, çıkışlarının DSP'ye doğrudan bağlanabilmesine imkân vermektedir.
- Hem MAX1204 hem de DSP, SPI (4 hatlı bir iletişim protokolü) desteklediğinden, fazladan hiçbir lojik devreye ihtiyaç duymadan birbirleriyle haberleşebilmektedirler. ADC'nin SPI arayüzü 2MHz'ye kadar frekanslarda çalışabilmektedir.

4.2.2. AD627

AD627, Analog Devices tarafından geliştirilmiş olan çok düşük güçlü bir enstrümantasyon kuvvetlendiricisidir. Bu devredeki temel amacı, güç devresinden gelen gerilim ve akım ölçüm sinyallerini ADC'ye göndermeden önce belli bir katsayı ile çarparak uygun şekilde koşullandırmaktır. Devrede bu entegreden iki adet bulunmaktadır.

AD627'yi bu proje için ideal yapan özellikleri aşağıda verilmiştir:

- 2.2V-30V aralığında tek besleme kaynağı ile çalışabilmektedir.
- Kazancı tek bir direnç ile ayarlanabilmektedir.
- Kazanç girişleri boşta bırakılırsa kazancı tam olarak 5'e eşit olmakta ve devredeki pasif eleman sayısının azalmasına imkân vermektedir.
- Diferansiyel girişli olması, referans noktası devrenin toprağı olmayan sinyalleri de ölçebilmesini sağlamaktadır.
- Çıkış gerilimi, besleme kaynağının gerilimine kadar yükselebilmektedir.

4.2.3. Filtreler

Devrede standart değerlerdeki filtre kondansatörleri dışında, bir adet alçak geçiren LC, ve her ölçüm kanalında ikişer adet olmak üzere toplam dört adet alçak geçiren RC filtresi bulunmaktadır.

LC filtresi devrenin ana besleme konektörünün hemen ardında bulunmakta ve kaynaktan gelen yüksek frekanslı gürültüyü süzmektedir. 470uH'lik bir bobin ile 2200uF değerinde bir kondansatörden oluşan bu filtrenin köşe frekansı 156Hz'dir. Kullanılan bobinin direnci de hesaba katıldığında bu filtrenin frekans cevabı Şekil 4.1'deki gibi olmaktadır.



Şekil 4.1 – LC filtresinin frekans cevabı

Her ölçüm sinyali konektöründen sonra ve ADC'nin kullanılan iki girişinin her birinden önce birer tane RC filtresi bulunmaktadır. Bu filtrelerin amacı sinyal koşullandırma devresinden ve ADC'nin girişlerinden yüksek frekanslı gürültüyü süzüp ADC'den elde edilen ölçüm değerlerinin salınım yapmasını önlemektir. Tüm RC filtreleri $1k\Omega$ değerinde bir direnç ve 100nF değerinde bir kondansatör içermektedir ve köşe frekansları 159Hz'dir. Şekil 4.2'de bu RC filtrelerinden birinin frekans cevabı gösterilmiştir.



Şekil 4.2 – RC filtrelerinin frekans cevabı

4.2.4 – Gerilim Regülâtörleri

Devredeki tüm elemanlar güç devresi ile aynı kaynaktan besleniyor olmalarına karşın farklı değerlerde besleme gerilimlerine ihtiyaç duymaktadırlar. Tek bir besleme kaynağından bu farklı besleme gerilimlerini elde edebilmek için gerilim regülâtörleri kullanılmıştır. Enstürmantasyon kuvvetlendiricilerinin beslemeleri ile ADC'nin analog beslemesi 5V'luk bir lineer regülâtör olan 7805 ile sağlanmıştır. Ölçüm devresi çıkışlarının lojik seviyesini belirleyen ADC'nin dijital beslemesi ise 7805'in çıkışına bağlanmış 3.3V'luk bir lineer regülatör olan UZ1084-3.3 ile elde edilmiştir. 5V ile 3.3V arasındaki fark küçük olduğundan, kullanılan regülâtörün düşük gerilim düşümlü olmasına dikkat edilmiştir. Regülâtörlerin ardışık bir şekilde bağlanmış olmalarının sebebi gürültüyü azaltmaktır.

4.3. Tamamlanmış Tasarımın Devre Şeması

Tasarım tamamlandıktan sonra devrenin Şekil 4.3'te verilmiş olan şeması ve EK B'de verilmiş olan baskı devre şeması Proteus programı kullanılarak çizilmiştir. Devrede bulunan konektörlerin açıklamaları Tablo 4.1'de verilmiştir

KONEKTÖR	AÇIKLAMA		
JPWR+	Güç kaynağı		
JV+	Gerilim ölçüm sinyali		
JI+	Akım ölçüm sinyali		
JOUT-	Ölçüm sonuçlarını DSP'ye göndermek için kullanılan SPI sinyalleri		
Not : (+) giriş, (-) çıkış			

Tablo 4.1 – Ölcüm devresindeki konektörlerin acıklamaları



Şekil 4.3 – Ölçüm devresinin devre şeması

PCB'si çizilmiş olan devre daha sonra pertinaks levha üzerine basılmıştır. Dizgisi yapılmış olan ölçüm devresinin resimleri EK D'de verilmiştir.

5. SAYISAL KONTROL SİSTEMİNİN TASARIMI

Simülatörün çıkış gerilimini isabetli bir şekilde doğru değere ayarlayabilmek için bir kontrol sistemine ihtiyaç vardır. Bu projede kullanılan kontrol sistemi iki ana bloktan oluşmaktadır. Bloklardan biri ölçülen yük direncine ve simüle edilmekte olan I-V karakteristiğine göre çıkış geriliminin alması gereken değeri bulmakla görevlidir. Bu görev daha çok yazılımsaldır ve bir arama algoritması yardımı ile I-V karakteristiğini içeren bir dizi içerisinde ölçülen direnç değerine göre arama yapılmasıyla gerçekleştirilmiştir. Bu bloğun ayrıntıları yazılımın gerçeklenmesi kısmında ayrıntılı olarak anlatılmış olduğundan, bu bölümde sadece temel çalışma mantığı anlatılmıştır.

5.1. Simülatörün Kontrol Stratejisi

Bir güneş panelinde çıkış gerilimi ve akımı ters orantılıdır. Bu özellik çıkış gerilimini sadece çıkış akımına bakarak belirleyen bir kontrol sistemine sahip olan GPS'lerde salınımlara ve uzun yerleşme zamanlarına sebep olmaktadır. Bir GPS'nin yük akımı azaldığında, kontrol sisteminin hesaplayacağı yeni referans gerilimi öncekinden daha yüksek olacaktır ve sistem çıkış gerilimini bu yeni referans gerilimine oturtmak için yükseltmeye başlayacaktır. Çıkış gerilimindeki bu artış yükün sabit olması durumunda akımda da bir artışa sebep olarak kontrol sisteminin çıkış gerilimini öncekinden daha düşük bir referans gerilimine oturtmaya çalışmasına sebep olacaktır. Bu süreç sonucunda sistem, çıkış gerilimi ve akımının hem yük karakteristiğini, hem de simülasyonu yapılmakta olan I-V eğrisindeki bir noktayı sağladığı bir çalışma noktasına ulaşacaktır. Ancak bu noktaya ulaşılana kadar sistem sürekli haldeki çalışma noktası etrafında uzun bir süre salınacaktır.

Bu projede yapılmış olan GPS'de, bahsedilen salınım problemini ortadan kaldırmak için daha farklı bir kontrol stratejisi kullanılmıştır. Kullanılan sistem, çıkış gerilimini çıkış akımına bölerek yük direncini (R) hesaplamakta, hesaplamış olduğu bu değere ait yük doğrusu ile simülasyonu yapılmakta olan I-V eğrisinin kesiştiği noktayı bulmakta ve o noktadaki gerilim değerini referans gerilimi olarak almaktadır. Şekil 5.1, sisteme yük olarak 35 Ω değerinde bir direnç bağlıyken referans gerilimini belirlenişini göstermektedir.



Şekil 5.1 – Referans geriliminin belirlenmesi

Şekil 5.1'den, mavi I-V eğrisinin simülasyonunu yapmakta olan sisteme 35Ω değerinde bir yük bağlıyken kullanılması gereken referans gerilim değerinin 16.1V olduğu açıkça görülebilmektedir.

Simülatörün yükü her değiştiğinde, kontrol sistemi yeni bir çalışma noktası aramaktadır. Bu arama işleminin aldığı maksimum süre sistemin dinamik performansını ve isabetliliğini önemli miktarda etkileyen bir parametredir. Sistemin gömülü yazılımında bu arama işlemini hızlandırmak için kullanılmış olan yöntem raporun ilgili bölümünde anlatılmıştır.

Değeri belirlenen referans gerilimi, kontrol sisteminin ikinci bloğunu oluşturan PI kontrolöre gönderilmektedir. PI kontrolörün görevi, çıkış gerilimini referans gerilimine ayarlamak ve bu değerde sabit tutmaktır. Kontrolörün işini düzgün olarak yapabilmesi için parametrelerinin kontrol teorisi kullanılarak belirlenmesi gerekmektedir.

Kontrol teorisi ile gerçekçi sonuçlar elde edebilmek için sistemin elemanlarının direnç ve endüktanslarını, kondansatörlerin ESR'lerini, gürültüyü, parazitik elemanları ve hatta kondansatörlerden doğan sinyal gecikmelerini de kapsayan isabetli bir modelinin kullanılması gerekmektedir. Ancak bu kadar ayrıntılı bir modeli elde etmek ve kullanmak için aşırı derecede karmaşık işlemler yapmaya ihtiyaç vardır. Bu projede kullanılmış olan model basit ve ideal bir model olduğu için, hesaplamalardan elde edilecek teorik sonuçların, gerçek sistemdekilerden biraz farklılık göstermesi beklenmektedir. Bu sebeple, elde edilişi sonraki bölümde anlatılmış olan model kullanılarak bulunan kontrolör parametreleri sadece gömülü yazılımdaki kontrolör değişkenlerine ilk değerlerini vermek üzere kullanılmıştır. Kontrolör parametrelerinin kalıcı değerleri, çalışır haldeki sistem üzerinde yapılan testlerden sonra bu başlangıç değerlerinin biraz değiştirilmesi ile belirlenmiştir.

5.2. Sistemin Basitleştirilmiş Modeli

Açıklamalarda referans alınan çevirici şeması Şekil 5.2'de gösterilmiştir.



Şekil 5.2 – Buck tipi bir çevirinin şeması

Buck tipi bir çevirici, çalışma prensibi anahtarlama işlemine dayalı olduğundan dolayı lineer olmayan bir sistemdir. Lineer kontrol teorisini bu sisteme uygulayabilmek için, sistemin lineerleştirilmiş bir modelinin kullanılması gerekmektedir. Böyle bir model, çıkışına yük bağlı olan bir LC filtresi ile CCM modunda çalışan bir buck çeviricinin giriş ve çıkış gerilimleri arsındaki bağıntı kullanılarak elde edilmiştir.

Yüklü bir LC filtresinin s tanım bölgesindeki modeli Şekil 5.3'de gösterilmiştir.



Şekil 5.3 – s tanım bölgesinde RLC devresi

Bu modelin girişten çıkışa transfer fonksiyonu:

$$\frac{V_{o}(s)}{V_{p}(s)} = \frac{R \parallel \frac{1}{sC}}{R \parallel \left(\frac{1}{sC + sL}\right)} = \frac{\frac{1}{LC}}{s^{2} + \frac{s}{RC} + \frac{1}{LC}}$$
(5.1)

Buck tipi çeviricilerde, bu RLC devresinin girişine PWM sinyali uygulanmaktadır. CCM modunda çalışan buck çeviricinin giriş ve çıkış gerilimleri arasındaki bağıntı kullanılarak, CCM modunda çalışan bir buck çeviricinin lineer modeli elde edilebilir. Bu modelin transfer fonksiyonu aşağıda verilmiştir:

$$\frac{V_o(s)}{V_i(s)} = \frac{V_p}{V_i} \cdot \frac{V_o}{V_p} = D \frac{\frac{1}{LC}}{s^2 + \frac{s}{RC} + \frac{1}{LC}}$$
(5.2)

Tasarlanan kontrol sistemi geri beslemeli olduğu için, PWM sinyalinin çalışma oranı (D), DSP üzerinde çalışan gömülü yazılımda dijital olarak gerçeklenmiş olan faz gerilemeli hata kuvvetlendiricisi tarafından belirlenmektedir.

Buck çevirici ve PI kontrolörü de içeren gerilim regülasyon döngüsünün blok diyagramı Şekil 5.4'te gösterilmiştir. Diyagramdaki her bir bloğun açıklaması aşağıda verilmiştir.



Şekil 5.4 – PI kontrolörlü gerilim regülasyon döngüsü

Çıkış geriliminin aralığı, ADC entegresi ile uyumlu olabilmesi için sinyal koşullandırma devresi aracılığıyla 0V-4.12V aralığına çevrilmektedir. Bu işlemin toplam kazancı K_v 'ye eşittir. Çevirme işleminden sonra bu gerilim sinyali ADC'ye gönderilmekte ve burada 10 bitlik bir sayısal veriye çevrilmektedir. Sonra bu 10 bitlik veri DSP tarafından SPI aracılığı ile okunup K_f faktörü ile çarpılarak tekrar gerçek çıkış gerilimi değerine çevrilmektedir. Daha

sonra referans gerilimi ile ölçülmüş olan çıkış gerilimi arasındaki fark hesaplanarak PI kontrolöre gönderilmekte, PI kontrolörün çıkışı da K_d ile çarpılarak çıkış gerilimini belirleyecek olan çalışma oranı elde edilmektedir.

PI, Saturasyon ve K_d bloklarının hepsi DSP üzerine çalışan gömülü yazılım içerisinde sayısal olarak gerçeklenmiştir.

5.3. Kontrolör Parametrelerinin Belirlenmesi

Bu projede kontrolör parametrelerini belirlemek için ayrık zamanlı kök eğrisi yöntemi kullanılmıştır. Tasarım sürecini hızlandırmak için, MATLAB'ın kontrolör tasarım modülü olan Sisotool kullanılmıştır. Sisotool, değişen kontrolör parametrelerinin sistem üzerindeki etkisini gerçek zamanlı olarak ekranda gösterebilmektedir.

Kök eğrisi kullanılmadan önce, sistemin sürekli haldeki transfer fonksiyonu MATLAB yardımı ile 120us örnekleme periyoduna sahip ayrık zamanlı bir transfer fonksiyonuna çevrilmiştir. Örnekleme periyodunun neden 120us seçildiği, kısım 6.2.3'te açıklanmıştır. Çıkışına 10 Ω değerinde bir yük bağlı olan buck tipi çeviricinin ayrık zamanlı transfer fonksiyonu aşağıdadır:

$$G(z) = \frac{0.02135z + 0.02096}{z^2 - 1.905z + 0.9469}$$
(5.3)

Şekil 5.5, kontrolör yokken çalışan bu sistemin kök eğrisi ve bode diyagramını, Şekil 5.6 ise basamak yanıtını göstermektedir.



Şekil 5.5 – Kontrolörsüz sistemin kök eğrisi ve bode diyagramı



Basamak yanıtından da görülebileceği üzere, sistem kontrolörsüz halde çalışırken çok yüksek miktarda aşım yapmakta ve yanlış değere yerleşmektadır. Bu sorunları ortadan kaldırmak için sisteme aşağıdaki transfer fonksiyonuna sahip olan bir PI kontrolör eklenmiştir:

$$G_{c}(z) = C \cdot \frac{z+a}{z-1} = 0.22 \cdot \frac{z-0.89}{z-1}$$
(5.4)

Daha sonra aşağıdaki formüller kullanılarak Kp ve Ki parametreleri hesaplanmıştır:

$$K_p = -\frac{1}{2} \cdot C \cdot (a-1) = -\frac{1}{2} \cdot 0.22 \cdot (-0.89 - 1) = 0.208$$
(5.5)

$$K_i = C \cdot \frac{a+1}{T_s} = 0.22 \cdot \frac{-0.89+1}{120 \cdot 10^{-6}} = 202$$
(5.6)

Şekil 5.7, tasarlanmış olan kontrolörü kullanan sistemin kök eğrisini ve bode diyagramını, Şekil 5.8 ise basamak yanıtını göstermektedir.



Şekil 5.7 – PI kontrolörlü sistemin kök eğrisi ve bode diyagramı



Sistemin basamak yanıtından görüldüğü üzere, eklenen PI kontrolör aşımı ve sürekli hal hatasını yok etmiştir. Sistemin yerleşme zamanı ise 24.6ms olmuştur. Bu süre bir GPS için yeterince kısadır.

Ayrıca Şekil 5.7'de gösterilmiş olan bode diyagramından, sistemin oldukça fazla faz payına ve yeterli kazanç payına sahip olduğu, dolayısı ile de kararlı olduğu görülmektedir.

Tasarım, 10 Ω değerinde bir yük için yapılmış olduğundan, kontrolörün DSP üzerinde gerçeklenmesine geçilmeden önce farklı yük değerlerindeki davranışı incelenmiştir. Şekil 5.9, sistemin 1 Ω -100 Ω aralığında değişen yükler için basamak yanıtlarını göstermektedir.



Şekil 5.9 – Sistemin değişik yük durumlarındaki basamak yanıtları

Şekil 5.9'da gösterilmiş olan grafik, yükün değerinin artırılmasının, hem aşımın hem de yerleşme zamanının artmasına sebep olduğunu, ancak her durumda sistemin kararlı çalışmaya devam ettiğini göstermektedir.

5.4. PI Kontrolörün Simülasyonu

Kontrolörün gerçeklenmesine geçilmeden önce gerçek sistemdeki değerler kullanılarak bir simülasyon yapılmıştır. Simülasyonda kullanılan sistem modeli Şekil 5.10'da verilmiştir. ADC ve sinyal koşullandırma bölümleri bu simülasyon için gereksiz olduklarından sistem modeline dahil edilmemiştir.



Şekil 5.10 – Sistemin simülasyonda kullanılan modeli

Şekil 5.11, bu sistemin 15V genlikli ve 100ms periyotlu bir kare dalga şeklindeki referans gerilimine verdiği yanıtı göstermektedir.



Şekil 5.11 – Simülasyondan elde edilen sonuç

6. KONTROL SİSTEMİNİN DSP ÜZERİNDE GERÇEKLENMESİ

Bu bölümün ilk kısmında kontrol sistemini gerçeklemekte kullanılmış olan donanım hakkında genel bilgi verilmiş, ikinci kısmında ise bu donanım üzerinde çalışan gömülü yazılım anlatılmıştır.

6.1. Kontrolörü Gerçeklemekte Kullanılan Donanım Hakkında Bilgi

6.1.1. TMS320F2812 DSP Hakkında Genel Bilgi

Texas Instruments'ın TMS320 DSP ailesinin bir üyesi olan TMS320F2812, bir mikrokontrolörün (MCU) çevre birimleri entegrasyonu ve kullanım kolaylığı ile bir DSP'nin işlem gücü ve C verimliliğini kendi bünyesinde birleştirmiş olan bir mikroişlemcidir. En önemli özellikleri aşağıda listelenmiştir:

- 150MHz çalışma frekansında 150MIPS'e kadar işlem gücü
- 128k x 16 dahili Flash bellek
- 18k x 16 dahili RAM
- 32 bit kayar noktalı aritmetik birimi
- 150ps çözünürlük ile PWM sinyali üretebilme
- SCI, SPI, I²C ve CAN 2.0b arayüzleri
- 100ns'den daha az kesme gecikmesi
- Kullanıma hazır C/C++ header dosyaları ve hızlı bir C/C++ derleyicisi

Şekil 6.1, F2812'nin iç mimarisini göstermektedir.



Şekil 6.1 – F2812'in iç mimarisi

6.1.2. eZdsp F2812 Geliştirme Kartının Özellikleri

Bu projede kullanılan geliştirme kartı, Spectrum Digital Inc. Tarafından üretilmiş olan eZdsp F2812'dir. Kart aşağıdaki özelliklere sahiptir:

- Soket içerisinde bulunan bir TMS320F2812 DSP
- 30 MHz saat işareti ile 150MHz'ye kadar çalışabilme
- 64k harici SRAM bellek
- 2 genişletme konektörü (analog, I/O)
- IEEE 1149.1 JTAG kontrolörü
- IEEE 1149.1 JTAG emülasyon konektörü
- PC'ye bağlanabilmek için paralel port konektörü

Şekil 6.2, kartın tepeden görünümünü, Şekil 6.3 ise kartın blok diyagramını göstermektedir.



Şekil 6.2 – eZdsp F2812 geliştirme kartı



Şekil 6.3 – eZdsp F2812'nin blok diyagramı

Kart üzerinde, F2812'nin çeşitli özelliklerinin nasıl kullanılacağını belirleyen 8 ader jumper bulunmaktadır. Bunlardan en önemlileri işlemcinin boot modunu seçen jumper'lardır. Mevcut olan 6 farklı boot modundan sadece 2 tanesi bu projede kullanılmıştır.

6.1.3. Yazılım Geliştirme Ortamı

Simülatörün gömülü yazılımının geliştirilmesi sırasında Texas Instruments'ın Code Composer Studio (CCS) adlı yazılım geliştirme ortamı kullanılmıştır. CCS, içerisinde C/C++ derleyicisi, assembler, linker, debugger, gerçek zamanlı analiz araçları, optimizasyon araçları, çeşitli simülatörler ve emülasyon sürücüleri barındıran entegre bir geliştirme ortamıdır (IDE). Şekil 6.4, IDE'nin debug modunda çalışırken alınmış bir ekran görüntüsünü göstermektedir.



Şekil 6.4 – Code Composer Studio'dan bir ekran görüntüsü

6.1.4. C/C++ Header Dosyaları

Texas Instruments, DSP'leri için verimli ve yönetilebilirliği kolay gömülü C/C++ kodu yazılmasını kolaylaştırmak için, bellekteki çeşitli bellek adreslerinde bulunan çevre birimleri yazmaçlarına donanımdan soyutlanmış bir şekilde ulaşmayı sağlayacak bir katman yaratma yoluna gitmiştir. Bu yönteme "Bit alanları ve yazmaç yapıları yöntemi" adı verilmektedir. Bu yöntemi kullanmak, yazmaçlara *#define* makroları ile erişmekten çok daha kolay, esnek ve verimlidir.

Bu yöntemin gerçeklenmesi 6 adımdan oluşmaktadır. Aşağıda örnek olarak bu adımların her birinin SCI çevre birimi için uygulanışı gösterilmiştir.

1. Ilgili yazmacın header dosyasında, *struct* komutu ile bit alanlarını içermeyen basit bir yazmaç yapı türü tanımlanmaktadır.

```
    SCI header file

#define Uint16 unsigned int
#define Uint32 unsigned long
struct SCI REGS {
                    SCICCR; // Communications control register
SCICTL1; // Control register 1
  Uint16 SCICCR REG
  Uint16 SCICTL1 REG
                    SCIHBAUD; // Baud rate (high) register
  Uint16
                    SCILBAUD; // Baud rate (low) register
  Uint16
                    SCICTL2; // Control register 2
SCIRXST; // Receive status reg
  Uint16 SCICTL2 REG
                              // Receive status register
  Uint16 SCIRXST REG
  Uint16
                     SCIRXEMU; // Receive emulation buffer register
  Uint16 SCIRXBUF_REG SCIRXBUF; // Receive data buffer
                              // reserved
  Uint16
                    rsvd1;
                    SCITXBUF; // Transmit data buffer
  Uint16
                    SCIFFTX; // FIFO transmit register
  Uint16 SCIFFTX REG
                              // FIFO receive register
  Uint16 SCIFFRX REG
                    SCIFFRX;
                    SCIFFCT; // FIFO control register
  Uint16 SCIFFCT REG
                              // reserved
  Uint16
                    rsvd2;
                              // reserved
  Uint16
                    rsvd3;
                    SCIPRI; // FIFO Priority control
  Uint16 SCIPRI REG
};
```

2. İlgili yazmacın her bir kopyası için, önceki adımda tanımlanmış olan türden değişkenler yaratılmaktadır.

3. Yaratılmış olan değişkenler, linker yardımı ile ilgili yazmaçların bellekteki ilk adreslerine atanmaktadır.

Aşağıda, derleyicinin *DATA_SECTION* komutunu kullanarak yazmaç yapılarını uygun veri bölmelerine atayan C kodu ve hemen ardından da bu veri bölmelerini bellekteki doğru adreslere atamak için linker komut dosyasında kullanılması gereken direktifler verilmiştir.

```
#pragma DATA_SECTION(SciaRegs, "SciaRegsFile");
volatile struct SCI_REGS SciaRegs;
//------
#pragma DATA_SECTION(ScibRegs, "ScibRegsFile");
volatile struct SCI_REGS ScibRegs;
```

```
* Memory linker .cmd file
MEMORY
{
. . .
  PAGE 1:
  SCIA : origin = 0x007050, length = 0x000010 /* SCI-A registers */
  SCIB : origin = 0x007750, length = 0x000010 /* SCI-B registers */
. . .
}
SECTIONS
{
. . .
 SciaRegsFile: > SCIA,PAGE = 1ScibRegsFile: > SCIB,PAGE = 1
. . .
}
```

4. Yazmaçların bit alanları için tanımlamalar eklenmiştir.

```
* SCI header file
//-----
// SCICCR communication control register bit definitions:
11
    ruct SCICCR_BITS { // bit description
Uint16 SCICHAR:3; // 2:0 Character length control
Uint16 ADDRIDLE_MODE:1; // 3 ADDR/IDLE Mode control
Uint16 LOOPBKENA:1; // 4 Loop Back enable
Uint16 PARITYENA:1; // 5 Parity enable
Uint16 PARITY:1; // 6 Even or Odd Parity
Uint16 STOPBITS:1; // 7 Number of Stop Bits
Uint16 rsvd1:8; // 15:8 reserved
struct SCICCR BITS {
                                              // 15:8 reserved
     Uint16 rsvd1:8;
};
//-----
// SCICTL1 control register 1 bit definitions:
11
//
struct SCICTL1_BITS { // bit description
    Uint16 RXENA:1; // 0 SCI receiver enable
    Uint16 TXENA:1; // 1 SCI transmitter enable
    Uint16 SLEEP:1; // 2 SCI sleep
    Uint16 TXWAKE:1; // 3 Transmitter wakeup method
    Uint16 rsvd:1; // 4 reserved
    Uint16 swRESET:1; // 5 Software reset
    Uint16 RXERRINTENA:1; // 6 Receive interrupt enable
    Uint16 rsvd1:9; // 15:7 reserved
};
```

5. Tek seferde tüm yazmaca veya sadece istenen bitine erişim imkânı verebilmek için *union* tanımlamaları eklenmiştir.

6. Yazmaç yapıları, bit alanlarını ve *union* tanımlarını içerecek şekilde yeniden yazılmıştır.

```
    SCI header file

//------
// SCI Register File:
11
struct SCI REGS {
  union SCICCR REG
                    SCICCR; // Communications control register
  union SCICTL1 REG
                               // Control register 1
                    SCICTL1;
                     SCIHBAUD; // Baud rate (high) register
  Uint16
  Uint16
                    SCILBAUD; // Baud rate (low) register
  union SCICTL2_REG SCICTL2; // Control register 2
union SCIRXST_REG SCIRXST; // Receive status register
                     SCIRXEMU; // Receive emulation buffer register
  Uint16
  union SCIRXBUF_REG SCIRXBUF; // Receive data buffer
                               // reserved
  Uint16
                     rsvd1;
                     SCITXBUF; // Transmit data buffer
  Uint16
  union SCIFFTX_REG SCIFFTX; // FIFO transmit register
union SCIFFRX_REG SCIFFRX; // FIFO receive register
union SCIFFCT_REG SCIFFCT; // FIFO control register
                     rsvd2;
                               // reserved
  Uint16
  Uint16
                    rsvd3;
                               // reserved
                     SCIPRI;
                               // FIFO Priority control
  union SCIPRI REG
};
```

Aşağıda gösterilmiş olan kod, tanımlanmış olan bu yazmaç yapılarının SCI çevre birimine erişmek amacıyla kullanımını göstermektedir. Aynı diğer *struct* yapılarında olduğu gibi, yapının herhangi bir elemanına (.all yada .bit) erişebilmek için C/C++ dillerindeki nokta (.) operatörü kullanılmaktadır. ".all" elemanı kullanıldığında tüm yazmaca, ".bit" elemanı kullanıldığında ise tanımlanmış olan bit alanlarından herhangi birine erişilebilmektedir.

```
// Access registers without a bit field definition (.all, .bit not used)
SciaRegs.SCIHBAUD = 0;
SciaRegs.SCILBAUD = 1;
// Write to bit fields in SCI-A SCICTL1
SciaRegs.SCICTL1.bit.SWRESET = 0;
SciaRegs.SCICTL1.bit.SWRESET = 1;
SciaRegs.SCIFFCT.bit.ABDCLR = 1;
SciaRegs.SCIFFCT.bit.CDC = 1;
// Poll (i.e., read) a bit
while (SciaRegs.SCIFFCT.bit.CDC == 1) { }
// Write to the whole SCI-B SCICTL1/2 registers (use .all)
ScibRegs.SCICTL1.all = 0x0003;
ScibRegs.SCICTL2.all = 0x0000;
```

C/C++ header dosyalarında, TMS320F2812'in tüm çevre birimleri için bu şekilde yazmaç yapıları ve bit alanları tanımlanmıştır.

6.1.5. Bir Yazılımın F2812 Üzerinde Çalıştırılması

Çalıştırılmak istenen yazılım, F2812'nin içerisinde bulunan uçucu rastgele erişimli bellekte (RAM) veya uçucu olmayan FLASH bellekte depolanabilmektedir. DSP'nin çalıştıracağı kod için hangi belleğe bakacağını seçilmiş olan boot modu belirlemektedir. Daha önce de belirtilmiş olduğu gibi, eZdsp F2812 üzerinde bulunan jumperlar yardımı ile 6 farklı boot modundan birini seçmek mümkündür ancak bu projede sadece iki tanesi kullanılmıştır. Bu iki boot modunun ayrıntıları sonraki kısımlarda verilmiştir.

6.1.5.1. Boot From H0

"Boot From H0" modu, işlemcinin boot işlemini içerisinde bulunan H0SARAM üzerinden yapmasını sağlamaktadır. Bu mod, DSP kartının bilgisayara bağlı olduğu ve bütün kodun RAM'e yüklenilmesinin istendiği zaman kullanılmaktadır. Yazılımın DSP'ye anında yüklenmesine ve yazılım içerisinde kullanılmış olan değişkenlerin Code Composer Studio üzerinden gerçek zamanlı olarak izlenmesine (debugging) imkân verdiği için, sistemin geliştirilme aşamasında hep bu boot modu kullanılmıştır. Bu modun kötü yanı yazılımın uçucu bir belleğe yükleniyor olması ve bu yüzden sistemin her kapatılıp tekrar açıldığında kodu kendisine yeniden yükleyecek olan bir bilgisayara bağlı olarak çalışmaya ihtiyaç duymasıdır. Tasarımı tamamlanmış olan GPS, kendi başına çalışabilmesi gerektiğinden sonraki bölümde anlatılmış olan diğer boot modunu kullanımaktadır.

6.1.5.2. Boot From FLASH

"Boot From Flash" modu, DSP'nin ROM bootloader'ını aktif hale getirerek, DSP resetlendiğinde kod çalıştırma işlemini uçucu olmayan Flash belleğe aktarmaktadır. Bu mod seçili iken ROM bootloader, FLASH bellekte 0x3F7FF6 adresinde bulunan 32 bitlik bir *long branch* komutuna (assembly'de LB) dallanmaktadır. Genellikle bu adreste bulunan komut, C derleyicisinin kütüphanesinde bulunan C-ortamı giriş fonksiyonunun (<u>c_int00</u>) başlangıcına dallanacak şekilde yazılmaktadır. Bu fonksiyon çalışana kadar herhangi bir C kodunun çalışması mümkün değildir. Bu projedeki dallanma komutu ise, <u>c_int00</u> fonksiyonuna dallanmadan önce Watchdog zamanlayıcısını kapatmak gibi bazı hazırlık işlemleri yapan bir .asm dosyasına dallanacak şekilde değiştirilmiştir.

Bu boot modunun problemi de FLASH belleğin bekleme zamanlarının sıfırdan farklı olması ve bu sebeple erişim süresinin RAM'e erişim süresinden daha uzun olmasıdır. Texas Instruments'a göre, TMS320F281X serisi işlemcilerindeki dahili Flash bellekler 90-100MIPS işlem performansı sunabiliyorken, dahili RAM'ler 150MIPS'e kadar işlem performansı sunabilmektedir [7]. Bu sorunun çözümü ise hızlı çalışması gereken ve yoğun işlemler içeren vakit alıcı kodların RAM üzerinden çalıştırılmasıdır. Ancak gömülü bir sistemde tüm kodun başlangıçta uçucu olmayan bir bellekte bulunması gerekmektedir. Bu yüzden linker komut dosyasında RAM'den çalışması gereken bu kod blokları için farklı yükleme ve çalışma adreslerinin tanımlanmış olması ve sistem açıldıktan sonra bu kod bloklarının Flash bellekten RAM'e kopyalanmaları gerekmektedir.

6.2. Kontrol Sistemi Yazılımının Gerçeklenmesi

GPS'nin gömülü yazılımı CCS üzerinde tamamen C kullanılarak yazılmıştır, çünkü C++ dilinin nesne-yönelimli özelliklerinin kullanılmasına gerek duyulmamıştır.

6.2.1. Yazılıma Genel Bakış

Yazılım, öncelikle global değişkenleri tanımlamakta ve kullanılacak olan diziler için hafiza ayırmaktadır. Sonra DSP ve çeşitli çevre birimleri için osilatör frekanslarını ayarlamakta ve bu GPS tasarımında kullanılmış olan GPIO, SPI, EVA ve PIE gibi çeşitli çevre birimleri için gerekli ayarları yapmaktadır. Bu ayarlardan en önemlileri Timer 1'in 40kHz PWM sinyali üretecek, Timer 2'nin de periyodik olarak (her 120us'de bir) bir kesme tetikleyecek sekilde ayarlanmasıdır. Başlangıç ayarlarını yaptıktan sonra yazılım, verilmiş olan ortam koşullarına göre V_{oc} ve I_{sc} değişkenlerinin yeni değerlerini hesaplamakta ve daha sonra parametrik denklemi kullanarak simülasyonu yapılacak güneş panelinin I-V eğrisini hafizasında oluşturmaktadır. Oluşturduğu eğriden sonlu sayıda (196 adet) noktayı alarak akım, gerilim ve bu iki değer kullanılarak hesaplanmış direnç değerlerini tutan IVR adındaki 3 boyutlu bir diziye aktarmaktadır. Ayrıca IVR dizisinin 14'ün tam katı olan her indeksini ve bu indekslerde bulunan direnç değerlerini de 15 elemanlı RKeys adında ikinci bir diziye vazmaktadır. Bu ikinci dizinin kullanım amacı arama islemini hızlandırmaktır. Bu islemleri yaptıktan sonra yazılım sonsuz bir döngüye girmekte ve Timer 2'den kaynaklanan bir kesmenin gelmesini beklemektedir. Kesme geldiği zaman kod kesme servis fonksiyonuna (ISR) dallanmaktadır. ISR'nin içerisindeki kod, ilk olarak ölçüm devresindeki ADC'den SPI aracılığı ile gerilim ve akım ölçümlerini alarak yük direncini hesaplamakta, ondan sonra da arama algoritmasını kullanarak RKeys ve IVR dizilerinden bu direnç değerine karşılık gelen referans gerilimini bulmaktadır. Son yaptığı işlem ise bu referans gerilimini, PWM sinyalinin çalışma oranını ayarlayarak çıkış gerilimini referans gerilimine oturtacak olan PI kontrolör fonksivonuna göndermektir. Tüm islemleri tamamladıktan sonra kod sonsuz döngüve geri dönerek bir sonraki Timer 2 kesmesinin gelmesini beklemektedir. Bu işlemler sistem kapatılana kadar devam etmektedir.

Tamamlanmış olan gömülü yazılımın akış diyagramı Şekil 6.5'de gösterilmiştir. Akış diyagramının önemli bölümleri hakkında ayrıntılı bilgi takip eden bölümlerde verilmiştir.



Şekil 6.5 – Tamamlanmış yazılımın akış diyagramı

6.2.2. I-V Eğrilerinin Sistem Çalışırken Bellekte Oluşturulması

GPS'nin çıkış geriliminin yükün değeri değişirken devamlı olarak doğru değerde tutulabilmesi için, kontrol sisteminin, sistemin çıkış geriliminin alması gereken değeri gerçek zamanlı olarak hesaplayabilmesi gerekmektedir. Yükün (R) herhangi bir değeri için bunu yapılabilmesi için bir denklem veya çevrim tablosuna (look-up table) ihtiyaç vardır. Bu projedeki parametrik denklemin, direnç değeri için çözülmesi oldukça zor olduğundan doğrudan kullanılması mümkün olmamış ve yazılımda diziler kullanılarak bir çevrim tablosu oluşturma yoluna gidilmiştir. Karakteristiği tutan dizilerin içleri önceden elle doldurulmayıp, çalışma esnasında yazılım tarafından daha önce bahsedilmiş olan parametrik denklem kullanılarak otomatik olarak doldurulmaktadır.

Tabloyu oluşturmak için iki farklı dizi kullanılmıştır. 3 boyutlu olan ilk diziye içeriğine uygun olarak IVR adı verilmiştir. Bu dizinin 1. boyutu 196 farklı akım değerini, 2. ve 3. boyutları ise

sırasıyla aynı sayıda gerilim ve yük direnci değerini içermektedir. Her indeksteki yük direnci değeri, aynı indekse sahip olan gerilim değerinin akım değerine bölünmesi ile elde edilmiştir. Bu dizi doldurulurken kullanılan en düşük akım değeri sıfırdan farklıdır ve kodun başlarında bulunan bir *#define* komutu ile belirlenmiştir. Bu değer sıfırdan farklı olduğu için, dizi içerisinde bulunan en büyük direnç değeri, GPS'nin çıkışına bağlanabilecek olan en büyük direnç değeri sıfırdan farklı olduğu için, dizi işerisinde bulunan daha küçüktür. Dizi doldurulurken kullanılmış olan en büyük akım değeri ise simülasyonu yapılacak olan güneş panelinin verilen ortam koşullarındaki kısa devre akımıdır ve bu da çıkışın alabileceği en düşük gerilim değerinin diziye dahil olduğunu göstermektedir.

Kullanılan ikinci dizi RKeys adında 2 boyutlu bir dizidir ve kullanım amacı arama algoritmasının işini daha hızlı yapabilmesini sağlamaktır. Her boyutunda 15 eleman bulunan bu dizinin 1. boyutu, IVR dizisinin 14'ün tam katı olan her indeksinin 3. boyutunda bulunan direnç değerlerini içermektedir. Dizinin ikinci boyutu ise ilgili direnç değerinin IVR dizisindeki indeks değerini içermektedir.

6.2.3. Event Manager Modülü ile PWM Sinyali ve Kesme Oluşturulması

Event Manager A modülü için, Timer 1'i 40kHz PWM üretecek ve Timer 2'yi her 120us'de bir periyodik olarak kesme tetikleyecek şekilde ayarlayan InitEv adında bir fonksiyon yazılmıştır. Her iki zamanlayıcı da saat işareti olarak DSP'nin yüksek hızlı saat işaretini (HSPCLK) kullanmaktadır. HSPCLK'nin frekansı ana osilatör frekansının (F_{osc}), bu projede 2'ye eşitlenmiş olan DSP'nin yüksek hızlı saat işareti bölücüsüne bölünmesi ile elde edilmektedir. F_{osc} 150MHZ olduğundan, HSPCLK'nin periyodu aşağıdaki şekilde hesaplanmıştır:

$$T_{HSPCP} = \frac{1}{F_{osc}/2} = \frac{1}{150MHz/2} = 13.334ns$$
(6.1)

Timer 1'in periyodunun, 40kHz PWM sinyali üretebilmek için ayarlanması gereken değer aşağıdaki şekilde hesaplanmıştır:

$$T1PR = \frac{25us}{13.334ns} = 1875 \tag{6.2}$$

Her 120us'de bir kesme tetiklemesi istenen Timer 2'nin periyodunun ayarlanması gereken değer de benzer şekilde hesaplanmıştır:

$$T2PR = \frac{120us}{13.334ns} = 9000 \tag{6.3}$$

6.2 ve 6.3 numaralı denklemlerde hesaplanmış olan değerleri kullanan InitEv adlı fonksiyonun kodu aşağıda verilmiştir.

```
void InitEv(void)
```

```
// For PWM Generation
EvaRegs GPTCONA bit TCMPOE = 1; // Timer compare outputs enabled
EvaRegs.GPTCONA.bit.T1PIN = 1; // Active low
EvaRegs.T1CON.bit.FREE = 1; // Continue regardless of emulation
EvaRegs.T1CON.bit.SOFT = 1;
EvaRegs.T1CON.bit.TCLKS10 = 0; // Use internal clock (HSPCLK)
EvaRegs.T1CON.bit.TPS = 0; // Input clock prescaler = 1 (HSPCLK/1)
EvaRegs.T1CON.bit.TMODE = 2; // Continuous up count mode
EvaRegs.T1CON.bit.TECMPR = 1; // Enable timer compare
                                       // Period = 1875*2*6.67ns, freq = 40kHz
EvaRegs.T1PR = 1875;
EvaRegs.TlPR = 18/5; // Period = 18/5*2*6.6/m
EvaRegs.TlCMPR = 100; // Initial PWM duty
EvaRegs.TlCNT = 0; // Clear the timer count
EvaRegs.T1CON.bit.TENABLE = 1; // Enable the timer
// For Periodic Timer 2 Interrupt
                             // Period = 9000*2*6.67ns = 120us
EvaRegs.T2CON.bit.SOFT = 0; // Stop while in emulation
EvaRegs.T2CON.bit.SOFT = 0; //
EvaReqs.T2PR = 9000;
EvaRegs.T2CON.bit.TCLKS10 = 0; // Use internal clock (HSPCLK)
EvaRegs.T2CON.bit.TPS = 0; // Input clock prescaler = 1 (HSPCLK/1)
EvaRegs.T2CON.bit.TMODE = 2; // Continuous up count mode
EvaRegs.T2CON.bit.TECMPR = 1; // Disable timer compare
                                       // Clear the timer count
EvaRegs.T2CNT = 0;
EvaReqs EVAIMRB bit T2PINT = 1; // Enable the period interrupt
```

Örnekleme periyodu, ISR'deki kodun çalışmasının en kötü durumda ne kadar sürebildiğine göre seçilmiştir.

ISR içerisindeki kodun çalıştırılmasının tamamlanması en kötü durumda 118us sürmektedir. Bu da kodun en kötü durumda bile eksiksiz bir şekilde çalışacağını garantilemek için örnekleme periyodunun en az 118us olmasını gerektirmektedir. Kesme gecikmeleri ve biraz da güvenlik payı için örnekleme periyodu bu projede 120us olarak seçilmiştir.

6.2.4. Ölçüm Sonuçlarının ADC'den SPI Aracılığı ile Alınması

Daha önce de belirtilmiş olduğu gibi MAX1204, DSP ile SPI aracılığı ile haberleşebilen seri bir ADC entegresidir. İletişimin sorunsuz yapılabilmesi için MAX1204'ün slave modunda ve en fazla 2MHz'lik bir seri saat işareti ile çalıştırılması gerekmektedir. Bu yüzden DSP'nin SPI modülü, çalışabildiği frekans değerlerinden 2MHz'e en yakını olan 1.974MHz'de ve master modunda çalışacak şekilde ayarlanmıştır.

Çevirme işlemini başlatmak için, ADC'ye 1 byte boyutunda bir kontrol verisinin gönderilmesi ve eş zamanlı olarak da gelen 1 byte boyutundaki anlamsız değerler içeren verinin (RB1) alınması gerekmektedir. Şekil 6.6, MAX1204'ün bilgi sayfasında gösterilmiş olan 1 byte boyutundaki kontrol verisinin formatını göstermektedir.

Bit 7 (MSB)	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0 (LSB)	
START	SEL 2	SEL 1	SEL 0	UNI/BIP	SGL/DIF	PD1	PDO	
Bit	Name	Description						
7 (MSB)	START	The first logic	The first logic 1 bit after CS goes low defines the beginning of the control byte.					
6 5 4	SEL2 SEL1 SEL0	These three bits select which of the eight channels is used for the conversion (Tables 3 and 4).						
3	UNI/BIP	1 = unipolar, 0 = bipolar. Selects unipolar or bipolar conversion mode. In unipolar mode, an analog input signal from 0V to V _{REF} can be converted; in bipolar mode, the signal can range from -V _{REF} / 2 to +V _{REF} / 2.						
2	SGL/DIF	1 = single ended, 0 = differential. Selects single-ended or differential conversions. In single- ended mode, input signal voltages are referred to GND. In differential mode, the voltage dif- ference between two channels is measured. (Tables 3 and 4.)						
1 0 (LSB)	PD1 PD0	Selects clock and power-down modes. PD1 PD0 Mode 0 0 Full power-down (I _{DD} = 2µA, internal reference) 0 1 Fast power-down (I _{DD} = 30µA, internal reference) 1 0 Internal clock mode 1 1 External clock mode						

Şekil 6.6 – MAX1204'ün kontrol verisi formatı

Bu GPS'in yazılımında MAX1204'e gönderilen kontrol verisinde, tüm çevirme işlemleri tek polariteli (unipolar) ve toprağa referanslı (single ended) olacak şekilde ayarlanmıştır. Saat işareti modu olarak ise dışarıdan gelen saat işareti ile çalışma modu seçilmiştir çünkü bu devrede saat işaretinin ADC tarafından değil, DSP tarafından üretilmesi istenmektedir. ADC'nin birinci kanalı gerilim, ikinci kanalı ise akım ölçümü için kullanılmıştır. Bu özellikler ile çeviri yapmak için entegreye gönderilmesi gereken veriler gerilim ve akım ölçümü için sırasıyla 10001111 ve 11001111 olmaktadır. DSP'nin bilgi sayfasına göre SPI modülü ile gönderilecek olan her byte'ın 16 bitlik SPI tampon yazmacında sola dayalı olarak bulunması gerekmektedir. Buna göre gerilim ve akım ölçümü için SPI tampon yazmacına yazılması gereken değerler sırasıyla 0x8F00 ve 0xCF00 olmaktadır.

Kontrol verisinin gönderilmesi tamamlandıktan sonra, ADC'ye tüm bitleri 0 olan 2 byte daha gönderilmekte ve eş zamanlı olarak 2 byte daha alınmaktadır (RB2 ve RB3). Bu iki byte, çeviri sonucunu başına bir adet 0, sonuna iki adet belirsiz değerli bit (S1 ve S0) ve üç adet 0 eklenmiş şekilde içermektedir. Gerçek ölçüm sonucu RB1 ve RB2 üzerinde gerekli bit işlemlerinin yapılması sonucunda elde edilmektedir. Toplam çevirme süresi seri saat işaretinin periyodu ile 8 bitlik transferler arasında geçen zamanın bir fonksiyonudur. Çeviri işleminin MAX1204'ün maksimum çeviri frekansında, yani 133kHz'de yapılabilmesi için bu iki sürenin olabildiğince kısa tutulmuştur. Şekil 6.7, çevirme işleminin zaman diyagramını göstermektedir.



Şekil 6.7 – Çevirme işleminin zaman diyagramı

ADC'ye, gerilim değerini örnekleyip çevirme işlemini başlatması komutunu gönderip, çeviri sonucunu almak üzere yazılmış olan fonksiyonun kodu aşağıda verilmiştir.

```
Uint16 ConvertVoltage()
{
    Uint16 RB1,RB2;
    SpiaRegs.SPITXBUF = 0x8F00;
    while (SpiaRegs.SPISTS.bit.INT_FLAG !=1);
    RB1 = SpiaRegs.SPIRXBUF;
    SpiaRegs.SPITXBUF = 0x00;
    while (SpiaRegs.SPISTS.bit.INT_FLAG !=1);
    RB1 = SpiaRegs.SPIRXBUF;
    SpiaRegs.SPITXBUF = 0x00;
    while (SpiaRegs.SPISTS.bit.INT_FLAG !=1);
    RB2 = SpiaRegs.SPIRXBUF;
    return (Uint16)((((RB1<<8) | RB2)>>4)*23.95); //(in mV)
}
```

6.2.5. Ölçüm Sonuçlarına Göre Referans Geriliminin Belirlenmesi

Çıkış gerilim ve akımı ölçülüp, yük direnci hesaplandıktan sonraki adım referans geriliminin belirlenmesidir. Yükün direnci çok büyükse referans gerilimi doğrudan açık devre gerilimine eşit alınmaktadır, çünkü güneş panellerinin çıkış gerilimleri çok düşük akım çeken yükler ile çalışırken çok az değişmektedir. Bu yüzden büyük yük değerleri, boyutunu gereksiz yere artırmamak için IVR dizisi içerisine dahil edilmemiştir. Eğer yükün direnci çok büyük değilse, arama algoritması ile IVR dizisi içerisinde ölçülmüş olan bu direnç değerine en yakın olan direnç değeri bulunmakta ve o değere karşılık düşen gerilim dizinin 2. boyutundan alınarak referans gerilimi elde edilmektedir. Arama algoritması işini hızlı yapabilmek için öncelikle aranan direnç değerinin RKeys dizisinde bulunan hangi iki direnç değeri arasında bulunduğunu bulmakta ve bu dizinin ikinci boyutundan, bulunan iki direnç değerinin IVR dizisinin hangi iki indeksinde bulunduğuna bakmaktadır. Daha sonra da IVR dizisinin sadece ilgili bölümünde arama yaparak aranan referans gerilimine hızlı bir şekilde ulaşmaktadır. Şekil 6.8 bu arama sürecini bir diyagram yardımı ile göstermektedir.

Arama işleminin sonuçlanması için en kötü ihtimalle RKeys dizisinde 14, IVR dizisinde de 14 olmak üzere toplam 28 karşılaştırma işlemi yapılması gerekmektedir. RKeys dizisinin kullanılmadığı durumda ise yapılması gereken karşılaştırma sayısı 195'e yükseltmekte ve algoritmanın alabileceği maksimum süre yaklaşık 14 kat artmaktadır.





6.2.6. Çalışma Oranının PI Kontrolör Tarafından Belirlenmesi

Belirlenmiş olan referans gerilimi, ölçülen çıkış gerilim değeri ile birlikte PI kontrolöre gönderilmektedir. PI adında bir C fonksiyonu şeklinde gerçeklenmiş olan PI kontrolör, önce referans gerilimi ile ölçülmüş olan çıkış gerilimi arasındaki farkı, yani hatayı hesaplamakta, daha sonra da K_p ve K_i parametrelerini kullanarak PWM sinyalinin çalışma oranını hesaplamaktadır. Aşağıda verilmiş olan kod, PI kontrolör fonksiyonunun C ile gerçeklenişini göstermektedir.

```
void PI(Uint16 Vref, Uint16 Vadc)
    int16 y;
    // Calculate the error
    Error = (Vref - Vadc);
    // Amplifiy the error
   y = (int16)(Kp * Error + (Ki * TotalError))*0.078;
    // Calculate the total error
    TotalError += ((int32)OldError + Error) / 2.0 * (Ts * 1e-3);
    // Update the old error
    OldError = Error;
    // Limit the total error
    if (TotalError > 1000.0)
    {
        TotalError = 1000.0;
    -}
    else if(TotalError < -1000.0)</pre>
    {
        TotalError = -1000.0;
    з
    // Limit the duty cycle
    if(y > 1875)
    y = 1875;
else if (y < 0)
        y = 0;
    // Set the duty cycle
    EvaRegs.T1CMPR = y;
```

7. TESTLER VE SİMÜLATÖRE SON HALİNİN VERİLMESİ

7.1. Kontrolör Parametrelerinin Test Edilmesi ve Optimizasyonu

Güneş paneli simülatörünün tüm parçalarının tasarımı tamamlandıktan sonra, parçalar birleştirilmiş ve simülatörün dinamik performansını optimize etmek amacı ile çeşitli testler yapılmıştır. İlk test, simülatör bilgisayara bağlıyken ve kod RAM'den çalışıyorken yapılmıştır. Bu test sırasında simülatör, kontrol sisteminin gerilim regülasyonundan sorumlu olan kısmı hariç diğer kısımları geçici olarak kapatılarak normal bir anahtarlamalı güç kaynağı (AGK) şeklinde çalıştırılmıştır. Sistemin referans gerilimi, DSP'nin belleğinde referans geriliminin tutulduğu adrese doğrudan yeni değerler yazılarak aniden değiştirilmiş ve sistemin, referans gerilimindeki farklı basamak girişlerine verdiği yanıtlar bir diziye kaydedildikten sonra CCS içerisinde ekrana çizdirilmiştir. Yapılan bu test, simülatörün yerleşme zamanının 9.3ms ile 24.3ms arasında değiştiğini ve teorik olarak hesaplanandan daha hızlı olduğunu göstermiştir. Şekil 7.1'de, çıkışına 10 Ω değerinde bir yük bağlı olan bir AGK olarak çalışan sistemin, referans gerilimi olarak verilen 0-15V'luk bir basamak girişine verdiği yanıt gösterilmiştir.



Şekil 7.1'de gösterilmiş olan basamak yanıtından, sistemin yerleşme zamanının 15.3ms olduğu görülmektedir. Bu süre, teorik olarak hesaplanandan daha kısa bir süredir.

Bu test sırasında elde edilen sonuçlara bakılarak kontrolör parametrelerinin değerlerinde değişiklikler yapılmıştır. En iyi sonuçlar, K_p ve K_i parametrelerinin değerleri sırasıyla 0.25 ve 250 yapıldığında elde edilmiştir. Bu değerler teorik olarak hesaplananlardan çok farklı olmadıkları için, yapılan kontrolör tasarımının doğru olduğu söylenebilir.

Kontrolör parametreleri güncellendikten sonra, kontrol sisteminin geçici olarak kapatılmış olan kısımları tekrar devreye alınarak sistem tasarlandığı gibi bir GPS olarak çalıştırılmış ve dinamik performansı test edilmiştir. Yapılan bu ikinci test sırasında GPS'nin simüle ettiği I-V eğrisi Şekil 7.2'de verilmiştir.



Şekil 7.2 – GPS'nin testler sırasında simüle etmekte olduğu I-V eğrisi

Şekil 7.3, yüksüz halde çalışan simülatöre aniden 11.3Ω değerinde bir yük bağlandığında çıkış geriliminde meydana gelen değişimi göstermektedir. Çıkış gerilimi beklendiği gibi açık devre gerilimi olan 18.74V'den, bağlanan yükün doğrusu ile simüle edilen I-V eğrisinin kesiştiği noktadaki gerilim değeri olan 6.25V'ye düşmüştür. Yerleşme zamanı 7.6ms olarak ölçülmüştür.



Şekil 7.4 ise, 11.3Ω değerinde bir yük ile çalışan simülatörün yükü aniden kaldırıldığında çıkış geriliminde meydana gelen değişimi göstermektedir. Çıkış gerilimi beklendiği gibi 6.25V'den 18.74V'ye yükselmiştir. Yerleşme zamanı ise 10.1ms olarak ölçülmüştür.



Bu testin sonuçlarından yola çıkılarak kontrol sisteminin tamamen devreye alınmasının ve parametre optimizasyonunun daha iyi bir dinamik performans ile sonuçlandığı söylenebilir.

7.2. GPS ve MATLAB Tarafından Oluşturulan I-V Eğrilerinin Karşılaştırılması

Son olarak tasarım sürecinin başlarında yazılmış olan MATLAB programından elde edilmiş olan teorik bir I-V eğrisi ile, aynı eğrinin simülasyonunu yapan GPS'nin çıkışlarından alınan ölçümler ile oluşturulmuş deneysel I-V eğrisi karşılaştırılmıştır. Sonuçlar Şekil 7.5'te gösterilmiştir. Şekil 7.5'teki kırmızı eğri, MATLAB kodu ile elde edilmiş olan ve GPS'nin test sırasında simüle etmeye çalıştığı eğriyi, siyah noktalar ise GPS'nin çıkışından alınmış olan ölçümleri göstermektedir.





Geliştirilmiş olan GPS'nin isabetliliğini değerlendirmek için, farklı akım değerlerine karşılık gelen teorik ve deneysel çıkış gerilimleri arasındaki yüzde cinsinden fark denklem 7.1 ile hesaplanmış ve hesaplanan değerler Excel yardımıyla Şekil 7.6'da verilmiş olan grafiğe aktarılmıştır.

$$\varepsilon(\%) = \frac{\left|V_{teorik} - V_{deneysel}\right|}{V_{teorik}} \cdot 100 \tag{7.1}$$



Şekil 7.6 – Çıkış gerilimindeki hata yüzdeleri

Şekil 7.6'da verilmiş olan grafikten de görülebildiği gibi, teorik ve deneysel gerilim değerleri arasındaki fark, çıkış akımı kısa devre akımına yaklaştıkça artmaktadır. Bunun sebeplerinden biri, gerilim değerlerinin akım kısa devre akımına yaklaştıkça çok düşük değerlere inmesi ve bu yüzden aynı değerdeki bir hatanın çok daha büyük bir hata yüzdesine karşılık gelmesidir. Diğer bir sebep ise, bu bölgede akımdaki birim değişmeye karşılık gerilimde olan değişimin, eğrinin diğer bölgelerindekine kıyasla çok daha fazla olması ve bu yüzden bu bölgede çıkış geriliminin sadece gerilim kontrolü ile çok hassas bir şekilde ayarlanmasının mümkün olmamasıdır. Ayrıca bu projede kullanılan ADC'nin 10-bitlik olması ve gerilimin 23mV hassasiyetle kontrol edilebiliyor olması da sistemin bu bölgedeki isabetliliğini azaltıcı etki yapmaktadır. Eğrinin dirsek bölgesinde ve diğer bölgelerinde ise simülatörün hata yüzdesi çoğunlukla %1'den küçüktür ve bu da sistemin ortalama hata yüzdesinin %0.74 olmasına sebep olmaktadır. Güneş enerjili sistemlerde kullanılan eviriciler ve MPPT'ler maksimum güç noktasını aramaya her zaman açık devre geriliminden başladıkları için [8], simülatörün kısa devre akımına yakın olan bölgelerde yaptığı hatalar uygulamada sistemin kullanılması için herhangi bir engel teşkil etmemektedir.

Sistemin isabetliliği farklı I-V eğrileri için benzer işlemler yapılarak test edilmiş ve sonuçların her zaman bu raporda gösterilmiş olanlar ile benzer çıktığı görülmüştür. Bu da tasarlanmış olan GPS'nin oldukça isabetli olduğu ve görevini başarılı bir şekilde yerine getirdiği anlamına gelmektedir. Tamamlanmış haldeki GPS'nin resimleri EK F'de verilmiştir.

8. SONUÇ

Düşük güçlü, pratik, DSP kontrollü sayısal bir güneş paneli simülatörünün tasarımı ve gerçeklenmesi başarıyla tamamlanmıştır. Yapılan testler, yüksek dinamik performansı (yerleşme zamanı < 20ms), düşük hata yüzdesi (< %1) ve birçok farklı güneş panelinin her ortam koşulu altında simülasyonunu yapabilme yeteneğiyle tasarlanmış olan simülatörün, güç devresinin maksimum değerleri aşılmadığı sürece her güneş panelinin yerini alabilecek kapasitede olduğunu göstermiştir. Gerçek bir güneş paneli yerine yapılmış olan bu devreyi kullanmak, güneş enerjisi ile çalışan sistemler ile ilgili test ve çalışmaların, gerçek hava koşullarından bağımsız olarak herhangi bir yer ve zamanda, sistem içerisine girilmiş olan sanal hava şartları altında yapılabilmesine imkân verecektir. Ayrıca farklı karakteristiklere sahip güneş panelleri kullanarak deneyler yapılmak istendiğinde, yeni güneş panelleri almaya gerek kalmayacak, söz konusu olan panellerin karakteristikleri yine yapılmış olan bu simülatör ile taklit edilebilecektir. Yani tek bir elektronik devre, sonsuz sayıda farklı türde güneş panelinin ve her türlü ortam koşulunun yerini alabilecektir.

Güç devresinin kapasitesinin artırılması ve kontrol sisteminin yazılımında bir kaç ufak değişiklik yapılması halinde bu simülatör, çok daha güçlü güneş panellerinin ve birbirine seri, paralel veya karışık şekilde bağlanmış onlarca, hatta yüzlerce güneş panelinden oluşan güneş paneli dizilerinin yerini alabilecektir. Ayrıca bu sisteme bir grafiksel kullanıcı arayüzü (GUI) eklenmesi, simülasyonu yapılan güneş panelinin parametrelerinin sistem çalışırken dışarıdan değiştirilebilmesine, simülatörün o anki çalışma noktasının görülebilmesine ve sıcaklık ile ışıma değerlerinin simülatöre bir zaman dizisi şeklinde verilebilmesine olanak verecektir. Bu haldeki bir sisteme eklenecek bir gerçek zamanlı saat (RTC) ise, simülatörün verilen ortam koşullarında simülasyon yapabileceği süreyi çok daha yüksek değerlere çıkaracaktır.

REFERANSLAR

[1] J. A. Olilla, Medium power PV-array simulator with a robust control strategy, Tampere University of Technology, 1995.

[2] S. H. Lloyd, G. A. Smith, D. G. Infield, Design and construction of a modular electronic photovoltaic simulator, International Conference on Power Electronics and Variable Speed Drives, 2000.

[3] Q. Zeng, P. Song, L. Chang, A photovoltaic simulator based on a DC-Chopper, http://www.ieeexplore.ieee.org, 11.04.2008'de alınan.

[4] G. Vachtsevanos, K. Kalaitzakis, A hybrid photovoltaic simulator for utility interactive studies, IEEE Transactions on Energy Conversion, Vol. 2, No. 2, 1987.

[5] K. Khouzam, K. Hoffman, Real-time simulation of photovoltaic modules, Solar Energy, Vol. 56, No. 6, 1996.

[6] G. M. Segura, J. L. Mestre, M. T. Casas, A. S. Andreu, Development of a photovoltaic array emulator system based on a Full-Bridge structure, 9th International Conference on Electrical Power Quality and Utilisation, 2007.

[7] D. M. Alter, Running an Application from Internal Flash Memory on the TMS320F28xx DSP, Application Report, Texas Instruments, 2006.

[8] H. Haeberlin, L. Borgna, A New Approach for semi-automated measurement of PV Inverters, especially MPP tracking efficiency, using a linear PV Array Simulator with high stability, European Photovoltaic Solar Energy Conference, Paris, 2004.

[9] Elgar, Solar Array Simulators (SAS), http://www.powerbox.com.au, 10.03.2008'de alınan.

EK A – MATLAB KODU

```
% Çeşitli güneşe paneli karakteristikleri üreten MATLAB kodu
function solar i()
               ****Güneş Paneli Parametreleri*************
    9*******
   Voc=19.9;
   Isc=0.71;
   Pmpp = 10;
   Itempco = 0.0012;
   Vtempco = -0.077;
   Virco = 0.005;
   Rs = 10;
   N = 15;
   % Hesaplamalarda kullanılacak olan sıcaklık değerleri (C)
   t array = [25 45];
   % Hesaplamalarda kullanılacak olan ışınım değerleri (W/m^2)
   i array = [500 \ 1000];
   8******
                       *****
   % Eksenleri ayarla
   subplot(2,1,1); % İlk grafik, I-V eğrisi
   ylabel('Panel Voltage, V');
   xlabel('Panel Current, A');
   ylim([0,Voc+4]);
   xlim([0, Isc+0.1]);
   grid on;
   hold on;
   subplot(2,1,2); % İkinci grafik, P-I eğrisi
   xlabel('Panel Current, A');
   ylabel('Power, W');
   ylim([0, Pmpp+2]);
   xlim([0, Isc+0.1]);
   grid on;
   hold on:
   %****Parametrik denklem yardımı ile I-V eğrileri üretilmesi****%
   % Eğrileri çizerken kullanılacak olan akım değerleri
   I = 0:0.001:Isc+0.1;
    % Eğrileri saklayacak olan matris
   V = zeros(length(t array)*length(i array),length(I));
    % Her eğrinin Vmpp, Impp ve Pmpp'sini tutacak olan matris
   MPP = zeros(length(t array)*length(i array),3);
   x = 1;
    for s = 1:1:length(t array)
       for a = 1:1:length(i array)
           V(x,:) =
SolarCurve(Voc,Isc,Rs,N,t array(s),i array(a),Itempco,Vtempco,Virco,I);
           R = rand; G = rand; B = rand; % Rastgele renk hazırla
           subplot(2, 1, 1);
            % I-V eğrisini çiz
           plot(I,V(x,:),'color',[R G B],'LineWidth',1);
           subplot(2, 1, 2);
            % P-V eğrisini çiz
           plot(I,V(x,:).*I,'color',[R G B],'LineWidth',1);
           [MPP(x,3) MPPindex] = max(V(x,:).*I);
           MPP(x, 1) = V(x, MPPindex);
           MPP(x, 2) = I(MPPindex);
           text(MPP(x,2),MPP(x,3),'\bullet','HorizontalAlignment','left');
           % Legend'leri tutmak için bir cell array yarat
           Legends{x} = ['(' int2str(x) ') ' 'T=' int2str(t array(s)) ' A='
int2str(i array(a))];
           x = x + 1;
       end
   end
   legend(Legends, 'Location', 'NorthWest'); % Grafiklere legendleri ekle
   MPP %Eğrinin Vmpp, Impp and Pmpp değerlerini ekrana yaz
end
```

```
% Parametrik denklem ile I-V karakteristiği oluşturan fonksiyon
% Rs : Gerilim modunun eğim ayarı
% N : Akım modunun eğim ayarı
% T : Sıcaklık (C)
% A : Işınım (W/m^2)
\% Itempco % \left( A/C\right) : Akımın sıcaklık ile değişimini veren katsayı (A/C)
% Vtempco : Gerilimin sıcaklık ile değişimini veren katsayı (V/C)
% Virco : Işınımın gerilime olan etkisini hesaba katmak için
% kullanılan katsayı (Vm^2/W)
% I : Akım(A)
function V = SolarCurve(Voc,Isc,Rs,N,T,A,Itempco,Vtempco,Virco,I)
   % Tüm parametrelerin T = 25C ve A = 1000W/m^2 olduğu
   % ortam koşullarına göre verildiği varsayıldı
   Isc = Isc^{*}(A/1000);
   Isc = Isc + Itempco^{*}(T-25);
   Voc = Voc + Vtempco*(T-25);
   Voc = Voc + Virco* (A-1000);
    % Parametrik denklem
   V=((Voc.*log(2-(I./Isc).^N))./log(2)-Rs.*(I-Isc))./(1+Rs.*Isc./Voc);
   % I > Isc ise 0'eşitle
   for i = 1:1:length(I)
       if (I(i) > Isc)
           V(i) = 0;
       end
   end
end
        8****
```

EK B – PCB ŞEMALARI

GÜÇ DEVRESİNİN PCB ŞEMASI



ÖLÇÜM DEVRESİNİN PCB ŞEMASI



EK C – GÜÇ DEVRESİNİN FOTOĞRAFLARI





EK D – ÖLÇÜM DEVRESİNİN FOTOĞRAFLARI



EK E – ezDSP F2812'NİN FOTOĞRAFLARI





EK F – TAMAMLANMIŞ SİSTEMİN FOTOĞRAFLARI



