

CMOS GÖRÜNTÜ SENSÖRÜ VE FPGA İLE SAYISAL FOTOĞRAF MAKİNESİ GERÇEKLENMESİ

Projeyi Yapan:

Ramazan YENİÇERİ

Proje Yürütücüsü:

Yrd. Doç. Dr. Müştak Erhan YALÇIN

MAYIS 2007

İÇİNDEKİLER

ÖZET	ii
1 GİRİŞ	1
2 SENSÖR KARTININ TASARIMI	2
2.1 Sensör Kartı İçin Bileşenlerin Tespiti	2
2.1.1 CMOS Görüntü Sensörü	2
2.1.2 Besleme Regülâtörü	3
2.1.3 Saat İşareti Üretici	4
2.1.4 Aydınlatma LED'i	4
2.1.5 Konnektör	5
2.1.6 Lens	5
2.1.7 Lens Yuvası	6
2.2 Sensör Kartı Şematik Tasarımı	6
2.3 Sensör Kartı Baskılı Devre Çizimi	8
3 SENSÖR KARTININ GERÇEKLENMESİ	8
3.1 Sensör Kartı Bileşenlerinin Ayrık Testleri	8
3.2 Sensör Kartı Baskılı Devresinin Üretimi	9
3.3 Sensör Kartı İlk Örnek Dizimi	9
3.4 Sensör Kartı İlk Örnek Testleri	10
3.5 Sensör Kartı Lens Yuvasının Üretimi	10
4 İŞLEM DEVRESİNİN TASARIMI	10
4.1 Çerçeve Tasarımın Belirlenmesi	10
4.2 Gerçeklenen İşlemlerin Açıklanması	11
4.2.1 Kullanıcı Arayüzü ile Makinenin Kontrol Edilmesi	12
4.2.2 Sistemin Resetlenmesi	13
4.2.3 Sensör Kartının Hazırlanması ve Ayarlanması	14
4.2.4 Sistemin Bekletilmesi	15
4.2.5 Sensör Kartından Bir Kare Görüntü Alınıp Belleğe Yerleştirilmesi	16
4.2.6 Bitmap Dosyasının Oluşturulması	17
4.2.7 Bitmap Dosyasının Bellekten Okunup Bilgisayara Gönderilmesi	21
4.2.8 Hata Takibi ve Uyarı Verilmesi	22
5 İŞLEM DEVRESİNİN GERÇEKLENMESİ	23
5.1 İşlem Devresinin Üzerinde Gerçeklendiği Donanım Hakkında Bilgi	23
5.2 Gerçekleme Şekli ve Araçları Hakkında Bilgi	23
5.3 İşlem Devresi İçin Verilog Kodlarının Yazılması	24
5.3.1 Ana İşlem Modülü	24
5.3.2 I2C Haberleşme Modülü	25
5.3.3 RS232 Haberleşme Modülü	26
5.3.4 Kullanıcı Arayüzü Modülleri	26
5.4 FPGA Bacaklarının Atanması	27
5.5 Yazılan İşlem Devresinin FPGA'ya Gömülmesi	27
5.6 Donanım Testleri	27
6 SONUÇ	28
KAYNAKLAR	29
EKLER	30

ÖZET

CMOS GÖRÜNTÜ SENSÖRÜ VE FPGA İLE SAYISAL FOTOĞRAF MAKİNESİ GERÇEKLENMESİ

Bu bitirme çalışmasında, tümdevre ve ayırık devre elemanları ile hazır bir FPGA (Field Programmable Gate Array) geliştirme kartından yola çıkılarak, bir sayısal fotoğraf makinesi gerçekleştirilmiştir. Gerçeklenen fotoğraf makinesi bir ilk olma özelliğini taşımaktadır. Günümüzde kullanılan benzer son kullanıcı ürünlerinin sahip olduğu temel işlevleri gerçekleştirebilmektedir. FPGA tabanlı gerçek zamanlı görüntü işleme çalışmalarının temel gereksinimi olan görüntünün yakalanması problemine bu çalışmada gerçekleştirilen sensör kartı donanımı ile çözüm sunulmuştur. Kamera modülü olarak da bilinen bu tür donanımların geçtiğimiz birkaç yıl içerisinde yaygınlaşmaya başladığı ve ülkemizde satın alma imkânlarının belirdiği bir gerçektir. Çalışmaya başlanırken, hem kazandıracığı tecrübe hem de piyasadaki denklemlerden daha ekonomik olması sebebiyle, yurtdışından bir kamera modülü temini yerine, bahsedilen sensör kartının tasarımı ve gerçekleştirilmesi tercih edilmiştir.

Sensör kartının işlevsel hale gelmesi, sistemin diğer parçası olan FPGA kiti ile sağlanmıştır. Giriş seviyesi bir FPGA kiti temin edilmiş, sensör kartı haricinde sistemin ihtiyaç duyduğu sayısal devrelerin tamamı Verilog donanım tanımlama dili kullanılarak yazılmış ve kit üzerindeki FPGA üzerinde gerçekleştirilmiştir. Sensör kartının kontrolünden, görüntünün yakalanmasına ve aktarılmasına kadar uzanan sisteme ait tüm işlevler tamamen geliştirilen donanımlara ait işlevlerdir. Sistemin, gönderdiği bitmap dosyasının bilgisayar tarafından alınması için kullanılan yazılım haricinde yazılımsal bir parçası bulunmamaktadır.

Çalışmada tamamen FPGA üzerinde gerçekleştirilen sayısal devrelerin kullanılması sayesinde, aynı alt yapıyı kullanarak ileri seviye çalışmalar yapmanın yolu açılmıştır. Ayrıca bu donanımların Verilog gibi genel kabul görmüş bir dille tanımlanması sayesinde başka FPGA'lar üzerinde de aynı donanım kolaylıkla gerçekleştirilebilir olmaktadır. Çalışmada şu anda gelinen noktada elde edilen birikim ve gerçekleştirilen donanımlar gömülü görüntü işleme konusunda daha üst seviye çalışmalara sevk eder niteliktedir.

GİRİŞ

Çalışmada güdülen temel amaç, gömülü sistem düzeyinde görüntü işleme uygulaması yapabilmek için gerekli donanım ile altyapının hazırlanması olmuştur. Bu amaç doğrultusunda çalışma, sistemin iki ana parçasının ayrı ayrı tasarımı ve gerçekleştirilmesi şeklinde dört temel bölümde yürütülmüştür. Bu bölümler:

- Sensör kartının tasarımı,
- Sensör kartının gerçekleştirilmesi,
- İşlem devresinin tasarımı,
- İşlem devresinin gerçekleştirilmesi olarak adlandırılmıştır.

Dört temel bölüm tezde de ayrı başlıklar altında detaylıca anlatılmaktadır. Sensör kartı ile üzerinde CMOS görüntü sensörünü bulunduran donanım; işlem devresi ile de Verilog dili ile tanımlanmış, FPGA üzerinde gerçekleştirilmiş sayısal devrelerin tamamı kastedilmektedir.

Sensör kartı tasarımında, kartı oluşturan bileşenlerden bahsedilmekte ve bileşenlerin nasıl alt sistem olarak birleştirildiğine açıklık getirilmektedir. Sensör kartı gerçekleştirilmesi bölümünde tasarlanan kartın nasıl üretildiği ve test edildiği anlatılmaktadır. İşlem devresi tasarımında, işlem devresinin ne olduğu, ne gibi işlemleri gerçekleştirdiği, nasıl çalıştığı açıklanmaktadır. İşlem devresinin gerçekleştirilmesi bölümünde, donanımı tanımlayan kodun Verilog dili ile yazımı ve FGPA üzerinde bu devrenin çalışması anlatılmaktadır.

Sensör kartını tanımlayan şematik ve baskılı devre çizimleri ile kartın bileşenlerinin açık tarifleri bu tezde sunulmuştur. Buna karşılık işlem devresini tanımlayan 3000 satırdan daha uzun olan Verilog kodu, basılı olarak tezde bulunmamaktadır. Ancak işlem devresinin nasıl çalıştığı açık bir şekilde tezde mevcuttur. Ayrıca bu tezde Verilog ile sayısal tasarımın temellerine değinilmemektedir. Bu konuda bilgi için kaynaklara başvurulabilir [1].

SENSÖR KARTININ TASARIMI

Sensör Kartı İçin Bileşenlerin Tespiti

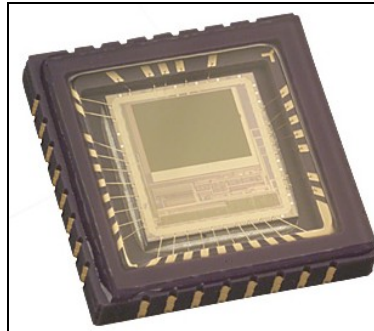
Sistemde, görüntünün sayısal veriye dönüştürülmesi işinin gerçekleştirilmesi için bir görüntü sensörü kullanılmaktadır. Görüntü sensörleri CMOS (Complementary Metal Oxide Semiconductor) ve CCD (Charge-coupled Device) olmak üzere iki çeşittir [2]. Gerek kullanım kolaylığı gerekse düşük maliyetinden ötürü bu çalışmada CMOS görüntü sensörü tercih edilmiştir. Geliştirilen sensör kartı, CMOS görüntü sensörünü ve sensör için gerekli diğer bileşenleri barındıran bir donanımdır. Bir kontrol devresi ile kullanılmadığında, kendi başına, işlevlerini gerçekleştiremez. Üzerinde işlem yeteneği olan bir donanım veya bir bellek barındırmamaktadır. Aşağıda sensör kartının barındırdığı bileşenler listelenmiştir:

- CMOS görüntü sensörü
- Besleme regülâtörü
- Saat işareti üretici
- Aydınlatma LED'i
- Konnektör
- Lens
- Lens yuvası

Tezde her bir bileşen ayrı ayrı başlıklar altında detaylıca açıklanmaktadır. Bileşenlerin tanıtımından sonra tasarlanan devrenin şematiği ve baskılı devre çizimi sunulmuş ve açıklanmıştır.

CMOS Görüntü Sensörü

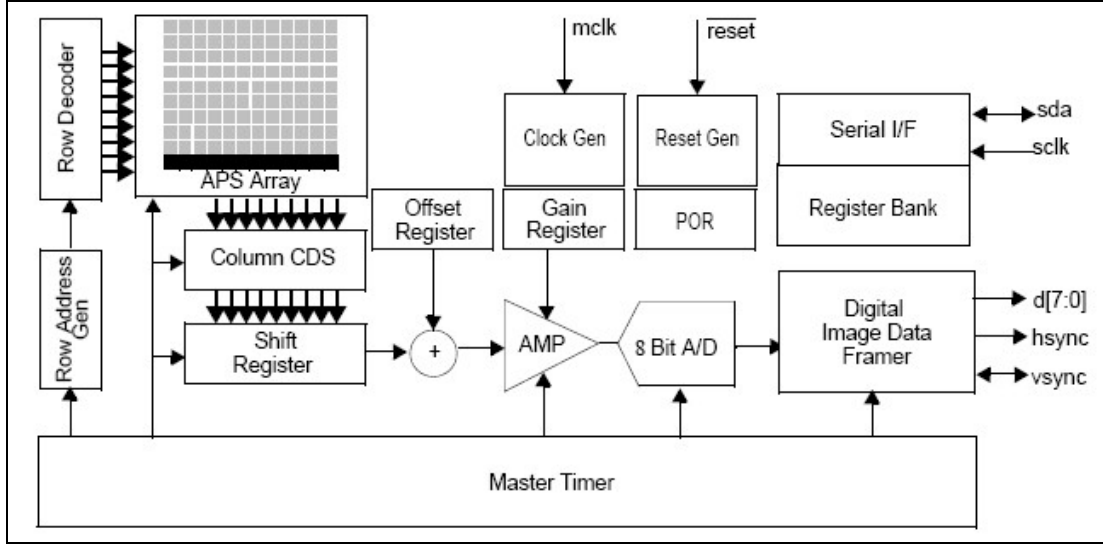
CMOS görüntü sensörleri gelişen teknoloji ile kullanımı ve üretimi giderek artan tümdevrelerdir [3]. Cep telefonlarından, bilgisayar kameralarına görüntülü son kullanıcı sistemlerinde CCD'ye nazaran çok daha yaygın kullanılmaktadırlar. Fakat dünyada onlarca üreticisi bulunmasına rağmen yurtiçi piyasasında kolayca tedarik edilememektedirler. Çalışmada Kodak firmasının KAC 9630 kodlu görüntü sensörü tercih edilmiştir. Şekil 1'de sensörün resmi verilmektedir.



Şekil 1: Kullanılan CMOS görüntü sensörünün resmi.

Bu sensörün tercih edilmesindeki önemli sebeplerden biri, kolay temin edilebilir olmasıdır. Sensör, gir seviye (renksiz) görüntü yakalayabilmektedir. Görüntü çözünürlüğü 128*100'dür. Düşük çözünürlüğüne karşın çok yüksek hızlarda, en fazla 580 fps, görüntü yakalayabilmektedir. Sensörün her bir pikseli 20µm*20µm boyutlarındadır. Görece geniş piksel boyutu sayesinde düşük ışık şartlarında daha iyi çalışmaktadır. Sensör -40°C ile +85°C arasında

çalışabilmektedir. Tam çalışma esnasında 130mW güç tüketmektedir. Sensör tek fotoğraf yakalama modunda ya da sürekli görüntü yakalama modunda çalışabilmektedir. Bu çalışmada sensör fotoğraf yakalama modunda çalıştırılmıştır. Sensör, her bir saat işaretinde, bir piksel verisini 8 bit genişliğindeki sayısal görüntü portundan paralel olarak vermektedir. Sensör hakkında gerekli bilgiler üreticinin sağladığı verikitabından edinilebilir [4]. Şekil 2’de KAC 9630’un iç yapısını açıklayan blok diyagramı verilmektedir.

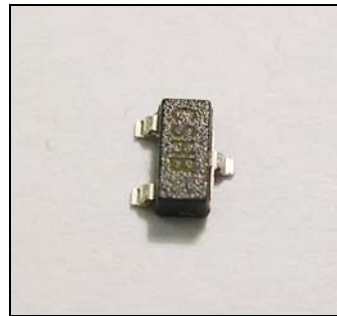


Şekil 2: Görüntü sensörünün blok diyagramı [4].

Görüntü sensörünün çalıştırılabilmesi için bir baskılı devre kartına montajlanması, ayrıca başka bileşenlerle desteklenmesi gerekmektedir.

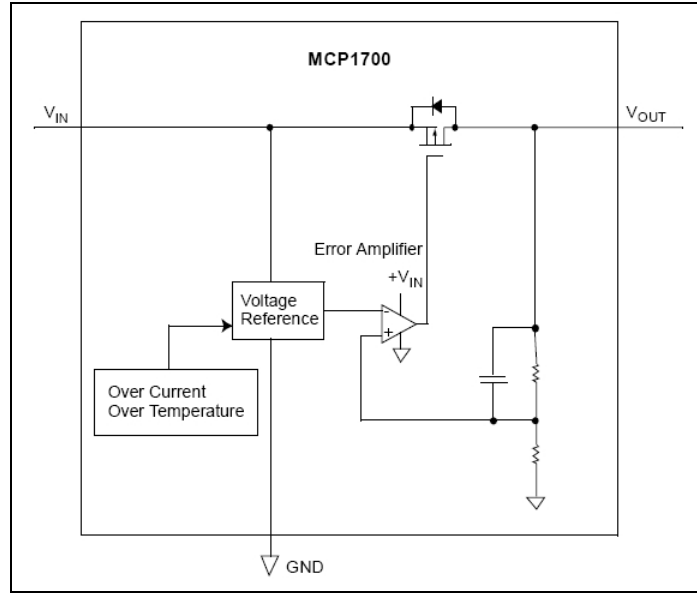
Besleme Regülâtörü

Görüntü sensörünün 3.0V ile 3.3V gerilim aralığında beslenmesi gerekmektedir. Besleme olarak uygulanabilecek en büyük gerilim 4.2V’dir [4]. Görüntü sensörünün besleme gerilimini sağlaması için sensör kartına bir gerilim regülâtörü düşünülmüştür. Regülâtör olarak Microchip firmasının MCP1700T-3302E/TT kodlu tümdevresi tercih edilmiştir.



Şekil 3: Kullanılan gerilim regülâtörünün resmi.

Tümdevre 3.3V çıkış gerilimi vermektedir. Tümdevreye giriş gerilimi olarak en fazla 6V uygulanabilmektedir. Regülâtör 250mA çıkış akımı sağlayabilmektedir. Bu, kartın tüm bileşenlerinin çekeceği toplam akımdan fazladır. Tümdevre ile ilgili kaynak olarak üreticinin sağladığı verikitabına başvurulmuştur [5]. Şekil 4’te regülâtör tümdevresinin işlevsel blok diyagramı verilmektedir.



Şekil 4: Gerilim regülâtörüne ait blok diyagram [5].

Saat İşareti Üretici

Görüntü sensörünün çalışması için, 'melk' bacağına 8 MHz veya 10 MHz arasında saat işareti uygulanmalıdır. Bunun için saat işareti üreten bir osilatör tümdevresi sensör kartı bileşenlerine eklenmiştir. Osilatör olarak Connor Winfield firmasının CWX823-10.0M kodlu tümdevresi tercih edilmiştir. Şekil 5'te osilatörün resmi verilmektedir.

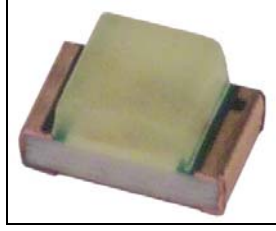


Şekil 5: Kullanılan osilatörün resmi.

Osilatörün besleme gerilimi 2.97 V ile 3.64 V aralığındadır. İşaret frekansı 10.0MHz'dir. -20°C ile +70°C arasında çalışabilmektedir. Çevrim oranı %50'dir. Osilatörün çıkışı doğrudan görüntü sensörüne uygulanabilmektedir. İzin bacağı havada bırakıldığında, besleme gerilimi uygulanması ile çıkış işaretini üretmeye en geç 10ms içerisinde başlar [6].

Aydınlatma LED'i

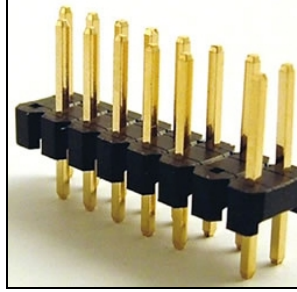
Düşük ışık koşulları altında, yakındaki cisimleri aydınlatması için sensör kartının bir LED barındırması düşünülmüştür. Bunun için Lite-On firmasının LTW-170TK kodlu LED'i tercih edilmiştir. Beyaz ışık saçan, sarımsı lensli bir LED'dir. 3.3V besleme gerilimi altında en fazla 100mA akım çekerek çalışır. 20mA akım çektiğinde 281mcd ışık saçmaktadır [7]. Bu değerler ışığında 0805 boyutlu yüzey montajlı bu LED'in bir tanesi ile sensör kartı için yeterli aydınlatmanın sağlanabileceği düşünülmüştür. Şekil 6'da kullanılan LED'in resmi gösterilmektedir.



Şekil 6: Kullanılan aydınlatma LED'inin resmi.

Konnektör

Sensör kartının, FPGA kartına bağlanmasını sağlayan bileşendir. Tasarımın önemli bir aşaması, konnektörün kaç bacaklı olacağı, bacaklarının sensör kartındaki hangi düğümleri FPGA kartına ulaştıracağı, bacakların hangi sıra ile yerleştirileceği sorularına cevap bulunmasıdır. Şekil 7'de kullanılan konnektörün resmi verilmektedir. Bahsedilen tasarım detayları, sensör kartının şematik tasarımında açıklanmaktadır.



Şekil 7: Kullanılan konnektörün resmi.

Lens

Görüntü sensörü üzerine görüntünün düşürülmesi için bir optik düzenek gerekmektedir. Günümüz kapalı devre televizyon sistemlerinde yaygın kullanılan analog kameralarda CS ve C tipi olarak bilinen lensler kullanılmaktadır. Bu lenslerin kolayca bulunabilir olması, geliştirilen sensör kartında tercih edilmesinin sebebi olmuştur. Çalışmada yerli firmalardan kolayca temin edilebilen, CS tipi, 1/3" köşegen uzunluğuna sahip sensörler için uygun, sabit 6mm odak uzaklıklı bir lens tercih edilmiştir. Şekil 8'de kullanılan lensin resmi verilmektedir.



Şekil 8: Kullanılan lensin resmi.

Lens Yuvası

Sensör kartında, sensör ile lensin arasında, lensi sensör kartına göre sabitleyecek bir yapıya ihtiyaç duyulmuştur. Kullanılan CS tipi lensin sensör yüzeyinden 12,5mm uzakta olması gerekmektedir. Ayrıca CS tipi lenslerin lens yuvasına vidalandığı kısmının çapı 25,4mm, vida adımının uzunluğu da 0,5mm'dir [8]. Bu özelliklere uygun silindirik bir lens yuvası bu çalışma için tornada ürettirilmiştir. Lens yuvasının üretimi için hazırlanan mekanik çizim EK A'da verilmektedir. Şekil 9'da ise lens yuvasının resmi gösterilmektedir.



Şekil 9: Kullanılan lens yuvasının resmi.

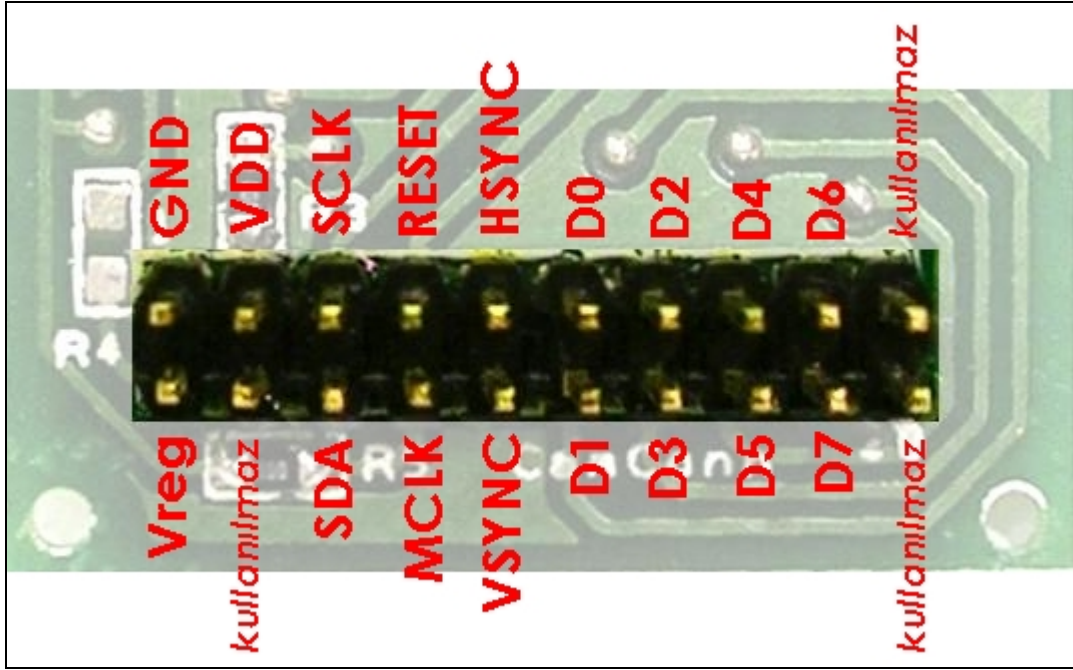
Sensör Kartı Şematik Tasarımı

Yukarıda açıklanan sensör kartı bileşenlerinin bir araya getirilmesi için, devrenin şematığının çizilmesi ve ardından baskılı devre tasarımının yapılması gerekmektedir. Şematik ve baskılı devre çizimi için EasyPC yazılımı kullanılmıştır [9]. Şematik tasarımda devre beş parça halinde çizilmiştir. Her bir bileşeni içeren devre şematikleri ayrı ayrı çizilmiştir. EK B1'de CMOS görüntü sensörü, EK B2'de aydınlatma LED'i, EK B3'te konnektör, EK B4'te besleme regülâtörü ve EK B5'te saat işareti üretici bileşenlerine ait devrelerin şematik çizimleri gösterilmektedir. Şematik çiziminde bileşenlerinin her birinin üreticilerinin sağladığı verikitapları kaynak olarak alınmıştır [4-7]. Verikitapları, tipik devre şemalarını vermekte ve tasarımda dikkat edilmesi gereken noktaları belirtmektedir.

Görüntü sensörü 32 bacaklı bir tümdevredir. Bunlardan 6 tanesi kullanılmayan (işlevsiz) 1 tanesi de üretim sonrasında test için kullanılan bacaklardır. Tümdevrenin içindeki analog ve sayısal devrelere ait toplam 4 besleme, 4 toprak, 2 adet de referans bacağı bulunmaktadır. Sensörün verikitabında mevcut tipik uygulama devresinde gösterildiği şekilde, bu besleme ve referans bacaklarına uygun kapasiteler bağlanmıştır. Bu kapasiteler anlık yüksek güç tüketimlerinde (akım çekiminde), devrenin besleme ve referans gerilimlerinin sabit kalmasını sağlamaktadırlar.

Sensörün bahsedilen bacaklarından ayrı, 8 bit genişliğinde bir sayısal görüntü portu, yatay ve düşey eşleme (senkronizasyon) işaretleri için iki bacağı, ana saat işaretinin uygulandığı bir bacağı, reset giriş bacağı ve kontrol tutucularına yazıp okumak için I2C hattına ait iki bacağı bulunmaktadır [4]. Sensör kartının en belirgin özelliği sensöre ait bacakların, FPGA'nın genişletme slotlarına uygun şekilde, konnektöre ulaştırılmasıdır.

Konnektörü gösteren şematikte (EK B3) konnektör tek sıralı 20 bacaklı görülmektedir. Lakin baskılı devre çiziminde de görülebileceği gibi, aslında konnektör 2 sıralıdır. Sensör devresi üzerindeki konnektörün gerçek görüntüsü (kartın arkadan görünüşü) ve bacak isimleri için Şekil 10 incelenmelidir.



Şekil 10: Sensör kartı konnektörü bacak isimleri.

Konnektörün 1 numaralı bacağı GND, 18 numaralı bacağı D7'dir. GND bacağı devrenin toprak düğümüne bağlıdır. Sensör, regülâtör, osilatör ve LED bu toprak düğümünü kullanmaktadır.

2 numaralı Vreg bacağı regülâtör devresinin giriş düğümüdür. Şematikte (EK B3) '+5VDC' olarak isimlendirilmiştir. 3 numaralı VDD bacağı da aynı ekte '+3.3VDC' olarak isimlendirilmiştir. GND, Vreg ve VDD bacakları, kullanılan FPGA kartının genişletme slotlarına uygun sıralanmıştır. Sensör kartı bu bacak sıralaması ile FPGA kartına doğrudan takılabilmektedir. FPGA kartı, genişletme slotunda, hem 5V hem de 3.3V besleme gerilimi sunmaktadır. 5V besleme kullanılacağına VDD'ye bağlı 0 ohm'luk R3 direnci devre dışı bırakılmalı, bu sayede FPGA'nın 3.3V besleme gerilimi ile, sensör kartındaki regülâtörün 3.3V çıkışı birbirinden yalıtılmalıdır. Benzer şekilde FPGA kartının 3.3V beslemesi kullanılmak istendiğinde Vreg'e bağlı 0 ohm'luk R4 direnci devreden ayrılarak regülâtörün girişi havada bırakılmalıdır.

Konnektörün 4, 19 ve 20 numaralı bacakları havadadır. 5 numaralı SCLK bacağı, görüntü sensörünün I2C haberleşme portunun saat işaretinin uygulandığı düğümüne bağlıdır. 6 numaralı bacak I2C portunun veri bacağıdır. Sensörün reset girişi 7 numaralı RESET bacağındadır. Sensör kartı istenirse osilatör ile istenirse doğrudan FPGA ile ana saat işareti uygulamaya müsait tasarlanmıştır. R1 direncinin devreden çıkartılması ile osilatörün çıkışı MCLK düğümünden yalıtılmış olur. Bu durumda MCLK bacağına FPGA tarafından üretilen ana saat işareti uygulanabilir. Osilatörün saat işaretinin kullanılması halinde MCLK bacağı sensör kartı için çıkış, FPGA için giriş olur ve FPGA ile saat işareti yakalanıp izlenebilir.

10 numaralı VSYNC bacağı sensörün fotoğraf çekimi modunda çalıştırılması durumunda giriştir. Bu baktan iki MCLK periyodu süresince verilen lojik 1 işareti ile sensör bir adet fotoğraf yakalayıp veriyi görüntü portundan dışarıya basmaya başlar. 9 numaralı HSYNC bacağı ise her zaman çıkıştır. Görüntü portundan her MCLK işaretinde bir piksel verisi dışarıya verilir. 128 piksel verisi dışarı verildiğinde lojik 1 olan HSYNC işareti lojik 0'a düşer. Bu sayısal fotoğrafın bir satırının bittiğini gösterir. HSYNC'nin tekrar lojik 1'e çıkması ile takip eden

satırın verisi dışarıya basılmaya başlar. Dolayısı ile FPGA bu bacağı izleyerek sensörün gönderdiği fotoğrafı doğru biçimde yakalar.

D0'dan D7'ye kadar olan konnektör bacakları da görüntü sensörünün 8 bitlik sayısal görüntü portunun uçlarıdır. Tek işlevleri görüntü verisini dışarıya vermektir. Her durumda, sensör kartı için, çıkıştırlar.

Sensör Kartı Baskılı Devre Çizimi

Sensör kartını oluşturan devre bileşenlerinin tespiti, bunlara ait şematiklerin tasarımından sonra kartın fiziksel tasarımına geçilmiştir. Mümkün olabildiğince küçük bir kart tasarlanmaya çalışılmıştır. Boyutları küçültmek için çift yüzlü baskılı devre tercih edilmiş, görüntü sensörü ve LED ön yüzde; regülatör, osilatör ve konnektör arka yüzde olacak şekilde tasarım yapılmıştır. Kart 36 mm genişlikte ve 47 mm yüksekliktedir. Genişliğini belirleyen etmen lens yuvasının çapıdır. Yüksekliğini de yine lens yuvasının çapı ve konnektör belirlemiştir. En az sayıda via kullanılmış, tüm yollar 0,6 mm kalınlıkta tutulmuş ve 45°'lik açılarla kırılmıştır. Ayrıca yollar arası boşluk da yine 0,6 mm tutulmuştur. Ne devre elemanlarının yerleştirilmesinde ne de yolların çizilmesinde otomatik araçlar kullanılmamış, tamamı elle yapılmıştır. Yolların ve pedlerin olmadığı boş alanlar toprak düğümüne bağlı metal yüzeyler olarak bırakılarak kartın elektromanyetik etkilere karşı direnci arttırılmıştır. Tüm tümdevre ve pasif elemanların baskılı devre modelleri çizilerek, kartın çizimi için gereken kütüphane oluşturulmuştur. Tüm devre elemanlarının adı baskılı devrenin her iki yüzündeki ipek katmanına yazılmıştır. EK C1'de baskılı devrenin ön yüz çizimi, EK C2'de de arka yüz çizimi bulunmaktadır.

SENSÖR KARTININ GERÇEKLENMESİ

Devre bileşenlerinin verikitapları kaynak alınarak tamamlanan şematik ve baskılı devre tasarımlarından sonra bu bileşenler temin edilmiş, fiziksel olarak tasarıma uygunlukları test edilmiştir. İlk olarak boyutların uygunluğuna bakılmış, takiben elektriksel özellikleri incelenmiştir.

Sensör Kartı Bileşenlerinin Ayrık Testleri

Devre bileşenlerinin temin edilmesinden sonra, bileşenler gerekli pasif devre elemanları ile birlikte kullanılarak birbirlerinden ayrı halde kurulmuştur. LED'in 3.3V besleme altında 30mA akım çektiği; ışık yayması için en az 2.9V ile beslenmesi gerektiği gözlenmiştir. Aydınlatma yerine sinyal amaçlı kullanılmak istendiğinde EK B2'de gösterilen şematik uyarınca, LED'in anodu ile VDD düğümü arasına 0 ohm yerine 47 ohm direnç takılabileceği tespit edilmiştir. Bu durumda LED'in ve direncin çektiği akım 7mA'e düşmektedir. Direnç üzerinde 0,33V gerilim düşümü olmakta, LED 2,97V ile beslenmektedir. Bu sayede aydınlatma için yetersiz fakat devrenin çalıştığını gösterir zayıf bir beyaz ışık elde edilebilmektedir.

Saat işareti üretici de EK B5'deki devre kurularak oluşturulmuştur. Devrenin 3,3V besleme gerilimi altında 2,08mA akım çektiği gözlenmiştir. Osiloskop ile çıkışı izlenmiş, sabit 10.00 MHz frekanslı düzgün saat işareti ürettiği tespit edilmiştir. Çıkış lojik 1 seviyesinin tam 3,3V olduğu da görülmüştür. Zorlama şartlar denenerek minimum 2,9V besleme ile devrenin çıkış

işaret frekansını koruduğu; 2,8V besleme gerilimi ile çıkış işaretinin frekansının kararsızlaştığı da tespit edilmiştir.

Regülâtör devresi EK B4'teki gibi kurulmuştur. Devrenin yüksüz vaziyette 3,40V girişe dahi 3,30V çıkış gerilimi verdiği; 5,00V giriş altında 3,33V çıkış gerilimi sağladığı görülmüştür. Girişe 5,00V verildiği halde farklı yük dirençleri ile çıkış geriliminin değişimi izlenmiş, Tablo 1'de verilen sonuçlar elde edilmiştir. Ölçüm aletlerinin idealden uzaklığı sebebiyle yük direnci ile çektiği akımın çarpımının çıkış geriliminden farklı görünmesi söz konusudur.

Tablo 1: Besleme regülâtörünün farklı yükler altında çıkış değerleri.

Yük direnç değeri (ohm)	Yükün çektiği akım (mA)	Çıkış gerilimi (V)
24	114	3,16
30	97	3,18
40	75	3,22
60	52	3,25
120	27	3,29

Sensör için bir test gerçekleştirilmemiştir. 3,3V altında 130mW güç tüketeceği verikitebında belirtilmiştir [4]. Bu durumda çekeceği akım 40mA olmaktadır.

Bileşenlerin güç tüketimleri hakkında yapılan bu tespitler ışığında toplam güç tüketiminin (7+2+40) yaklaşık 50 mA olacağı, bu durumda da regülâtör çıkış geriliminin 3,25V olacağı görülmektedir. Bu tespitler ile devrenin çalışmasında güç ile ilgili elektriksel bir sorun olmayacağı öngörülmüştür.

Sensör Kartı Baskılı Devresinin Üretimi

Yurtiçinde baskılı devre üretimi gerçekleştiren birçok firma bulunmaktadır. Bu firmalardan bazıları yüksek adetli seri üretime yönelik çalışmakta, bazıları küçük çaplı üretimler ya da ilk örnek üretimler gerçekleştirmektedir. Sensör kartının baskılı devresinin üretimi de yine ilk örnek üretimi yapan bir firmada gerçekleştirilmiştir. Kartın her iki yüzünde de metal, maske ve ipek katmanları çalışılmıştır. Viaların delik içi kaplamaları ise yüksek maliyetinden ötürü yaptırılmamıştır. Delik içi kaplaması yerine, delik içine bakır kablo parçası yerleştirilerek, kartın her iki yüzündeki via pedine, bu bakır kablo parçasının uçları elle lehimlenmiştir. Bu yolla metal yolların ön – arka yüz arası geçişleri gerçekleştirilmiştir. Devre elemanlarının dizimine geçilmeden önce baskılı devreye iletkenlik testi yapılmış, tüm iletken yolların kesintisizliğinden emin olunmuştur. EK D1 ve EK D2'de sensör kartına ait baskılı devrenin, üreticiden geldiği haliyle, sırası ile ön ve arka yüzlerinin resimleri sunulmuştur.

Sensör Kartı İlk Örnek Dizimi

Baskılı devrenin dizime hazır hale getirilmesi ve iletkenlik testinden geçmesinin ardından, önce pasif devre elemanları, sonra tümdevreler en son olarak da görüntü sensörü kartın üzerine dizilmiştir. Dizim tamamen elle, kalem havya kullanılarak yapılmıştır. Kartın dizim sonrası resimleri EK E1 (ön yüz) ve EK E2'de (arka yüz) verilmektedir.

Sensör Kartı İlk Örnek Testleri

Sensör kartının diziminden sonra, doğru elemanların doğru yerlere dizilip dizilmediği kontrol edilmiş, ardından iletkenlik testi tekrarlanmıştır. Yolların iletkenliğinin kesilmediğinden, bir düğümdeki tüm pedlerin birbirine kısadevre olduğundan, komşu pedlerin arasının açık devre olduğundan, devre elemanlarının bacaklarının pedlere uygun şekilde lehimlendiğinden emin olunmuştur. Bu iki kontrolden sonra devrenin Vreg girişine +5VDC uygulanarak elektriksel teste geçilmiştir. Regülâtör çıkışının ve tüm VDD hattının 3.3V'ta olduğu kontrol edilmiştir. Ayrıca yüksek akım çekerek ısınan eleman olup olmadığına bakılmış ve ana saat işareti osiloskop ile izlenmiştir.

Sensör Kartı Lens Yuvasının Üretimi

Lens yuvası, tasarlanan mekanik çizimi (EK A'da) ve uygun olacağı lens kullanılarak bir mekanik atölyesine sert plastik silindirden tornada işlenerek imal ettirilmiştir. Lens yuvası baskılı devre kartına vidalanabilecek şekilde imal edilmiştir. Yapıtılan lens yuvası, dizimi ve testleri tamamlanan sensör kartı ile birleştirilmiş, lens yerine takılmıştır. Bu sayede, görüntü yakalamak için kullanılacak sensör kartı donanımı tamamlanmıştır. EK F'de sensör kartının son halinin resimleri sunulmaktadır.

İŞLEM DEVRESİNİN TASARIMI

Sensör kartının işlevleri ve sistemin tamamının sahip olacağı işlevler, işlem devresinin nasıl olacağı, neler yapacağını belirlemiştir. İşlem devresi kabaca sensör kartı ile bir kare görüntü yakalayabilme, bu görüntüyü bellek üzerinde bir bitmap dosyasına dönüştürebilme ve bu dosyayı bilgisayara gönderebilme yeteneklerine sahiptir. Bunların yanı sıra sistemin kontrolüne yönelik diğer bir takım yetenekleri de mevcuttur. İşlem devresinin gerçekleştirdiği işlemlerin neler olduğu ve bunların nasıl tasarlandığı ilerleyen bölümlerde detaylıca anlatılmaktadır.

İşlem devresi tamamen sayısal bir tasarımdır. Verilog HDL dili kullanılarak yazılmış, FPGA üzerinde gerçekleştirilmiştir. Yazım esnasında hazır kaynak kodu ya da donanım çekirdeği kullanılmamıştır. Verilog ile donanım parçalarının tanımlanması hakkında detaylı bilgi yine ilerleyen bölümlerde sunulmaktadır.

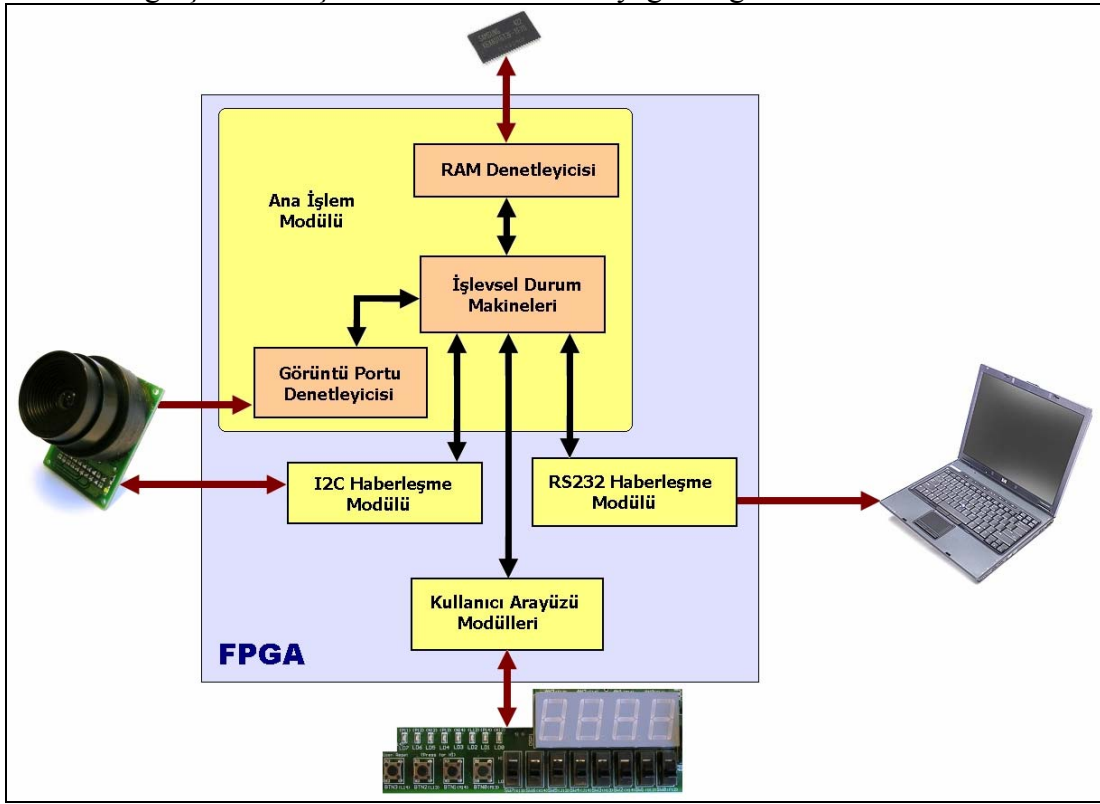
Çerçeve Tasarımın Belirlenmesi

Kullanılan görüntü sensörünün kontrol edilmesi ve durumunun izlenmesi, sensör ile I2C protokolü ile haberleşerek, sensörün kontrol tutucularının değerlerinin okunması ve değiştirilmesi ile mümkündür. Bunun için I2C protokolüne uygun seri haberleşmeyi otomatik gerçekleştirecek modül şeklinde bir alt donanımın Verilog ile yazılmasına karar verilmiştir.

Benzer şekilde son işlem olan bellekteki dosyanın bilgisayara gönderilmesi işlemi için RS232 seri haberleşmesi tercih edilmiş, tutucusunda hazırlanacak veriyi protokole uygun biçimde otomatik olarak gönderecek bir modül yazılması uygun görülmüştür.

Fotoğraf makinesinin daha kullanışlı olması için, FPGA kitinde bulunan kullanıcı arayüzünün (butonlar, anahtarlar, LED'ler ve 7 parçalı göstergeler) kullanılması düşünülmüştür. Arayüzde 4 adet 7 parçalı gösterge bulunmaktadır. Göstergeler tarama yöntemi ile çalışmaktadır. Göstergelerde uygun şekilde karakterlerin oluşturulabilmesi için gerekli lojik dönüşümler ve tarama işleminin yine yazılacak ayrı bir modül ile yapılmasına karar verilmiştir.

Fotoğraf makinesinin diğer işlevlerinin de ayrıklaştırılıp bağımsız modüllerle yazılması mümkün olmasına karşın, tasarımın daha hızlı tamamlanabilmesi için tek bir modül içinde oluşturulan karmaşık bir durum makinesi ile çözüme gidilmesine karar verilmiştir. Bu modüle 'Ana İşlem Modülü' ismi verilmiştir. Görüntünün sensörden okunması, RAM'i kullanan olayların gerçekleştirilmesi ve diğer modüllerin kontrolü ana işlem modülünün görevleri olarak belirlenmiştir. Gerçekleştirilen kontroller ve işlemlerin, ana işlem modülünün içinde çalışan durum makinesince, zaman içinde sıralı olarak yapılmasına karar verilmiştir. Aşağıdaki Şekil 11'de FPGA'da gerçekleştirilen işlem devresinin blok diyagramı gösterilmektedir.



Şekil 11: İşlem devresinin blok diyagramı.

Gerçeklenen İşlemlerin Açıklanması

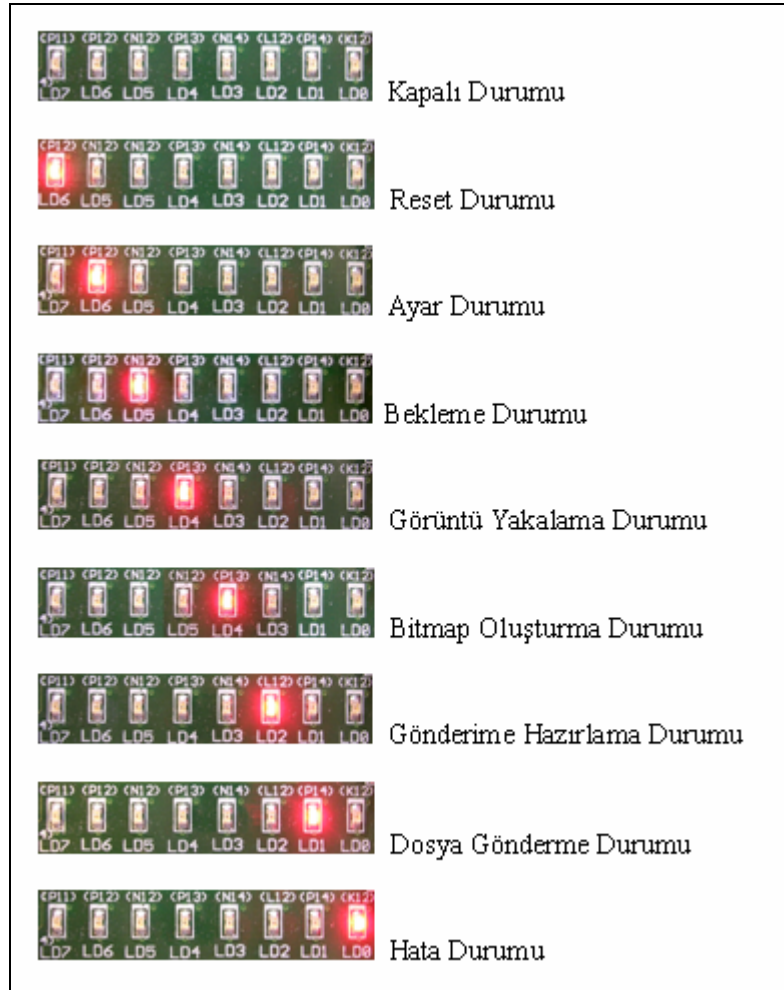
Verilog ile donanımın yazılmaya başlanmasından önce sistemin yapacağı işlemlerin neler olacağı, bunların nasıl yapılacağı tasarlanmıştır. Çalışma süresince bu tasarım değişikliğe uğramış ve daha iyi şekillenmiştir. Fotoğraf makinesinin 8 çalışma durumu vardır. Bunlar ana işlem modülündeki durum makinesinin de ana durumlarıdır. Sistemin son halinde, işlemlerin nasıl gerçekleştirildikleri aşağıdaki alt başlıklar ile açıklanmaktadır.

Kullanıcı Arayüzü ile Makinenin Kontrol Edilmesi

FPGA kitinin kullanıcı arayüzünde aşağıdakiler bulunmaktadır:

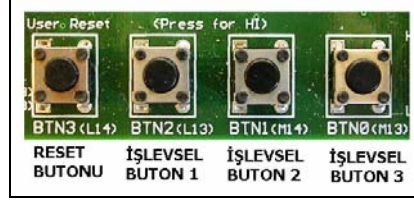
- 8 adet LED
- 4 adet noktalı 7 parçalı gösterge
- 4 adet buton
- 8 adet anahtar

LED dizisi ile fotoğraf makinesinin çalışma durumunun kullanıcıya bildirilmesi amaçlanmıştır. 7 parçalı gösterge, mevcut durum ile ilgili verilerin kullanıcıya aktarılması için kullanılmıştır. Butonlardan biri sistem reseti, diğer üçü durumlara göre işlevleri değişen komut girişleri olarak düşünülmüştür. 8 adet anahtar dizisi ile de kullanıcının 8 bit genişliğinde veri girişi yapabilmesi, örneğin kameranın analog kuvvetlendiricisi için kazanç değeri girebilmesi sağlanmıştır. Arayüzdeki LED'lerin hangi durumlarda nasıl yandıkları Şekil 12'de gösterilmektedir. Tüm LED'ler yalnızca sistemin beslemesi kesildiğinde söner. Bu sayede sistemin çalışıp çalışılmadığı da LED'lerden anlaşılabilir.



Şekil 12: Kullanıcı arayüzündeki LED'lerin anlamı.

Sistemin reset girişinin asenkron olması tasarlanmıştır. Herhangi bir anda reset butonuna basılarak sistem resetlenebilir. İşlev butonlarının işlevleri Şekil 12'de gösterilen durumlarla birlikte değişmektedir. Şekil 13'te kullanıcı arayüzündeki butonlar gösterilmektedir.



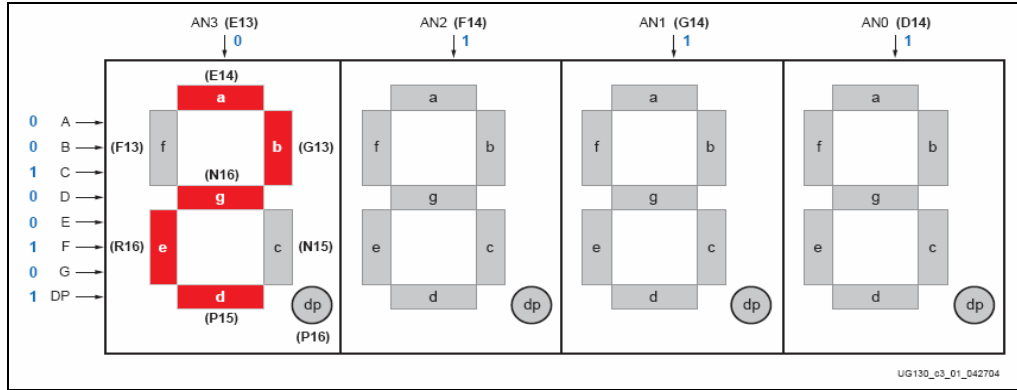
Şekil 13: Kullanıcı arayüzündeki butonların isimleri.

Makinenin çalışma durumlarının yanı sıra, kullanıcıya verilmesi gereken bilgiler için yedi parçalı göstere kullanılmıştır. Örneğin hata durumunda hata kodu, kaydedilen ya da bilgisayara gönderilen dosyanın numarası, kamera ile ilgili bazı değerler göstere ile kullanıcıya ulaştırılır. Şekil 14’te kit üzerindeki 4 adet göstergenin resmi bulunmaktadır.



Şekil 14: Kullanıcı arayüzündeki 7 parçalı göstergeler.

Göstergelerin her parçası ayrı bir LED gibi düşünülmelidir. Bu LED’lerin anotlarına sürekli uygun besleme gerilimi verildiği kabul edilir. Katotlarına ise ilgili göstere seçme ve parça seçme işaretlerinin veya değili bağlıdır. Dolayısı ile bir göstergede karakter oluşturmak için göstere seçme ucuna, ayrıca gösterilecek karaktere göre yanması gereken göstere parçaları için ilgili uçlara lojik 0 uygulanmalıdır. Şekil 15’te bu duruma uygun bir örnek, FPGA kitinin veriktabından alınan bir grafikte gösterilmiştir.



Şekil 15: Yedi parçalı göstere kontrolü [4].

Geliştirilen donanım ile 1ms zaman aralıkları ile göstergelerin sırayla seçilmesi ve seçilen göstergenin parçalarına, ilgili tutucuda saklanan karakter verisine göre lojik işaret gönderilmesine karar verilmiştir. Bununla birlikte ikili sayı düzenindeki dosya numarasını göstereye uygun karakterlere dönüştürmek için de yardımcı bir donanım tasarlanmıştır.

7 parçalı göstergede oluşturulan çıkışlar ve işlevsel butonlara atanan görevler, makinenin çalışma durumlarının anlatıldığı ilerleyen kısımlarda belirtilmektedir.

Sistemin Resetlenmesi

Sistem reset girişi, FPGA kit üzerindeki dört butondan ilkinde atanmıştır. Reset asenkron düşünülmüş, bu sayede sistem her an resetlenebilir olmuştur. Fotoğraf makinesinin tüm çalışma durumlarında reset butonunun işlevi aynı kalır. Butona basarak ana işlem modülüne reset işareti verildiğinde, bu modül tarafından donanımın diğer tüm parçalarına uygun reset işareti gönderilir.

Ana işlem modülünde çalışan durum makinesi reset durumuna alınır. Reset durumunda işlem devresi içerisinde kullanılan tüm tutuculara başlangıç değerleri atanır. Reset durumu boyunca ilgili durum LED'i (bkz. Şekil 12) yanar. Reset işlemleri gerçekleştirildikten hemen sonra ana işlem modülü, sensör kartının hazırlanması durumuna geçer.

Sensör Kartının Hazırlanması ve Ayarlanması

Sensör kartının hazırlanması, görüntü sensörünün verikıtabı kaynak alınarak hazırlanmış birkaç baytlık verinin I2C haberleşme kanalı aracılığıyla sensörün kontrol tutucularına yazılması işlemidir. I2C haberleşme protokolü hakkında bilgi, İşlem Devresinin Gerçeklenmesi ana başlığı altındaki ilgili bölümde verilmektedir.

- Görüntü sensörünün
- Fotoğraf çekme modunda çalıştırılması,
- Analog kuvvetlendiricisinin açılması,
- Pozlama süresinin belirlenmesi

özellikleri sensör hazırlama durumunda sensör kontrol tutucularına gönderilen veriler ile gerçekleştirilir. Sensör kontrol tutucularının varsayılan değerlerinde pozlama süresi en kısa değerinde, analog kuvvetlendirici kapalıdır. Buna karşın sensör yine fotoğraf çekme modundadır. Varsayılan ayarlar ile sensör hazırlanmadan da kullanılabilir durumdadır. Fakat iyi bir görüntü yakalanabilmesi için yeterli ışık şartlarının sağlanmasına ihtiyaç duyar.

Sensör hazırlama durumunda reset durumu LED'i yanmaya devam eder. Sensör başarı ile hazırlanırsa ana işlem modülü bekleme durumuna geçer. Başarısız olunması durumunda hata olduğunu belirtecektir. Hatalar hakkında detaylı bilgi Hata Takibi ve Uyarı Verilmesi başlığı altında ele alınmıştır. Reset ve sensör hazırlama durumları boyunca yedi parçalı göstergeden bir bilgi verilmez ve işlev butonları etkisizdir.

Sensörün hazırlanmasının yanı sıra iki özelliğinin ayarlanabilmesi söz konusudur. Bunlar sensörün analog kuvvetlendiricisinin kazanç ve kaydırma (offset) değerleridir. Bu ayarların yapılabilmesi için ana işlem modülünde bir ayar durumu tanımlanmıştır. Ayar durumuna bekleme durumundan geçilebilir. Kullanıcı arayüzündeki 8 bitlik anahtar dizisi ile belirlenen değerler, ana işlem modülü tarafından, I2C modülünü kullanarak görüntü sensörünün kontrol tutucularına yollanır. Ayarlama bu şekilde gerçekleştirilir.

Ayar durumu boyunca ilgili LED yanık kalır. Tablo 2'de işlevsel butonların ayar durumunda ve onla ilgili alt durumlarda aldıkları görevler verilmektedir.

Tablo 2: Ayar durumunda işlevsel butonların görevleri.

Buton Adı	Ayar Durumunda Görevi	Kazanç Ayarı Durumunda Görevi	Kaydırma Ayarı Durumunda Görevi
İşlevsel Buton 1	Geri dön, ayar durumundan çık.	Geri dön, kazanç ayarından çık.	Geri dön, kaydırma ayarından çık.
İşlevsel Buton 2	Kazanç ayarına geç.	Anahtar dizisindeki veriyi kazanç tutucusuna yolla.	Anahtar dizisindeki veriyi kaydırma tutucusuna yolla.
İşlevsel Buton 3	Kaydırma ayarına geç.	Sensör kazanç değerini sıfırla.	Sensör kaydırma değerini sıfırla.

Yedi parçalı gösterge de ayar durumda önem kazanmaktadır. İlk göstergede ‘A’ karakteri gösterilir. Bu ayar durumunda olunduğunun belirteçidir. Bu durumda diğer göstergelerin gösterdikleri karakterler aşağıdaki Tablo 3’te verilmektedir.

Tablo 3: Ayar durumunda yedi parçalı göstergenin durumu.

Gösterge Numarası (soldan sağa)	Ayar Durumunda Gösterilen Karakterler	Kazanç Ayarı Durumunda Gösterilen Karakterler	Kaydırma Ayarı Durumunda Gösterilen Karakterler
1	A	A	A
2	(boş)	g	o
3	(boş)	(tutucunun o anki üst dört bitlik değeri, onaltılı sayı düzeninde)	(tutucunun o anki üst dört bitlik değeri, onaltılı sayı düzeninde)
4	(boş)	(tutucunun o anki alt dört bitlik değeri, onaltılı sayı düzeninde)	(tutucunun o anki alt dört bitlik değeri, onaltılı sayı düzeninde)

Ayar durumundan çıkılması ile bekleme durumuna dönülür. Bekleme durumu fotoğraf makinesinin temel durumudur. Makine kullanıcının istediği işlemleri gerçekleştirdikten sonra otomatik olarak bu duruma geçer.

Sistemin Bekletilmesi

Sistemin bekletilmesi, ana işlem modülün bekleme durumuna geçmesi ile olur. Fotoğraf makinesi beslendiğinde ya da reset girişi uygulanmasını takiben, otomatik olarak yapılan işlemlerin ardından bekleme durumuna gelinir. Sensör kartına ana saat işareti (MCLK) ya FPGA tarafından gönderiliyor ya da kart üzerindeki saat işareti üreticiden sağlanıyordur. Bekleme durumunda sürdürülen işlemler:

- MCLK’yı üretmek (eğer FPGA’nın görevi ise),
- Yedi parçalı gösterge ile bir önceki durum hakkında bilgi vermek,
- Butonları dinlemektir.

Bekleme durumunda iken yapılabilecekler Tablo 4’te işlevsel butonların görevleri ile birlikte açıklanmaktadır.

Tablo 4: Bekleme durumunda işlevsel butonların görevleri.

Buton Adı	Bekleme Durumu Görevi
İşlevsel Buton 1	Ayar durumuna geç.
İşlevsel Buton 2	Görüntü yakalama durumuna geç.
İşlevsel Buton 3	Dosya gönderme durumuna geç.

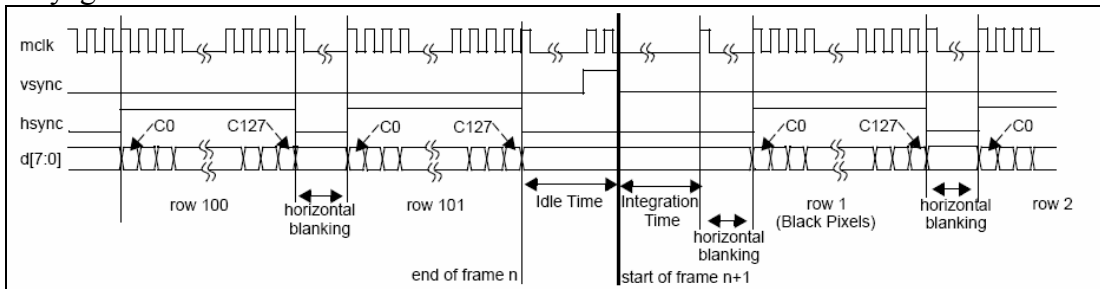
Bekleme durumunda ilgili LED yanar (bkz. Şekil 12). Bununla birlikte, yedi parçalı göstergelerden ilki (soldaki) bir önceki durumu bildirir. Bekleme durumunda ilk göstergedeki karakter:

- ‘b’ ise bir kare görüntü alınmış fakat bitmap dosyasına dönüştürülmeden geri dönülmüş, ayar durumundan geri dönülmüş veya bitmap dosya gönderilmeye hazırlanmış fakat gönderilmeden geri dönülmüştür.
- ‘F’ ise bir kare görüntü başarı ile yakalanmış ve bitmap dosyaya dönüştürülmüştür.
- ‘g’ ise bir bitmap dosyasının RS232 haberleşme kanalı üzerinden bilgisayara gönderilmesi tamamlanmıştır.

Diğer üç gösterge şu formattadır: “XY.b”. XY, üzerinde en son işlem yapılan dosyanın numarasını belirten iki basamaklı sayıdır. b ise dosya uzantısıdır. Dosyanın bitmap dosyası olduğunu belirtir.

Sensör Kartından Bir Kare Görüntü Alınıp Belleğe Yerleştirilmesi

Donanım bekleme durumundayken İşlevsel Buton 2’ye basılması halinde, görüntü yakalama işlemleri başlar. Ana işlem modülü görüntü yakalama durumuna geçer. Ana işlem modülü, görüntü portu denetleyicisi ile sensör kartına erişir. Sensöre fotoğraf çekmesi için gerekli işareti gönderir. Sensör bekleme durumunda iken, VSYNC bacağına en az iki MCLK periyodu boyunca lojik 1 işareti gönderilmesi ile fotoğraf çekme komutu gönderilmiş olur [4]. Sensör işareti aldıktan sonra, belirlenen pozlama süresi içerisinde fotoğrafı yakalar, MCLK’nın yükselen kenarı ile tetiklenerek, her seferinde bir piksel verisini 8 bit genişliğindeki görüntü veri portundan işlem devresine iletir. Sayısal fotoğrafın her satırı iletilirken HSYNC bacağı lojik 1 seviyesindedir. Satır sonuna gelindiğinde HSYNC lojik 0’a düşer ve 40 MCLK periyodu boyunca bu seviyede kalır. Yatay boşluk olarak adlandırılan bu 40 MCLK zarfında görüntü veri portuna piksel verisi basılmaz. Dolayısı ile işlem devresi de bu zaman diliminde bu portu okumaz. 101. satırın da bitiminden sonra HSYNC tekrar lojik 0’a iner ve kalır. İşlem devresi satırları sayarak fotoğrafın tamamının alındığına karar vermektedir. Aşağıda Şekil 6’da, görüntü sensörünün verikitabından alınan, fotoğraf çekme esnasında görüntü portundaki işaretlerin zaman diyagramı sunulmaktadır.



Şekil 16: Fotoğraf çekme modunda görüntü portu zamanlaması [4].

İşlem devresi, yani ana işlem modülü, görüntü yakalama esnasında gelen her pikseli, bellekte ayrılan tampona yazar. İlk gelen pikselin en küçük adresli gözüne, son gelen piksel de en büyük adresli gözüne yerleştirilir. Bu tampona yığılan veri geçicidir. Son piksel yakalandıktan sonra işlevsel butonlar aktif olur. Aşağıdaki Tablo 5, görüntü yakalama durumunda işlevsel butonların görevlerini vermektedir.

Tablo 5: Görüntü yakalama durumunda işlevsel butonların görevleri.

Buton Adı	Görüntü Yakalama Durumu Görevi
İşlevsel Buton 1	Bekleme durumuna geri dön.
İşlevsel Buton 2	(işlevsiz)
İşlevsel Buton 3	Bitmap dosyayı oluştur.

Fotoğraf yakalandıktan sonra bitmap dosya oluşturulmadan bekleme durumuna geri dönülebilir. Tekrar fotoğraf yakalandığında aynı tampona, bir önceki verinin üzerine yeni veri yazılacaktır. İşlevsel buton 3'ü kullanarak bitmap dosyanın oluşturulması için gerekli işlemler başlatılabilir.

Fotoğraf yakalanırken bir hata ile karşılaşılabilir. Beklenen işaretlerin alınamaması durumu hata olarak kabul edilir. Hata algılandığında hata kodu yedi parçalı göstergeler ile kullanıcıya bildirilir. Hatalar hakkında detaylı bilgi devam eden kısımda ilgili başlık altında verilmektedir.

Fotoğrafın başarı ile yakalanıp, geçici belleğe yazılması ile yedi parçalı göstergede Şekil 17'deki 'Foto' kelimesi belirir.



Şekil 17: Fotoğraf yakalanması halinde göstergede beliren 'Foto' kelimesi.

Bitmap Dosyasının Oluşturulması

Bitmap dosyasının oluşturulması işlemleri de diğer işlemler gibi ana işlem modülün ayrı bir durumu içerisinde gerçekleşir. Bu duruma bitmap oluşturma durumu ismi verilmiştir. Bitmap oluşturma durumuna fotoğrafın yakalanmasının ardından girilebilir. Bu durumda işlevsel butonlar etkisizdir. Dosya oluşturma başarı ile tamamlandığında ana işlem modülü bekleme durumuna geçer. Dosya oluşturma esnasında gerçekleştirilen işlemler çok kısa sürdüğü için ilgili LED'in yandığı fark edilmez, yedi parçalı göstergede bir bilgi gösterilmez. Bitmap dosyası oluşturulurken belleğin ilgili alanına ilk olarak dosya numarasını içeren 1 baytlık veri yazılır. Ardından formatına uygun olarak dosya parçaları belleğe yazılır.

Kullanılan FPGA kitinde 2 adet 256K x 16bit'lik SRAM tümdevresi bulunmaktadır. Her bir tümdevre alt bayt ve üst bayt ayrımı ile 512K x 8bit formunda kullanılabilir. Bu çalışmada bellek tümdevrenin birinin alt bayt bloğu kullanılmıştır. 256 KB'lık bellek Şekil 18'de gösterildiği gibi haritalanmıştır.

256KB, 16KB'lık 16 parçaya ayrılmıştır. Haritada gösterildiği gibi devre bellekte 12 adet bitmap dosyasını saklayabilmektedir. Ayrılan işlem alanları, ileride gerçekleştirilecek görüntü işleme algoritmalarının ihtiyacını karşılayabilmek için bırakılmıştır. Yedek alan ise yine ihtiyaç halinde kullanabilmek için bırakılmıştır.

Bellek Alanı Adı	İkili Düzende Bellek Adresi	Anatlı Düzende Bellek Adresi
Geçici bellek (fotoğraf tamponu)	00 0000 0000 0000 0000	00000
	00 0011 1111 1111 1111	03FFF
1 numaralı bitmap dosyası	00 0100 0000 0000 0000	04000
	00 0111 1111 1111 1111	07FFF
2 numaralı bitmap dosyası	00 1000 0000 0000 0000	08000
	00 1011 1111 1111 1111	0BFFF
3 numaralı bitmap dosyası	00 1100 0000 0000 0000	0C000
	00 1111 1111 1111 1111	0FFFF
4 numaralı bitmap dosyası	01 0000 0000 0000 0000	10000
	01 0011 1111 1111 1111	13FFF
5 numaralı bitmap dosyası	01 0100 0000 0000 0000	14000
	01 0111 1111 1111 1111	17FFF
6 numaralı bitmap dosyası	01 1000 0000 0000 0000	18000
	01 1011 1111 1111 1111	1BFFF
7 numaralı bitmap dosyası	01 1100 0000 0000 0000	1C000
	01 1111 1111 1111 1111	1FFFF
8 numaralı bitmap dosyası	10 0000 0000 0000 0000	20000
	10 0011 1111 1111 1111	23FFF
9 numaralı bitmap dosyası	10 0100 0000 0000 0000	24000
	10 0111 1111 1111 1111	27FFF
10 numaralı bitmap dosyası	10 1000 0000 0000 0000	28000
	10 1011 1111 1111 1111	2BFFF
11 numaralı bitmap dosyası	10 1100 0000 0000 0000	2C000
	10 1111 1111 1111 1111	2FFFF
12 numaralı bitmap dosyası	11 0000 0000 0000 0000	30000
	11 0011 1111 1111 1111	33FFF
işlem alanı	11 0100 0000 0000 0000	34000
	11 0111 1111 1111 1111	37FFF
işlem alanı	11 1000 0000 0000 0000	38000
	11 1011 1111 1111 1111	3BFFF
yedek alan	11 1100 0000 0000 0000	3C000
	11 1111 1111 1111 1111	3FFFF

Şekil 18: Çalışmada kullanılan 256KB'lık belleğin haritası.

Bitmap dosyaları dört parçadan oluşur [10]:

- Bitmap Dosya Başlığı
- Bitmap Bilgi Başlığı
- Renk Paleti
- Bitmap Verisi

Bu çalışmada kullanılan görüntü sensörü 128 sütun 101 satır görüntü vermektedir. 1 satır kara satır olarak adlandırılır ve anlamlı görüntü bilgisi içermez. Dolayısı ile sensörün sağladığı görüntü 128*100 çözünürlüktedir. Her bir piksel 8 bit genişliğinde örneklenmiştir. Fotoğraf yakalanması ile belleğin geçici bölümüne 12800 baytlık görüntü verisi yazılır. Bitmap dosya oluşturulurken bu verinin tamamı, bitmap verisi olarak dosyanın içine yerleştirilir. Öncesinde dosya numarasına göre ayrılmış bellek bölümünün başına dosya numarasını belirtir bir baytlık

veri yazılır. Bu veri, yedi parçalı göstergeye dosya numarasını kolayca yazdırabilmek için saklanır. Hemen ardına bitmap dosyasının ilk parçası olan dosya başlığı yerleştirilir. Aşağıdaki Tablo 6’da 14 bayt uzunluğunda bitmap dosya başlığının içeriği verilmiştir. Bitmap dosya başlığının boyutu değişmez.

Tablo 6: Bitmap dosya başlığı.

Değişken Adı	Dosya Verisindeki Sırası	Değişken Boyutu (bayt)	Anlamı	Bu Çalışmada Kullanılan Değeri (on altılı sayı)
bfType	1	2	Dosyanın bitmap olduğunu belirten sihirli numaralar; B ve M harflerinin ASCII kodları.	4D 42
bfSize	2	4	Dosya boyutu, tüm parçaları ile.	00 00 36 36
bfReserved1	7	2	Ayrılmış. Görüntüyü oluşturan uygulamaya bağlı.	00 00
bfReserved2	9	2	Ayrılmış. Görüntüyü oluşturan uygulamaya bağlı.	00 00
bfOffBits	11	4	Bitmap (görüntü) verisinin dosya başlangıcından uzaklığı	00 00 04 36

Bitmap bilgi başlığının boyutu ve içeriği ise işletim sistemlerine göre değişir. Windows V3 başlığı Windows 3.11 sürümünden beri tüm işletim sistemlerince kabul edilmiştir [10]. 40 bayt uzunluğundadır. Bu çalışmada da Windows V3 formatında bilgi başlığı kullanılmıştır. Aşağıdaki Tablo 7’de kullanılan bitmap bilgi başlığı, tüm değişkenleri ile açıklanmaktadır.

Tablo 7: Windows V3 bitmap bilgi başlığı.

Değişken Adı	Dosya Verisindeki Sırası	Değişken Boyutu (bayt)	Anlamı	Bu Çalışmada Kullanılan Değeri (on altılı sayı)
biSize	15	4	Bilgi başlığının uzunluğunu verir.	00 00 00 28
biWidth	19	4	Resim genişliğini, sütun sayısını belirtir.	00 00 00 80
biHeight	23	4	Resim yüksekliğini, satır sayısını belirtir.	00 00 00 64
biPlanes	27	2	Kullanılan renk düzlemini belirtir.	00 01
biBitCount	29	2	Renk derinliğini, bir pikselde kullanılan bit genişliğini belirtir.	00 08
biCompression	31	4	Kullanılan sıkıştırma metodunu belirtir. Sıfır olursa bitmap verisi RGB formundadır.	00 00 00 00
biSizeImage	35	4	Bitmap verisinin uzunluğunu belirtir.	00 00 32 00
biXPelsPerMeter	39	4	Görüntünün yatay çözünürlüğünü belirtir, metredeki piksel sayısıdır.	00 00 00 00
biYPelsPerMeter	43	4	Görüntünün düşey çözünürlüğünü belirtir, metredeki piksel sayısıdır.	00 00 00 00
biClrUsed	47	4	Kullanılan renk sayısını belirtir.	00 00 01 00
biClrImportant	51	4	Önemli renk sayısını belirtir. Sıfır olursa, tüm renkler eş önemdedir.	00 00 00 00

Renk paleti, bitmap verisinde her bir piksel için tutulan değere karşılık gelen gerçek rengi belirtmek için kullanılır. Bu çalışmada kullanılan renk paleti, RGB paletidir. Bilgi başlığında her pikselin 8 bit genişlikte olduğu ve 256 farklı renk kullanıldığı belirtilmiştir. Dolayısı ile palet de 256 renk içerir. Her renk için, yani bitmap verisi içindeki bir pikselin alabileceği herhangi bir değer için, RGB formunda ekranda görünecek gerçek rengi belirtir. Kullanılan sensör gir seviye görüntü yakalamaktadır. Bitmap dosyasının bilgisayar ekranında da gri seviye çizilmesi için palet aşağıda Tablo 8’de belirtildiği oluşturulmuştur.

Tablo 8: Bitmap dosyada kullanılan renk paleti.

Dosya Verisindeki Sırası	Paletteki Değişken Adı	Bu Çalışmadaki Değeri (on altılı sayı)
55	R0	00
56	G0	00
57	B0	00
58	Ayrılmış 0	00
59	R1	01
60	G1	01
61	B1	01
62	Ayrılmış 1	00
...
1075	R255	FF
1076	G255	FF
1077	B255	FF
1078	Ayrılmış 255	00

Yukarıdaki tablolarda verilen parçaların belleğe yazılmasından sonra 1079. bayt olarak geçici bellekteki görüntü verisinin ilk baytı, yani 0x00000 adresindeki veri yazılır. Geçici bellekteki son veri 0x031FF adresindedir. Buradaki veri de bitmap dosyasının 13878. baytı olarak belleğe yazılır. Son pikselin yazılması ile dosya oluşturulmuş olur. Bitmap dosya başlıklarını ve renk paletini, ana işlem modülü bir bellekten okuyarak oluşturmaz, doğrudan donanımsal olarak üretir.

Bitmap Dosyasının Bellekten Okunup Bilgisayara Gönderilmesi

Fotoğraf makinesi bekleme durumunda iken işlevsel buton 3'e basılması ile makine gönderime hazırlama durumuna geçer. Kullanıcı arayüzündeki LED'ler ile makinenin çalışma durumu izlenir (bkz. Şekil 12). Gönderime hazırlama durumu, kullanıcının bellekteki hangi dosyanın gönderileceğini seçebilmesi için düşünülmüştür. Aşağıdaki Tablo 9'da gönderime hazırlama durumunda işlevsel butonların görevleri verilmektedir.

Tablo 9: Gönderime hazırlama durumunda işlevsel butonların görevleri.

Buton Adı	Gönderime Hazırlama Durumu Görevi
İşlevsel Buton 1	Gönderimden vazgeç, bekleme geri dön.
İşlevsel Buton 2	Bir önceki dosyayı seç.
İşlevsel Buton 3	Seçilen dosyayı gönder.

İşlevsel buton 2 ile daha önce çekilip kaydedilmiş fotoğraflar, gönderilmek üzere seçilebilir. Gönderime hazırlama durumuna girildiğine gönderilecek dosya olarak en son kaydedilen fotoğraf varsayılan olarak seçilir. Dolayısıyla buton 2 ile istenenden daha gerideki bir dosya seçilmişse, bekleme durumuna geri dönüp tekrar gönderime hazırlama durumuna geçilerek, en son kaydedilen fotoğrafa dönülebilir.

Bu durumda yedi parçalı göstergenin ilkinde 'H' karakteri belirir. H, hazırlama kelimesinin ilk harfi olarak seçilmiştir. Diğer üç göstergede XY.b formatında, gönderilmek için seçilen dosyanın numarası gösterilir. Dosya seçiminden sonra işlevsel buton 3'e basarak gönderim başlatılır. Bu andan itibaren ana işlem modülü, bellekteki seçilen dosyayı bayt bayt okuyarak

RS232 haberleşme modülüne gönderir. Haberleşme modülü protokole uygun olarak veriyi bilgisayar tarafına yollar. Protokol hakkında bilgi İşlem Devresinin Gerçeklenmesi ana başlığı altında ilgili kısımda verilmektedir.

Gönderilen dosyanın bilgisayarda yakalanabilmesi için küçük bir yazılım aracı oluşturulmuştur. Bilgisayar tarafındaki yazılım serbest kullanıma açılmış, açık kaynak kodlu bir çalışmanın kaynak kodundan uyarlanmıştır [11]. C++ dili ile yazılmıştır. Tüm 32 bit Windows işletim sistemlerinde çalışabilmektedir. Yazılım seri porttan gelen veriyi tamponda biriktirir. Verinin tamamını aldıktan sonra üzerinde herhangi bir oynama yapmadan veriyi dosyaya yazar. Çalışmada, işlem devresi dışında herhangi bir araçla, veri üzerinde değişiklik yapılmamaktadır. Kullanıcı isterse bilgisayara alınan fotoğrafları resim düzeltme araçları ile değiştirebilir.

Hata Takibi ve Uyarı Verilmesi

İşlem devresinin sensör kartı ile haberleşmesi esnasında hatalar oluşabilmektedir. I2C haberleşme kanalı üzerinden sensör kumanda edilirken ya da görüntünün yakalanması esnasında sensör beklenen zamanlamanın dışında cevap verdiğinde, ana işlem modülü hata durumuna geçer. Hata oluştuğu, kullanıcı arayüzündeki ilgili LED'in (en sağdaki) yanması ile anlaşılır. Hata durumunda yedi parçalı göstergelerin ilk ikisinde 'E-' karakterleri belirir ve diğer iki göstergeye hata kodu yazılır. Aşağıdaki Tablo 10'da hata kodları ve anlamları verilmiştir.

Tablo 10: Hata kodları ve anlamları.

Hata Kodu	Hatanın Tanımı
10	Sensörün hazırlanması esnasında I2C haberleşmesinde sorun oluşmuştur.
21	Sensörün kuvvetlendirici kazanç değeri okunurken I2C haberleşmesinde sorun oluşmuştur.
23	Sensöre kuvvetlendirici kazanç değeri gönderilirken I2C haberleşmesinde sorun oluşmuştur.
26	Sensörün kuvvetlendirici kaydırma değeri okunurken I2C haberleşmesinde sorun oluşmuştur.
28	Sensöre kuvvetlendirici kaydırma değeri gönderilirken I2C haberleşmesinde sorun oluşmuştur.
30	Sensör kartının bir kare görüntü yakalamasını başlatacak işaret gönderilememiştir.
31	Sensöre görüntü yakala komutu gönderilmiş fakat sensör ilk satırı (kara satır) göndermeye başlayamamıştır.
32	Sensör ilk satırı (kara satır) göndermeye başlamış fakat gönderilmesini tamamlayamamıştır.
33	Sensör anlamlı veriyi gönderirken herhangi bir satırın sonunda gönderimi tamamlayamadan kalmıştır.
34	Sensör anlamlı veriyi gönderirken herhangi bir satırın içinde gönderimi tamamlayamadan kalmıştır.

Hata durumu ile karşılaşılması halinde yapılabilecek tek şey işlevsel buton 1 ve 2'ye birlikte basarak bekleme durumuna geri dönmektedir. Bekleme durumuna geçtikten sonra donanımın çalıştırılmasına devam edilebilir, hata ile kesilen işlem tekrarlanabilir.

İŞLEM DEVRESİNİN GERÇEKLENMESİ

İşlem devresinin gerçekleştirilmesi, tasarlanan donanımı tanımlayan Verilog kodunun yazılmasını, bu kodun yazılım araçları ile FPGA yapılandırma verisine dönüştürülmesini ve bu veri ile FPGA'nın yapılandırılmasını kapsar.

İşlem Devresinin Üzerinde Gerçekleştiği Donanım Hakkında Bilgi

İşlem devresinin gerçekleştirilmesi için kullanılan FPGA kiti 'Xilinx firmasına ait Spartan-3 Starter Kit'tir. Kit üzerindeki FPGA, Xilinx Spartan XC3S400 modelidir. FPGA 400.000 lojik kapı içermektedir. Bu kapılar 8.064 adet lojik hücre şeklinde form almıştır. Bu çalışmada gerçekleştirilen işlem devresi FPGA lojik hücrelerinin %22'sini kullanmıştır. Kit üzerindeki kullanıcı arayüzü bileşenlerinin tamamı bu çalışmada kullanılmıştır. Kite bulunan 1 MB'lık belleğin ise dörtte biri kullanılmıştır. Kit üzerinde ayrıca RS232 seviye dönüştürücü tümdevresi [12] ve standart seri port DB-9 konnektörü bulunmaktadır. Bilgisayar ile bağlantı için bu bileşenler kullanılmıştır. Kit üzerinde 3 adet bulunan 40 uçlu genişletme slotlarından biri (A2 slotu) seçilmiş ve ilk 20 ucu, sensör kartı konnektörü için ayrılmıştır.

Kit hakkında daha detaylı bilgi için kullanım kılavuzuna [12], FPGA hakkında daha fazlası için verikitabına [13] başvurulmalıdır.

Gerçekleme Şekli ve Araçları Hakkında Bilgi

Xilinx donanımın yanı sıra yazılım araçlarını da üretmektedir. Bu çalışmada,

- Verilog kodlarının yazımı
- Sözdizimi denetimi
- Davranışsal benzetimi
- Kodların sentezlenmesi
- Ve gerçekleştirilmesi için ağırlıklı Xilinx ISE 8.2i yazılımı kullanılmıştır.

Çalışmanın başlangıç aşamalarında Actel firmasına ait bir FPGA kiti ile de çalışılmış bu esnada Actel Libero IDE 7.3 yazılımı çatısında birleştirilmiş araçlar kullanılmıştır.

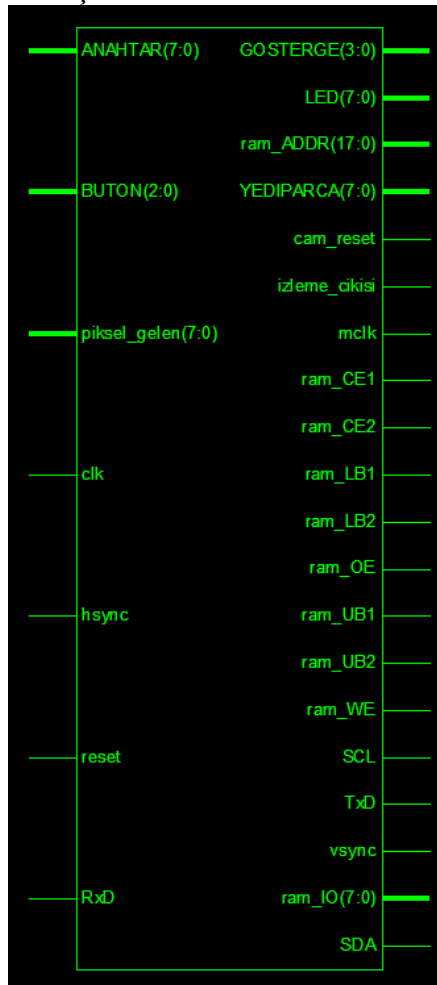
Xilinx ISE'nin 'Project Navigator' aracının, yazılan Verilog kodlarının tamamının görülebileceği, kolayca düzenlenebileceği; dalgaformu veya test kodu hazırlanarak benzetimlerin yapılabileceği, sentez ve gerçekleştirme işlemlerinin yazılıma kolayca yaptırılabilmesi, FPGA bacak atamalarının grafik gösterimi eşliğinde yapılabileceği kullanışlı bir tasarım aracı olduğu çalışma süresince tecrübe edilmiştir.

İşlem Devresi İçin Verilog Kodlarının Yazılması

Verilog kodlarının yazımı işlem devresinin tasarımı ile birlikte yürütülmüştür. Karşılaşılan sorunlar ile tasarım az veya çok değiştirilmiş, kodda da gerekli değişikliklere gidilmiştir. İşlem devresinin Şekil 11’de gösterilen bloklarının Verilog kodu yazımı ile ilgili detayları aşağıdaki alt başlıklarda sunulmaktadır. Haberleşme modülleri ile birlikte haberleşme protokollerine de değinilmiştir.

Ana İşlem Modülü

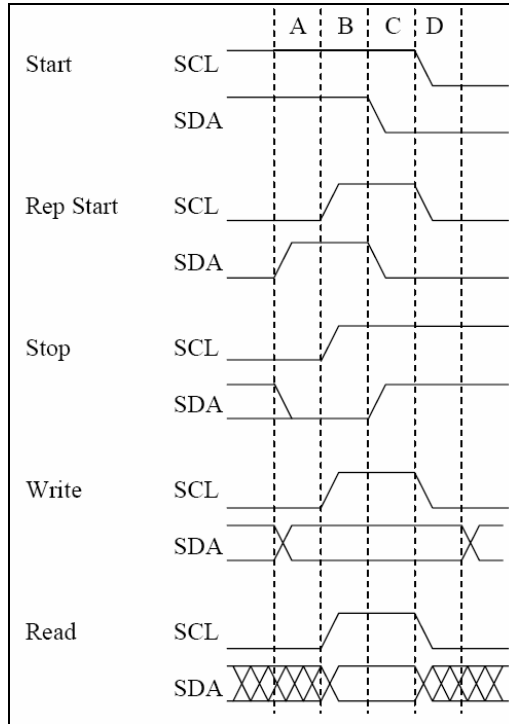
İşlem devresine ait işlem yükünün çoğunluğunu bu modül yüklenir. Yukarıdaki kısımlarda anlatılan makine durumları (bekleme, görüntü yakalama vb.) bu modülün ana durumlarıdır. Her ana durumda alt durum makineleri çalışır. Giriş değerlerinin okunması, çıkışların atanması, tutucular arası aktarmaların yapılması, lojik ve aritmetik işlemlerin gerçekleştirilmesi her saat periyodunda, bulunan ana ve alt duruma göre yapılır. Bu durumlar Verilog ile tek tek yazılmıştır. Verilog kodu ile durum makinelerin yazılmasında ‘case’ kodu kullanılmıştır. ‘Case’in kullanımı hakkında detaylı bilgi için ilgili kaynağa başvurulmalıdır [1,15]. Tüm kodda ‘non-blocking’ atamalar kullanılmıştır. Sistemin tamamı için FPGA’nın 84 adet giriş çıkış bacağı kullanılmıştır. Bunların çoğu ana işlem modülünün giriş çıkışlarıdır. Şekil 19’da işlem devresine ait tüm giriş çıkışlar gösterilmiştir. Xilinx ISE, Verilog kodunu sentezledikten sonra, koda karşılık gelen sayısal devrenin şematüğini de verebilmektedir. Şekil 19’daki grafik de ISE’nin derlediği devreye ait şematüğün en üst seviyeden gösterimidir. Şematüğün daha alt seviye çizimleri anlaşılacak kadar karışıktır.



Şekil 19: Verilog ile tanımlanan işlem devresinin giriş çıkışları.

I2C Haberleşme Modülü

I2C haberleşmesi bir tür ana –uydu seri haberleşmesidir. Philips tarafından, sistem içindeki sayısal tümdevrelerin birbiri ile haberleşmesi için bulunmuştur. İki hattan oluşur. Bir hat daha taşıyıcısıdır, diğeri de saat hattıdır. Saat işareti ana tarafından üretilir, veri hattı ise protokolün belirlediği şekilde ya ana ya da uydu tarafından kontrol edilir. Haberleşme kanalı üzerinde 5 çeşit operasyon gerçekleştirilebilir. Hem saat hattı hem de veri hattı pull-up dirençleri ile besleme gerilimine (3.3V) çekilmektedir. Bu sayede haberleşme olmaması halinde, bir başka deyişle kanal meşgul değil iken, her iki hatta lojik 1 seviyesindedir. Haberleşmeyi ana tümdevre başlatır, ana tümdevre bitirir. Bu çalışmada işlem devresi ana taraf, görüntü sensörü de uydu tarafıdır. Aşağıda Şekil 20’de kanal üzerinde gerçekleştirilebilecek 5 operasyon gösterilmektedir [16].



Şekil 20: I2C haberleşmesinde gerçekleştirilen operasyonlar [16].

Ana tümdevre haberleşmeyi başlatacağında saat hattı lojik 1’de iken, veri hattını 0’a çeker. Saat hattı ana tümdevre tarafından 0’a çekildiğinde, veri hattının seviye değiştirmesi önemsizdir.

Ana tümdevre bir bit yazmak istediğinde saat hattını sıfıra çeker, veri hattını yazılacak bitin seviyesine getirir, saat hattını lojik 1 yapar ve ardından tekrar lojik 0’a çeker. Uydular saat hattının 1 olduğu durumda, veri hattına bakarak, yazılan biti okurlar.

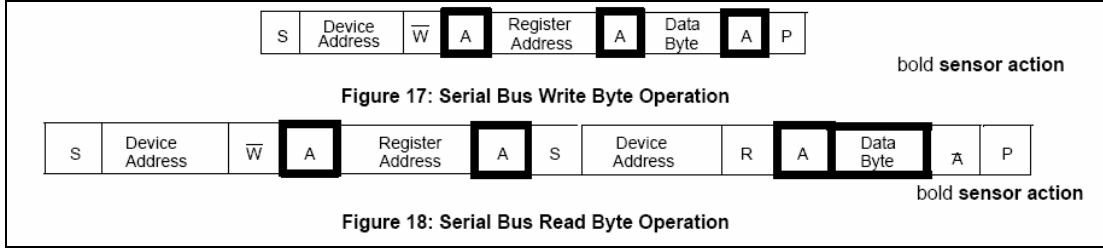
Ana taraf okuma yapacak ise, veri gönderen uydu, göndereceği bitin değerini, ana taraf saat hattını 0’a çekince yazar, ana taraf saat hattını 1 yapar, veri hattını okur, sonra tekrar saat hattını 0’a çeker.

Ana, haberleşmesi durduracağında, önce saat hattını 1’e sonra veri hattını 1’e çıkarır. Uydular, saat işaretinin lojik 1 olduğu zamanda veri hattının 0’dan 1’e geçiş yaptığını gördüklerinde haberleşmenin sonlandırıldığını anlarlar.

Haberleşmede bazı durumlarda, örneğin görüntü sensörüne veri yazımında, haberleşmeyi sonlandırmadan tekrar başlatmak gerekebilir. Bu durumda ana taraf önce veri hattını sonra saat

hattını lojik 1'e çeker, ardından yine önce veri hattını sonra saat hattını lojik 0'a çeker. Böylece saat hattı 1'deyken veri hattında 1-0 geçişi oluşturulmuş, yani başlama biti gönderilmiş olur.

Çalışmada yukarıdaki operasyonları gerçekleştirmek için ve aşağıda anlatılan şekilde sensör ile haberleşmeyi sağlayan bir I2C haberleşme modülü, ana işlem modülünden ayrı olarak yazılmıştır. I2C haberleşmesi 5KHz hızında (sensör ile en fazla 100KHz ile haberleşilebilir [4]) gerçekleştirilmiştir. Ayrıca FPGA'nın saat işaretinden haberleşme için gereken saat işareti yazılan bir frekans bölücü modül ile yapılmıştır. Aşağıdaki Şekil 21'de görüntü sensörünün kontrol tutucularından birini okuma ve bunlardan birine yazma işlemi için I2C haberleşme kanalı üzerinden gönderilip alınacak bitler gösterilmektedir [4].



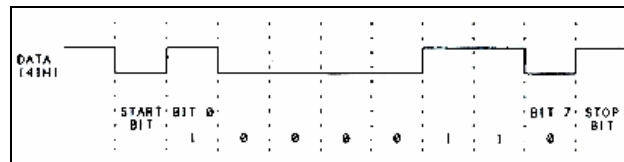
Şekil 21: Görüntü sensörüne I2C ile yazma ve okuma formatı [4].

S, başlangıç ya da tekrar başlangıç biti; P, durdurma biti; A, onaylama bitidir. Kalın çerçeveli bitleri uydu, yani sensör, ana tarafa; ince çerçeveli bitleri ana taraf uyduya gönderir.

Ana işlem modülü tarafından, I2C haberleşme modülüne, sensörün adresi, sensördeki tutucunun adresi, yazılacak değer veya okuma komutu paralel olarak verilir. Haberleşme modülü bu değerleri tutucularda saklar. Yukarıda anlatılan protokole uygun olarak yazma veya okuma işlemini gerçekleştirir. Ana işlem modülüne işlem durumunu, hata olup olmadığını, bitip bitmediğini bildirir. Başarı ile tamamlanan okuma işleminin sonunda okunan baytı ana işlem modülüne gönderir.

RS232 Haberleşme Modülü

Tutucusuna yazılan bir baytlık veriyi, saniyede 9600 bit hız ile, Şekil 22'de gösterilen formatta gönderen bir modül yazılmıştır. Bellekte oluşturulan bitmap dosyasının tamamı (13878 bayt veri) hata kontrolü yapılmaksızın ya da paketlenmeksizin RS232 hattından bilgisayara gönderilir. Hız görece düşük, haberleşme kablosu da kısa tutularak, hatalı bit iletim olasılığının düşük tutulması amaçlanmıştır. 9600 b/s iletim hızı, FPGA kitinin saat işaretini bölen bir bölücü modül ile sağlanmıştır.



Şekil 22: Asenkron RS232 seri iletişim dalga formu.

Kullanıcı Arayüzü Modülleri

Kullanıcının butona basması ile buton girişinde çok kısa süre ardı ardına 0 ve 1'ler oluşur. Bu mekanik butonun kontağının yarattığı parazitten kaynaklanır. Kullanıcının butona basmasının ardından, buton girişinde algılanan ilk lojik 1 işareti ile butonlar pasif hale getirilir. Aradan 1 saniye geçmesi ile tekrar aktif yapılır. Bu iş için buton bekletici isminde bir modül yazılmıştır.

Daha önceden de anlatıldığı gibi yedi parçalı göstergelerde istenilen anlamlı karakterler oluşturulması için gösterge sürücü, ikiliden koddan yedi parçalı gösterge koduna sayı çevirici, dosya numarasını yedi parçalı gösterge koduna çevirici modüller yazılmıştır.

FPGA Bacaklarının Atanması

Kullanılan FPGA'nın 173 adet genel maksatlı giriş çıkış bacağı bulunmaktadır[13]. Bu bacakların bir kısmı kit üzerindeki diğer bileşenlere ayrılmış, geri kalanları da kullanıcıya genişletme slotları üzerinden sunulmuştur. Kitin kullanım kılavuzunda [12] FPGA'nın hangi bacaklarının kitteki hangi bileşenin hangi bacağına bağlı olduğu belirtilmiştir. Verilog kodu yazımı esnasında işlem devresinin giriş çıkış bacakları da tanımlanır. Bu tanımlama gerçekleştirilecek donanıma, yani FPGA kitine, bağlı değildir. Yalnızca yazılan sayısal devrenin ihtiyaç duyduğu giriş çıkışları neler olduğunu isimlendirerek belirtir. Kullanılan FPGA kitine bağlı olarak bacak atanması yapılmalıdır. Xilinx'in Pace isimli yazılım aracı ile Verilog kodunda tanımlanan giriş çıkışın, kit üzerindeki FPGA'nın gerçekte hangi bacağı olacağı belirtilir. ISE, FPGA yapılandırma verisini üretirken, bacak atamalarını da kullanır.

Yazılan İşlem Devresinin FPGA'ya Gömülmesi

ISE ile yazılan kaynak Verilog kodundan yola çıkılarak donanımın yapılandırma verisine ulaşılır. Yapılandırma verisi, FPGA içindeki lojik devreleri yapılandıracak, bağlantıları oluşturacak bit dizisidir. Bu veri ISE tarafından bir dosyaya yazılır. Bu dosya Xilinx'in Impact isimli aracı ile doğrudan FPGA'ya ya da kit üzerinde bulunan yapılandırma Flash PROM'una gönderilir. Xilinx'in FPGA'ları SRAM tabanlıdır [14]. Impact ile doğrudan FPGA yapılandırılır ise, beslemenin kesilmesi halinde FPGA'nın yapılandırması kaybolur, yani üzerinde gerçekleştirilen devre yok olur. Kitin tekrar beslenmesi halinde, FPGA kit üzerindeki PROM'un içerdiği yapılandırma verisi ile yapılandırılır [12]. Yapılandırma verisi ister doğrudan FPGA'ya ister kit üzerindeki yapılandırma belleğine gönderilecek olsun, kullanılan donanım bilgisayarın paralel portuna bağlanan JTAG adaptörüdür.

Donanım Testleri

Verilog kodlarının yazımında, devrelerin lojik davranışları ISE'nin benzetim aracı ile test edilmiştir. Lakin haberleşilecek donanımların (sensör kartı ve bilgisayar) FPGA dışında olması benzetim ile sistem testini imkânsız kılmıştır. Bu yüzden lojik analizör kullanılmış, tanımlanan donanımın çalışması, giriş çıkışlarının durumları analizör ile izlenmiştir. Tasarım esnasında I2C ve RS232 haberleşme hatlarındaki, görüntü portu uçlarındaki işaretlerin izlenmesi ancak bu yolla mümkün olmuştur.

SONUÇ

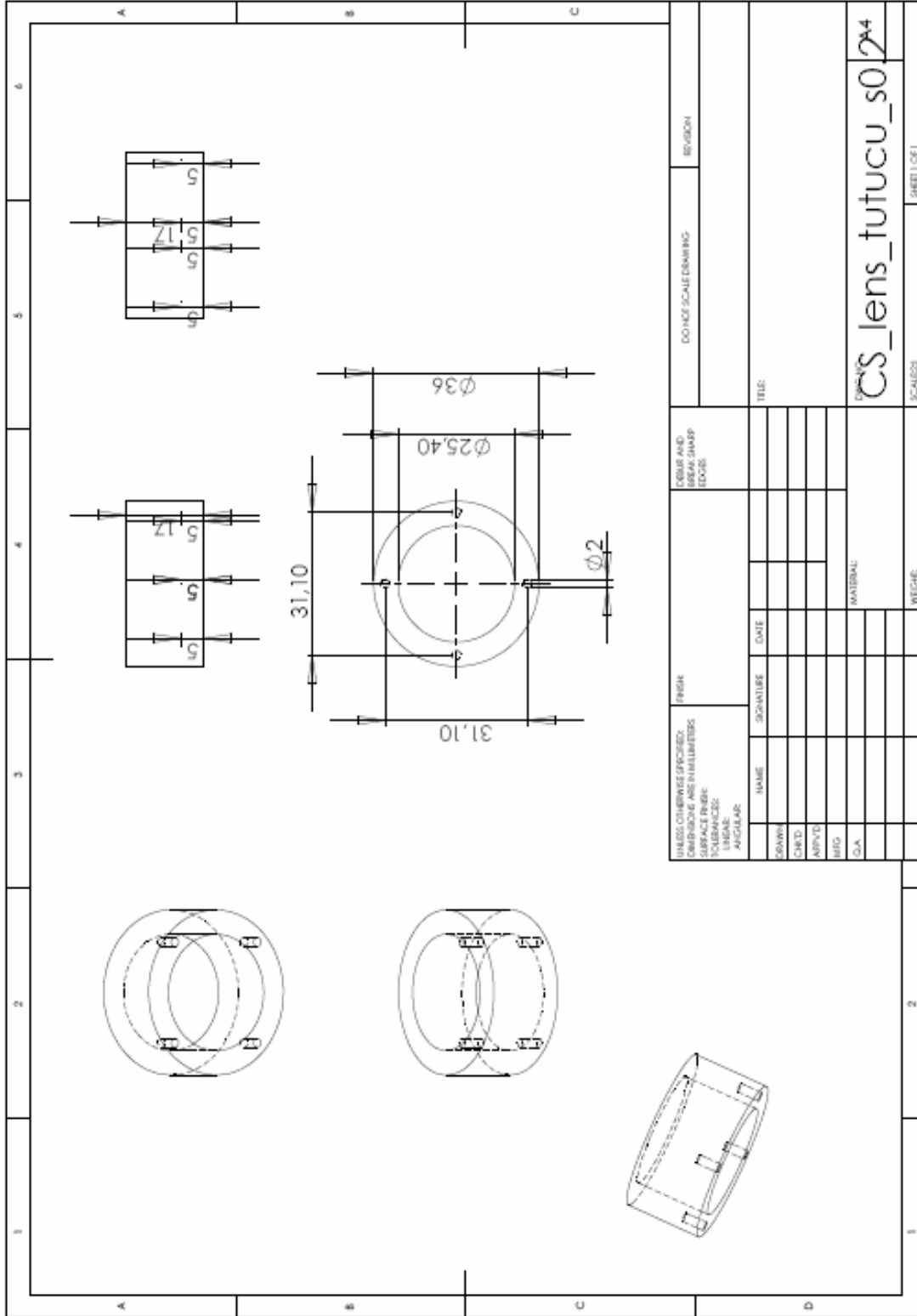
Bu çalışmada gerçekleştirilen sayısal fotoğraf makinesinin, çalışma boyunca süren testlerle, hedeflenen işlevlerinin hepsini yerine getirdiği görülmüştür. Başarıyla onlarca fotoğraf çekilmiş ve bilgisayara aktarılmıştır. EK F, gerçekleştirilen fotoğraf makinesinin resimlerini içermektedir. Çekilen fotoğraflara örnekler ise EK G'de sunulmuştur.

Kullanılan FGPA'ya ait kaynakların %22'sinin harcanmış olması, aynı donanımları kullanarak ileri seviye işlevlere sahip daha karmaşık devrelerin gerçekleştirilmesine imkân tanımaktadır. Yakalanan görüntü sıkıştırılarak, örneğin JPEG kodlanarak, daha az yer kaplaması sağlanabilir ya da bir yüz tanıma algoritması sayısal devreye dönüştürülüp aynı FPGA üzerinde gerçekleştirilebilir. Sisteme eklenecek bir kablosuz verici, örneğin bir Bluetooth modülü, ile sistem bir uzaktan izleme cihazına dönüştürülebilir.

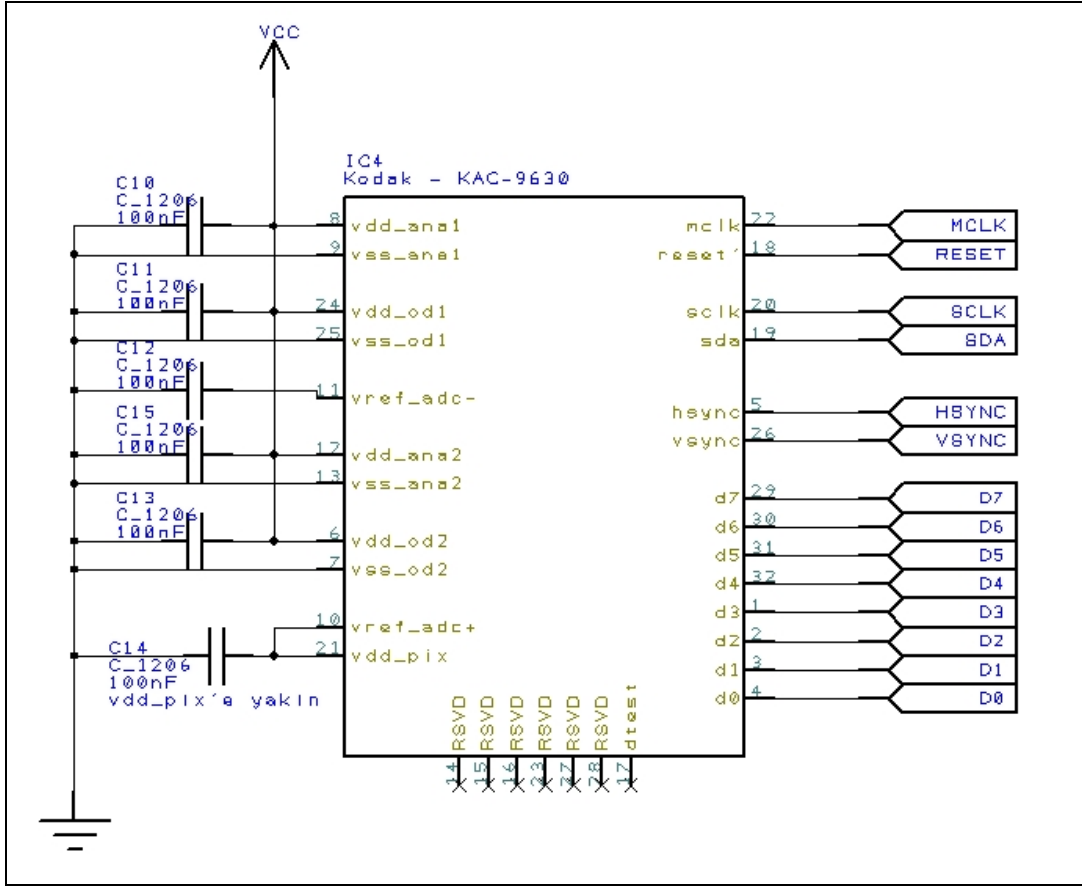
KAYNAKLAR

- [1] Brown, S.D., Vranesic, Z., 2003, Fundamentals of Digital Logic with Verilog Design, McGraw-Hill, Boston
- [2] CCD vs. CMOS, http://www.dalsa.com/markets/ccd_vs_cmos.asp, 17 Mayıs 2007'de alınan
- [3] CMOS Digital Image Sensors, <http://www.beyondlogic.org/imaging/camera.htm>, 17 Mayıs 2007'de alınan
- [4] KODAK KAC-9630 CMOS IMAGE SENSOR Device Performance Specification, Eylül 2004, <http://www.kodak.com/ezipres/business/ccd/global/plugins/acrobat/en/datasheet/cmos/KAC-9630LongSpec.pdf>, 17 Mayıs 2007'de alınan
- [5] MICROCHIP MCP1700 Low Quiescent Current LDO Datasheet, 2003, <http://ww1.microchip.com/downloads/en/DeviceDoc/21826a.pdf>, 17 Mayıs 2007'de alınan
- [6] CONNOR WINFIELD CWX823 3.3V LVCMOS Surface Mount Crystal Clock Oscillator Datasheet, Ekim 2005, <http://osc.conwin.com/clock/sm/sm112.pdf>, 17 Mayıs 2007'de alınan
- [7] LITE-ON Surface Mount LEDs Mouser Catalog Page, 2007, <http://www.mouser.com/catalog/630/112.pdf>, 17 Mayıs 2007'de alınan
- [8] Lenses - Selection and Setup, <http://www.theimagingsource.com/en/resources/whitepapers/download/choosinglelenswp.en.pdf>, 17 Mayıs 2007'de alınan
- [9] Easy-PC for Windows Schematic Capture and PCB Layout Software, <http://www.numberone.com/index.asp>
- [10] Windows and OS/2 bitmap, Mayıs 2007, http://en.wikipedia.org/wiki/Windows_bitmap, 17 Mayıs 2007'de alınan
- [11] SourceForge.net SerialComm Project, <http://sourceforge.net/projects/serialcomm/>, 17 Mayıs 2007'de alınan
- [12] Spartan-3 Starter Kit Board an- 3Guide, Mayıs 2005, <http://www.digilentinc.com/Data/Products/S3BOARD/S3BOARD-rm.pdf>, 17 Mayıs 2007'de alınan
- [13] Spartan-3 Complete Datasheet, Nisan 2006, <http://direct.xilinx.com/bvdocs/publications/ds099.pdf>, 17 Mayıs 2007'de alınan
- [14] Maxfield, C. M., 2004, The Design Warrior's Guide to FPGAs Devices, Tools and Flows, Elsevier Newnes, Amsterdam
- [15] ASIC-World Verilog Pages, <http://www.asic-world.com/verilog/>, 17 Mayıs 2007'de alınan
- [16] Herveille, R., 2003, I2C-Master Core Specification, http://www.opencores.org/cvsweb.cgi/~checkout~/i2c/doc/i2c_specs.pdf?rev=1.3;content-type=application%2Fpdf, 17 Mayıs 2007'de alınan
- [17] Tugay, G., 2002, Seri İletişim, http://www.elektronikhobi.com/dokuman.asp?id=135&user_enc, 17 Mayıs 2007'de alınan

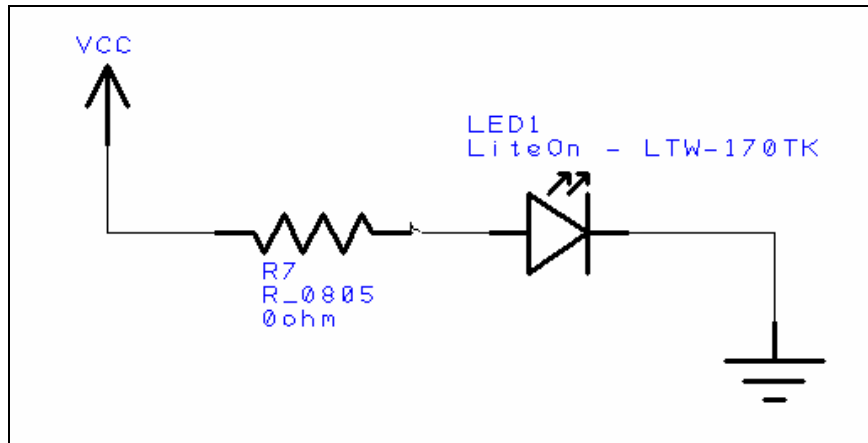
EK A: Lens Yuvasına Ait Mekanik Çizim



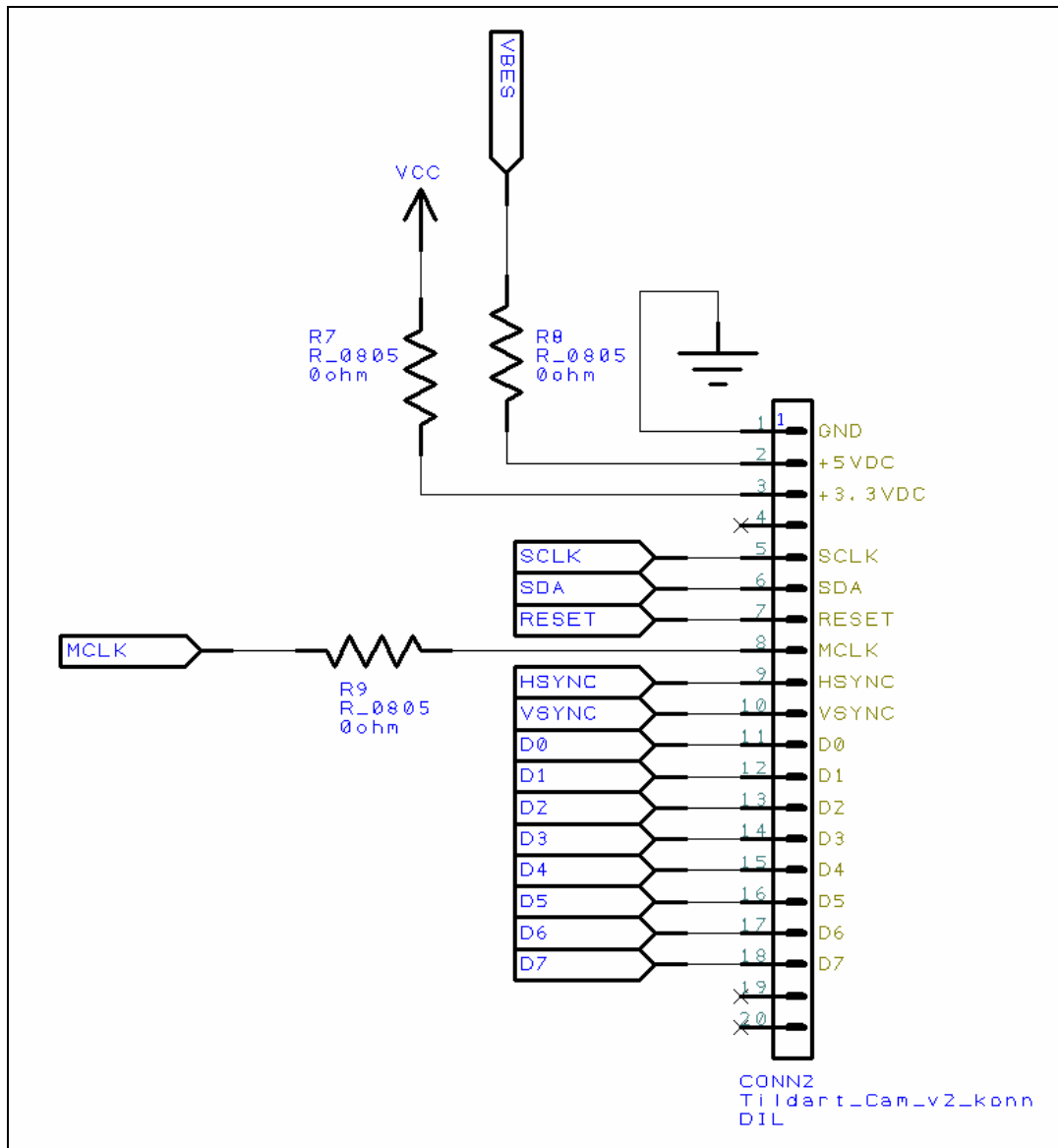
EK B1: CMOS Görüntü Sensörü Şematığı



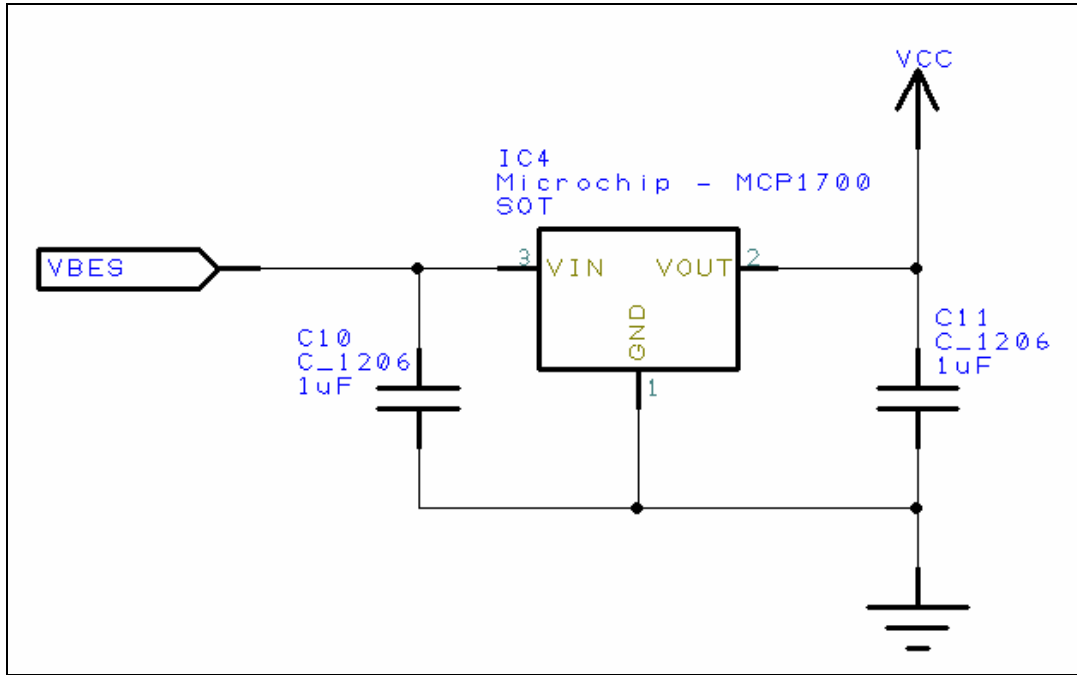
EK B2: Aydınlatma LED'i Şematığı



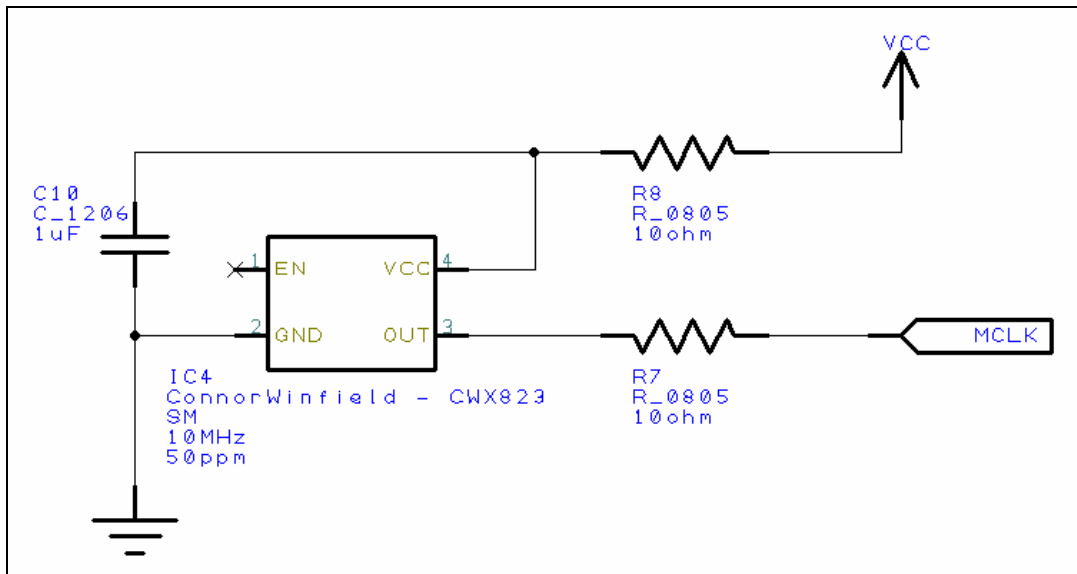
EK B3: Konnektör Şematığı



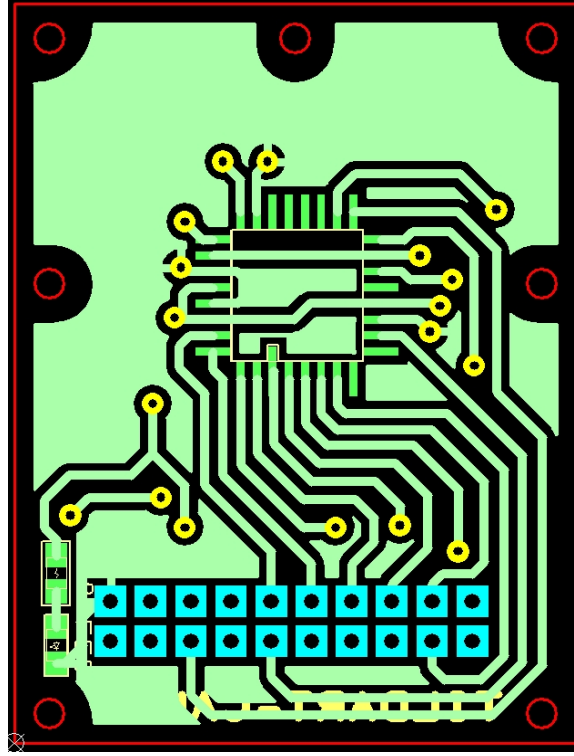
EK B4: Besleme Regülâtörü Şematığı



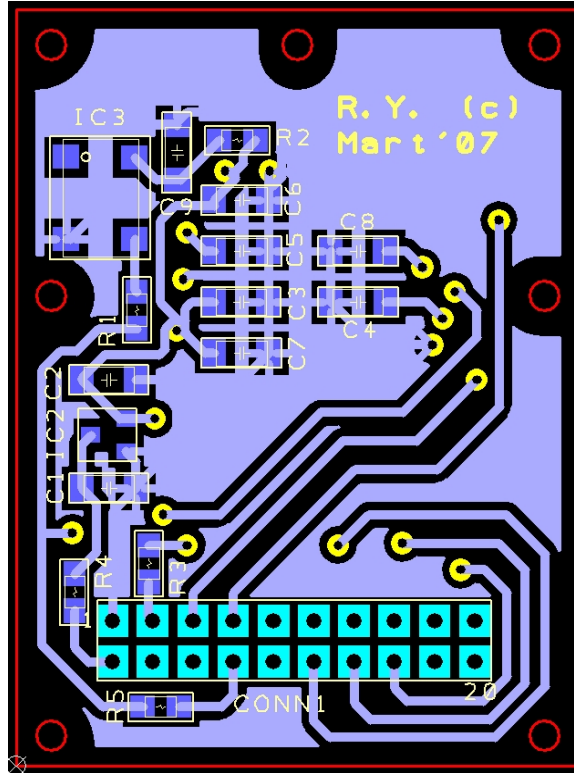
EK B5: Saat İşareti Üretici Şematığı



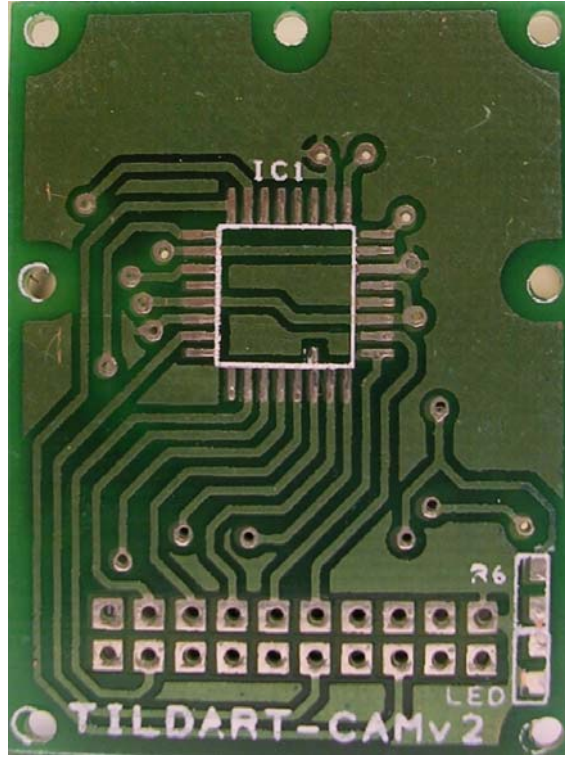
EK C1: Sensör Kartı Baskılı Devre Ön Yüz Çizimi



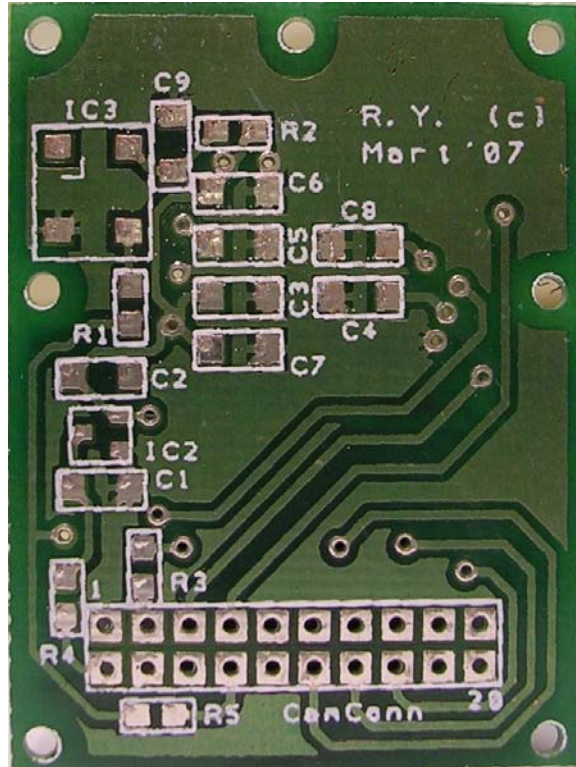
EK C2: Sensör Kartı Baskılı Devre Arka Yüz Çizimi



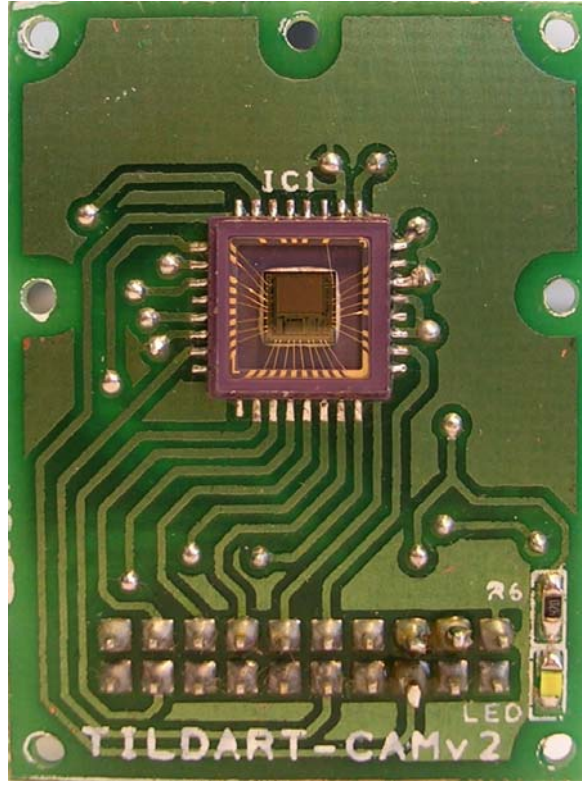
EK D1: Sensör Kartı Baskılı Devre Ön Yüzü



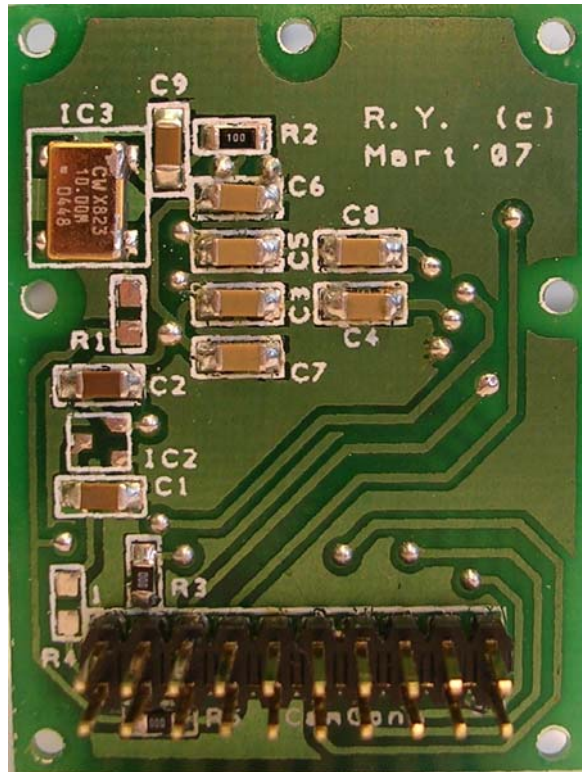
EK D2: Sensör Kartı Baskılı Devre Arka Yüzü



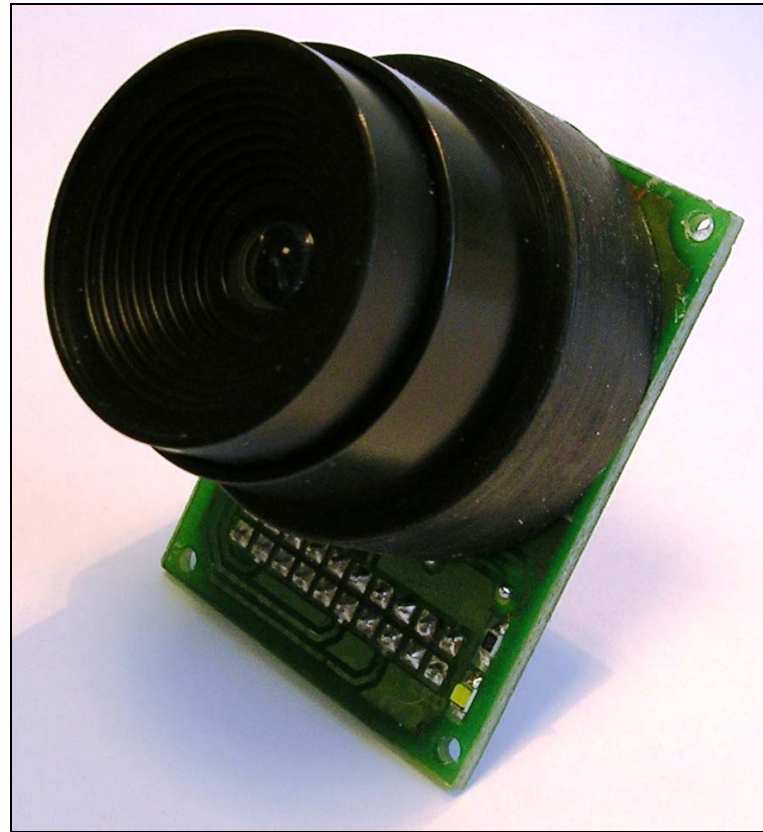
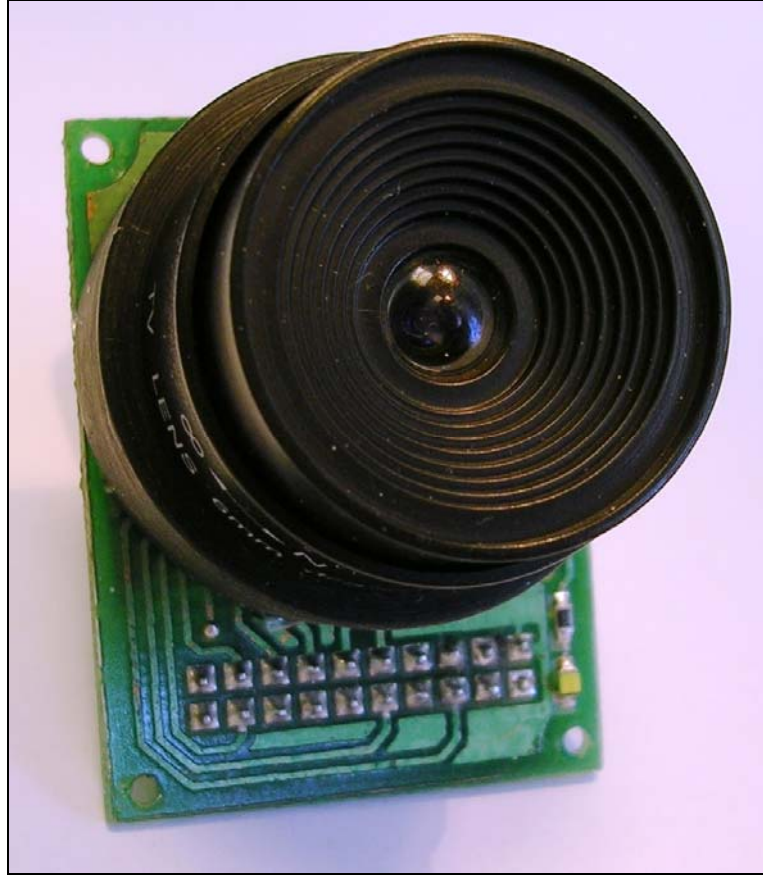
EK E1: Sensör Kartı Baskılı Devre Kartı Ön Yüzü – Dizili Hali



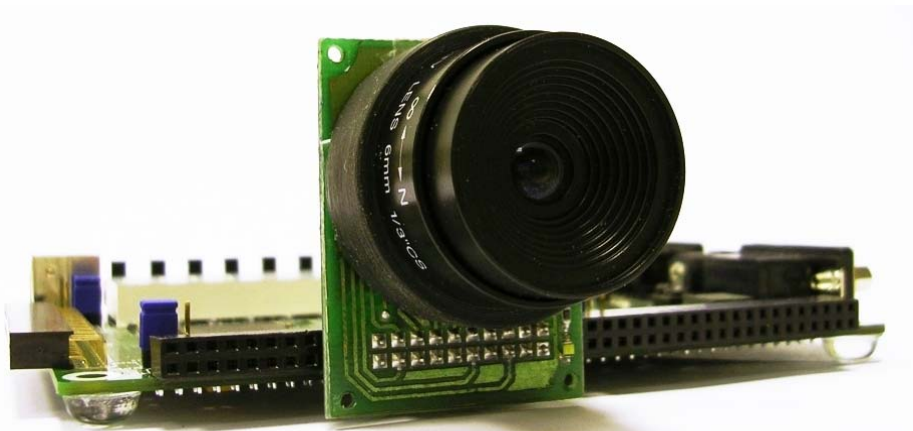
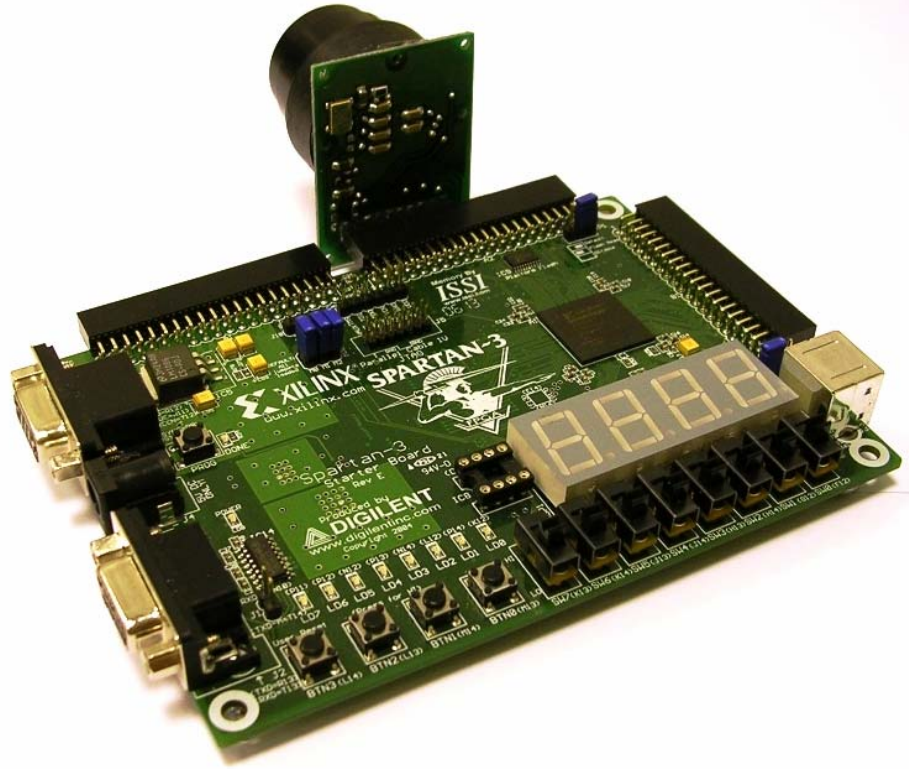
EK E1: Sensör Kartı Baskılı Devre Kartı Arka Yüzü – Dizili Hali



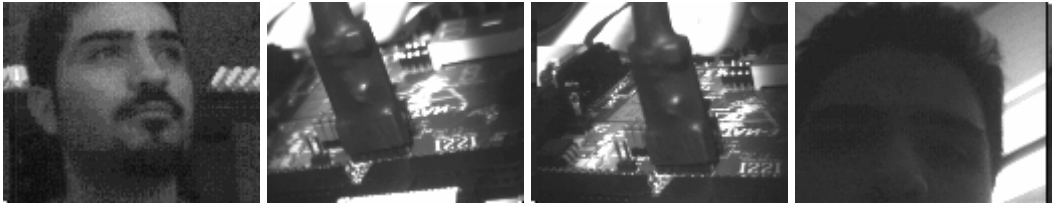
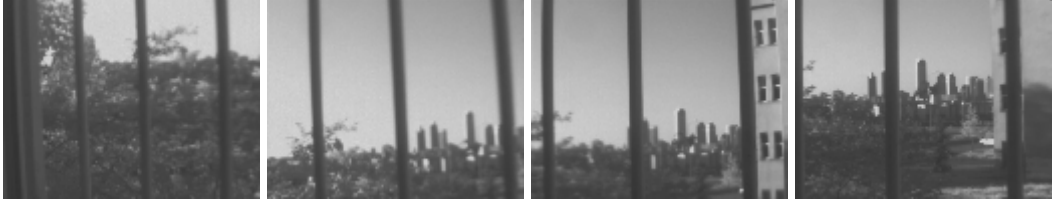
EK F: Sensör Kartının Tamamlanmış Haline Ait Resimleri

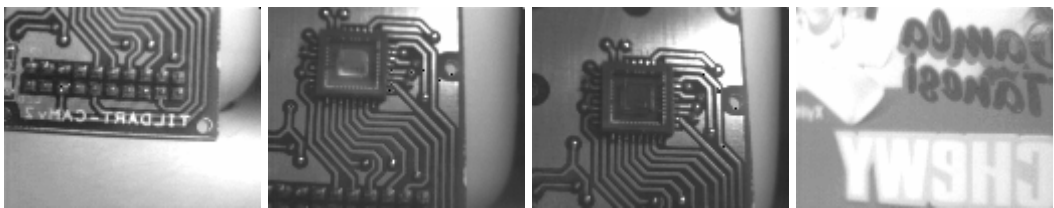
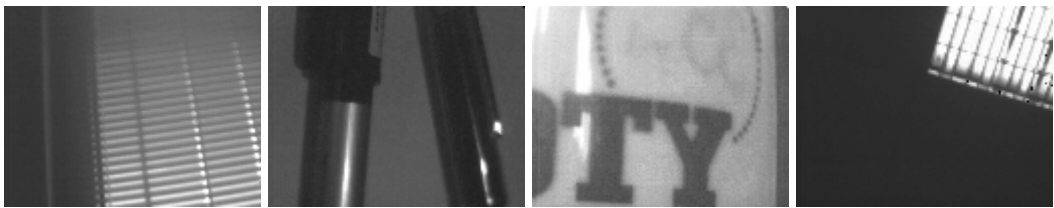


EK G: Gerçeklenen Sayısal Fotoğraf Makinesinin Resimleri



EK H: Çekilen Fotoğraflardan Örnekler





ÖZGEÇMİŞ

Ramazan YENİÇERİ, Mayıs 1985'te Denizli'de doğdu. İlkokulu Hürriyet İlköğretim Okulu, ortaokulu Denizli Anadolu Lisesi, liseyi Denizli Erbakır Fen Lisesi'nde okuduktan sonra 2003 Eylül'ünde İstanbul Teknik Üniversitesi Elektronik Mühendisliği lisans programına başladı. Lisans eğitimini Mayıs 2007'de başarı ile tamamladı.