

DARLINGTON-CMOS İNVERTER TABANLI AUTO-ZERO KARŞILAŞTIRICI

OktaY AYTAR¹

Ali TANGEL²

^{1,2}Elektronik ve Haberleşme Mühendisliği Bölümü
Mühendislik Fakültesi
Kocaeli Üniversitesi , 41040 , İzmit

¹e-posta: oktay@kou.edu.tr

²e-posta: atangel@kou.edu.tr

Anahtar sözcükler : Auto-Zero Karşılaştırıcı , Flash ADC, Darlington-CMOS Çevirici

ABSTRACT

In this paper we present a new “Darlington CMOS” inverter based auto zero comparator circuits which get more gain in transition region by using less analog switch. Performance of the proposed circuits compared with performance of traditional circuit by using spice simulation program with 1.25µm CMOS technology. In this study it is shown that Darlington CMOS inverter based auto zero comparator circuit can be used for 6 bit and over flash analog-digital converters. 200 KHz sinusoidal signal is given to input of proposed circuit which sampled with 10 MHz. Obtained simulation results show that performance of this circuit is better than traditional comparator.

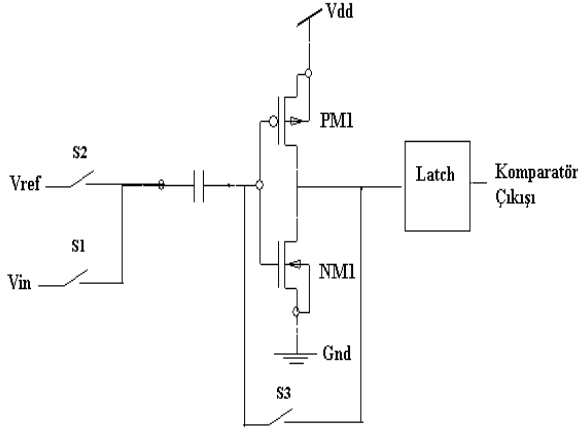
1.GİRİŞ

Karşılaştırıcılar, analog-dijital çeviricilerin en önemli elemanlarından biridir. Bütün çeviricilerin, hız ve kararlılık performansları, kullanılan karşılaştırıcının özelliklerine göre değişmektedir [1]. Karşılaştırıcılar açık çevrim ve regenerative olmak üzere ikiye ayrılır [2]. Açık çevrim karşılaştırıcılar temel olarak op-amp mantığı ile çalışmaktadır ve yüksek kazançlı fark yükseltici gibi de çalışabilirler. Regenerative karşılaştırıcılar ise pozitif geri besleme kullanarak karşılaştıracağı iki işaretin genliklerini karşılaştırır. Üçüncü tip bir karşılaştırıcı türü ise bu iki karşılaştırıcının birleşiminden meydana gelmektedir. Bu karşılaştırıcının özellikleri diğer iki karşılaştırıcıya göre oldukça iyidir [2]. Regenerative karşılaştırıcı ile açık çevrim karşılaştırıcıyı birleştirerek elde edilen bu karşılaştırıcılar düşük gerilim kazancı ve kaskad bir latch devresi kullanarak yüksek hızlı karşılaştırıcı elde etmemizi sağlar. Bu karşılaştırıcı devresi ile çok düşük bir gecikme zamanı meydana gelir. Analog-dijital çeviricilerde kullanılacak olan karşılaştırıcıların temel özellikleri çözünürlük derecesi, hızı, gecikme zamanı, giriş off-set gerilimi, gürültü ve güçtür. Bu etkenler kullanacağımız karşılaştırıcıyı seçerken dikkatli davranmanızı gerektirmektedir.

En hızlı analog-dijital çevirici (ADC) , paralel veya flash analog-dijital çeviricidir. Flash A/D çevirici analog sinyali, dijital bilgiye bir saat işaretinin 2 darbe periyodunda çevirebilir. Birinci durumda analog işaret örneklenir ve karşılaştırıcı devrenin girişine verilir. İkinci darbeye ise dijital kelimeye çevirilip kaydedicide depolanır. Burada birinci durumda kullanacağımız örnekleme/tutma devresi, ikinci durumda da karşılaştırıcı devresi büyük önem kazanmaktadır. Eş zamanlı saat işaretleri kullanıldığı için, yüksek hızlarda çözünürlükte herhangi bir azalmaya neden olmaması gerekmektedir. Çünkü n-bit flash analog-dijital çevirici elde etmek için 2^n-1 adet karşılaştırıcıya ihtiyaç vardır. Karşılaştırıcı sayısı arttıkça hem çip alanı hemde güç harcanımı artmaktadır.

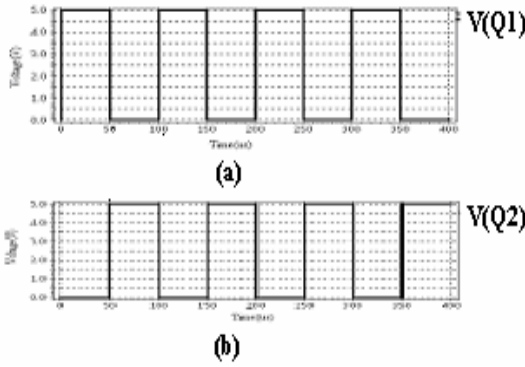
2.AUTO-ZERO TEKNİĞİ VE ÇALIŞMASI

Burada geleneksel bir inverter devresi ile auto-zero tekniği kullanılmıştır. Şekil-1'deki auto-zero karşılaştırıcının çalışması da şöyledir ; S1 ve S3 anahtarı kapalı iken inverter devresi lineer bölgededir ve $V_{out} = V_{in} = V_{dd} / 2$ olmuştur. Bu sırada kapasitör $V_{in} - V_{dd}/2$ gerilimine kadar şarj olur. Bu durum örnekleme durumu olarak isimlendirilir. Bir sonraki durum ise S1 ve S3 anahtarı açık, S2 anahtarı kapalı durumudur. Bu durumda inverterin girişi yüksek empedans gösterir ve kapasitedeki yük bir önceki durumunu korur. Bunun sonucunda da inverter halen lineer bölgede bir yükselteç olarak çalışır ve $V_{ref} - V_{in}$ fark gerilimini yükseltir. Çıkışta lojik olarak, fark geriliminin işaretine göre, “1” ya da “0” değerini alır. Bu durumda karşılaştırma durumudur. Burada S1 anahtarı, S2 anahtarının eşleniği durumundadır. Şekil-2.a ve Şekil-2.b'de gösterilen saat işaretleri ve giriş işaretine göre çıkış şekil -3'de gösterilmiştir.

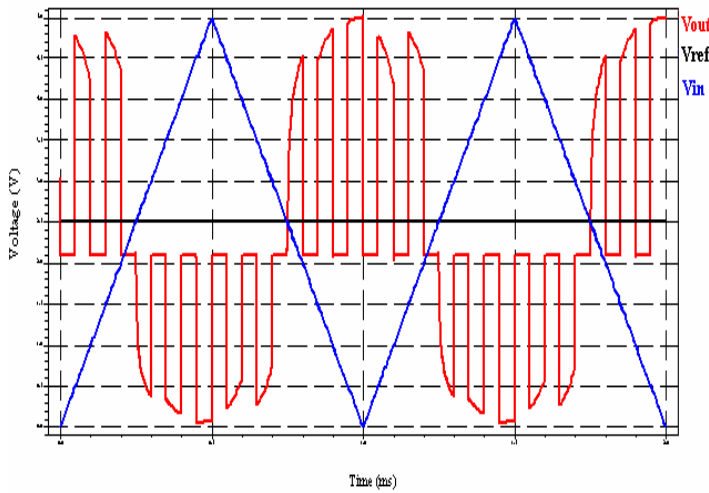


Şekil-1 Geleneksel Auto-Zero Karşılaştırıcı

Şekil-1’de gösterilen devreyi kullanarak yüksek kazançlı A/D çevirici elde etmek istediğimizde karşılaştırma devresi kaskad olarak bağlanır. Fakat yüksek kazanç elde edebilmek için yapılan bu işlem esnasında meydana gelen gecikme en büyük problemlerden biridir.



Şekil-2 Kullanılan Saat İşaretleri



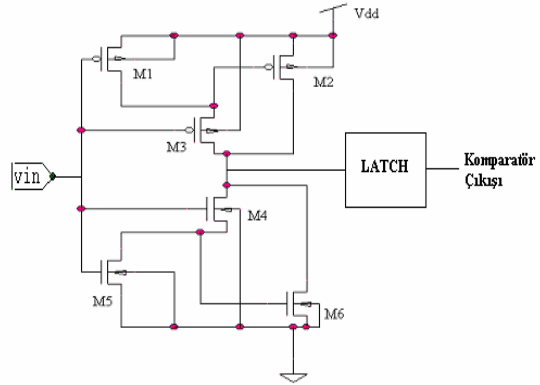
Şekil-3 Geleneksel Auto-Zero Karşılaştırıcının Çıkışı

3.ÖNERİLEN DARLİNGTON-CMOS İNVERTER TABANLI DEVRENİN ÇALIŞMASI

Şekil-4’te önerilen “Darlington-CMOS” inverter devresinin kazancının daha yüksek olduğu belirtilmiştir. Şekil-5’de de her iki karşılaştırıcı devresinin gerilim transfer cevabı görülmektedir. Buradan da anlaşılacağı üzere önerilen devrenin gerilim transfer eğrisi daha keskin bir biçimde sıfır seviyesine inmektedir. Kazancın tanım bağıntısı (1) olduğuna göre buradan da kazancın daha yüksek olduğu görülmektedir.

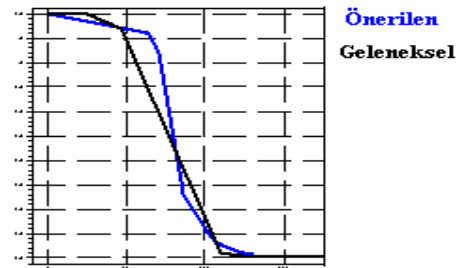
$$Kazanç = A_v = \lim_{\Delta V \rightarrow 0} \frac{V_{OH} - V_{OL}}{\Delta V} \quad (1)$$

Burada V_{OH} ve V_{OL} çıkış geriliminin çıkış transfer eğrisinde almış olduğu “1” ve “0” değerleridir. ΔV ise giriş gerilim değeri için çıkış gerilim değerinin almış olduğu değişim miktarıdır. Geleneksel karşılaştırıcı devresinin gecikmeye, çözünürlükte azalmaya neden olduğunu belirtmiştik. Bu dezavantajları yok etmek için Şekil-4’te yapısı gösterilen bir Darlington-CMOS karşılaştırıcı devresi tasarlanmıştır.



Şekil-4 Önerilen Darlington-CMOS Karşılaştırıcı

Şekil-4’teki Darlington-CMOS karşılaştırıcı yapısı kullanarak , şekil-2.a ve 2.b’teki saat darbeleri ile şekil-6’daki çıkış gerilimi elde edilir.



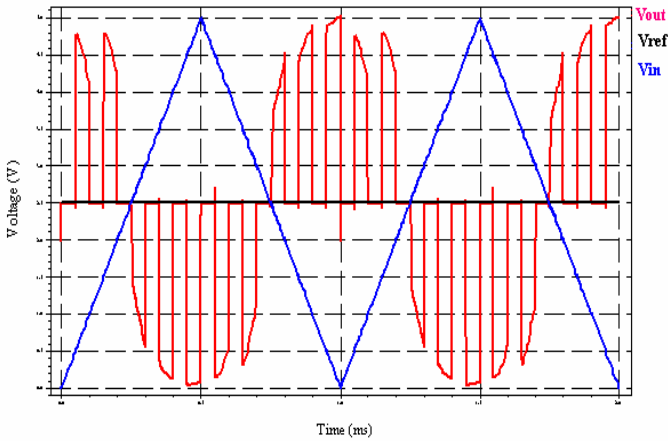
Şekil-5 Önerilen karşılaştırıcı devresi ile geleneksel karşılaştırıcı devresinin gerilim transfer cevaplarının karşılaştırılması

Burada M_2 - M_3 ve M_4 - M_6 darlington MOS çift olarak kullanılmıştır. Bilindiği üzere darlington modeli BJT'lerde kullanılabilir. Fakat mosfetlerde bu özellik kullanılamaz. Bunun için M_1 ve M_5 mosfetleri kutuplama amaçlı olarak kullanılmıştır. Çünkü mosfetlerin gate uçlarından bir akım akmaz. Bu mosfetleri birer akım kaynağı gibi de düşünebiliriz. Buradaki nmos ve pmos parametreleri CMOS 1.25 μ teknolojisindeki tipik fabrikasyon spice parametreleridir. Ayrıca "Darlington CMOS" karşılaştırıcı devresindeki CMOS elemanların W/L oranları tabloda verilmiştir.

Tablo-1. Şekil-4'teki darlington CMOS Karşılaştırıcı devresindeki MOS transistörlerin W/L uzunlukları

	W(μ m)	L(μ m)
M1	10	20
M2	10	2
M3	10	2
M4	4	2
M5	4	20
M6	4	2

Şekil-3'de basit inverterli devrenin çıkış gerilimi görülmektedir. Burada karşılaştırma yapılırken "0" ve "1" seviyelerindeki gerilimlerin 2V üzerinde bir salınıma neden olduğu görülmektedir. Eğer teknolojiyi değiştirirsek bu salınının olduğu genlik seviyeside değişecektir. Aynı zamanda gecikme zamanında da değişme olacaktır.



Şekil-6 Önerilen Devrenin Çıkışı

Şekil 6'dan da anlaşılacağı üzere tasarlanan karşılaştırıcıda giriş seviyesinin referans gerilimine göre lojik sıfırdan , bir seviyesine geçmesi gecikme meydana gelmeden olmaktadır. Fakat burada da kapasitörün hemen boşalamamasından dolayı lojik "1" seviyesinden "0" seviyesine geçerken gecikme meydana gelmektedir.

4.SONUÇ

1.25 μ CMOS teknolojisine göre yapılan simülasyon sonuçlarına göre Darlington-CMOS karşılaştırıcı devresinin daha yüksek bir performans gösterdiği ve yüksek çözünürlükte daha az bir kayıp verdiği gösterilmiştir. Önerilen devreyi kullanmanın bazı avantajları şunlardır:

- Az sayıda analog anahtar kullanarak inverter geçiş bölgesinde yüksek kazanç elde edebiliriz.
- Yüksek performans
- Daha az çip alanı
- 6 bit ve üzerindeki flash uygulamalarında uygulanabilir metod olmasıdır.

KAYNAKLAR:

[1] F.Brianti , A.Manstretta , G.Torelli , High Speed Autozerod Cmos Comparator For Multistep A/D Conversion , MICROELECTRONICS JOURNAL 29 , pp 845-853, 1998

[2] Allen and Holberg , CMOS ANALOG CIRCUIT DESIGN

[3] Ming-Huang L.,Shen-Iuan L.,An 8-bit 10 MS/s Folding and Interpolating Adc Using The Continuous-Time Auto-Zero Technique, IEEE JOURNAL OF SOLID STATE CIRCUITS, Vol 36, No 1, pp 122-128, 2001

[4] R. Van de Plassche , INTEGRATED ANALOG TO DIGITAL AND DIGITAL TO ANALOG CONVERTERS , Kluwer Academic Publishers , 1994