

LOGARİTMİK ORTAM SÜZGEÇİNİN DURUM UZAYI VE BLOK MODELLEME YÖNTEMLERİ İLE SENTEZİ

Abdullah T. TOLA¹ Remzi ARSLANALP² Şaziye SÜRRAV YILMAZ³

^{1,2}Elektrik-Elektronik Mühendisliği Bölümü, Mühendislik Fakültesi,

³Elektronik ve Bilgisayar Eğitimi Bölümü, Teknik Eğitim Fakültesi,
Pamukkale Üniversitesi, 20070, Kınıklı, Denizli

e-posta: ¹attola@pamukkale.edu.tr, ²rarslanalp@pamukkale.edu.tr,
³ssurav@pamukkale.edu.tr

Anahtar Sözcükler: Logaritmik Ortam Süzgeçleri, Durum Uzayı Yöntemi, Blok Modelleme

ABSTRACT

A first order Class A type log domain filter is synthesized by combining the state space synthesis method and the block diagram synthesis method. By using Darlington topology, it is intended to overcome the in-band gain problem for the log domain circuits. Four required blocks for a log domain circuits are synthesized. Logarithm, exponentiating, exponential converter, and level shifting blocks are designed only using transistors and resistors. Using these blocks, a first order log domain filter is designed. The filter has a 500 kHz cutoff frequency and the transistors in the filter have 10 μ A DC currents. The filter is simulated in PSpice using 'ideal', default PSpice model with BF=10000, and CBIC-R type transistors. AC response, time domain response, noise and THD analysis are carried out.

1. GİRİŞ

Analog, sürekli zamanlı, akım modlu devreler ailesinde yer alan logaritmik ortam süzgeçleri düşük güç, yüksek doğrusalılık, geniş çalışma bandı gibi üstünlüklerinden dolayı son yıllarda tümdevre uygulamalarında tercih edilmektedir [1-4]. Logaritmik ortam devreleri gerek sentez yönteminde değişkenlerin ve giriş işaretlerinin bir fonksiyonla eşlenmesi gerekse devre elemanlarının doğrusal olmayan özgeçirilerinin kullanılması ile alışılmış devre yapılarından ayrılmaktadır [1,2].

Logaritmik ortam süzgeçlerinin sentezinde durum uzayı, blok modelleme ve işaret akış diyagramı gibi çeşitli yöntemler kullanılmaktadır [4-6]. Bu çalışmada durum uzayı yöntemi ile blok modelleme yönteminin birlikte kullanıldığı karma bir yöntem kullanılacaktır. Blok modelleme ile yapılan çalışmalarda genelde pasif elemanlardan oluşan devrelerden hareketle logaritmik ortam süzgeçleri elde edilmiş, durum uzayı yönteminin kullanıldığı çalışmalarda ise transfer fonksiyonundan durum

denklemleri elde edilmiş ve devre sentezlenmiştir[1-6]. Bu çalışmada ise temel işlevleri yerine getiren bloklar durum denklemleri gereğince birbirine bağlanarak logaritmik ortam süzgeci elde edilmiştir. Böylece hem durum uzayı sentez yönteminin teorik sağlam yapısından vazgeçilmemiş, hem de belirlenen blok yapılar ile sentezde kolaylık sağlanmış olmaktadır[1-6].

Blok modellerin her biri genel yapı içerisinde farklı amaçları yerine getirmek için tasarlanmıştır. Bloklar aktif eleman olarak NPN, PNP BJT'lerden ve gerilim kaynaklarından; pasif eleman olarak ta direnç ve kondansatörlerden oluşmaktadır. Tasarımda en az sayıda pasif eleman kullanılarak güç tüketimi en düşüğe tutulmaya çalışılmıştır. Ayrıca logaritmik ortam süzgeçlerinin önemli bir problemi olan ileri yön akım kazancının neden olduğu sorunlar kullanılan darlington yapı ile en aza indirilmeye çalışılmıştır [7-9].

Tasarlanan devrenin düşük güç tüketimine sahip olması, ileri yön akım kazancına daha az bağımlı olması, yüksek dereceli doğrudan gerçekleştirilemeye uygun sistematiklik içinde olması önemli üstünlükleri olarak gösterilebilir.

Teorik olarak tasarlanan logaritmik ortam süzgeç devresinin benzetimi PSpice programında yapılmıştır. Sonuçlar zaman ortamı, frekans ortamı, gürültü ve toplam harmonik bozulma (THD) olarak incelenmiş, elde edilen veriler sunulmuştur.

2. TASARIM

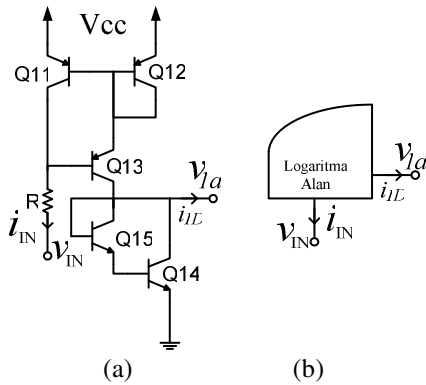
Bu çalışmada, A sınıfı birinci dereceden Butterworth yaklaşımına sahip alçak geçiren logaritmik ortam süzgeci, blok modelleme ve durum uzayı yönteminin birlikte kullanıldığı karma yöntem ile sentezlenecektir. Öncelikle temel işlem bloklarının tasarımı yapılacak, daha sonra bu bloklar durum uzayı yöntemi kullanılarak birleştirilip istenilen transfer fonksiyonunu sağlayan genel süzgeç devresi elde edilecektir.

2.1 Logaritma Alan

Logaritma alan devre, doğrusal giriş işaretinin logaritmasını alarak doğrusal olmayan ortama taşınmasını sağlar. Şekil 1a'da görülen devrenin uç denklemleri Denklem 1 ve Denklem 2'de ifade edilmiştir.

$$v_{1a} = 2V_T \ln \frac{i_{IN} - i_{1D}}{\sqrt{\beta I_S}} \quad (1)$$

$$i_{IN} = I_f + i_{in} \quad (2)$$



Şekil 1:(a) Logaritma alan devre (b) Blok gösterimi

2.2 Seviye Öteleyen

Seviye öteleyen devre, doğrusal olmayan işareti gerilim seviyesi olarak istenilen seviyeye çıkarmayı sağlar. İki düğüm arasında gerilim farkı istenildiği yerlerde kullanılır. Şekil 2a'da görülen seviye öteleyen devrenin uç denklemleri Denklem 3'de verilmiştir.

$$v_{2a} = v_{2b} + 2V_T \ln \frac{I_f - i_{2D1}}{\sqrt{\beta I_S}} \quad (3a)$$

$$-i_{2D1} = i_{2D2} \quad (3b)$$

2.3 Üstel Dönüştürücü

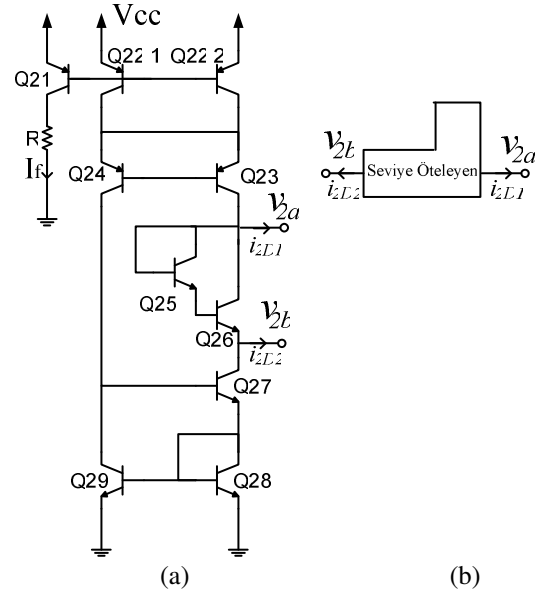
Üstel dönüştürücü devre, gerilimden akım elde etmek için üstel bir fonksiyon kullanan işlem bloğudur. Şekil 3a'da görülen üstel dönüştürücü devrenin uç denklemleri Denklem 4'deki gibidir.

$$i_{3D} = -I_f + \sqrt{\beta I_S} e^{\frac{v_{3b} - v_{3a}}{2V_T}} \quad (4)$$

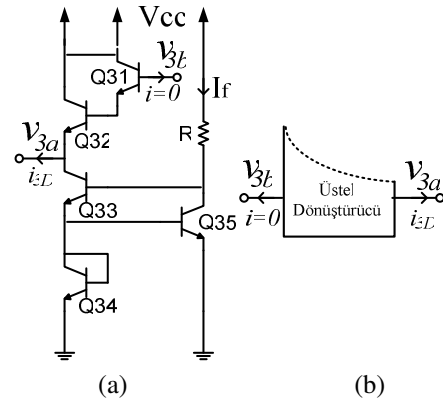
2.4 Üstel Alan

Üstel alan devre, doğrusal olmayan ortamdaki işareti tekrar doğrusal ortama taşıyan işlem bloğudur. Şekil 4'de üstel alan devre ve blok hali görülmektedir. Denklem 5'de de bu devreye ait uç denklemler verilmiştir.

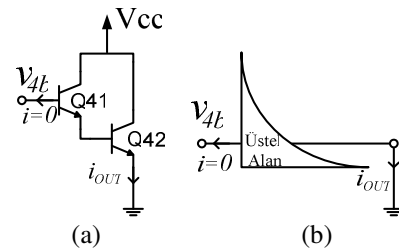
$$i_{OUT} = \sqrt{\beta I_S} e^{\frac{v_{4b}}{2V_T}} \quad (5)$$



Şekil 2:(a) Seviye öteleyen devre (b) Blok gösterimi



Şekil 3(a): Üstel dönüştürücü devre (b) Blok gösterimi



Şekil 4:(a) Üstel alan devre (b) Blok gösterimi

2.5 Logaritmik Ortam Süzgeç Devresi

Temel işlem bloklarının uç denklemleri ile tanımlanmasından sonra Denklem 6'da görülen transfer fonksiyonundan durum uzayı yöntemi kullanılarak devre denklemleri elde edilecektir. Bu devre denklemleri temel işlem blokları ile gerçekleştirilecektir. Transfer fonksiyonuna ait durum uzayı denklemleri Denklem 7'de verilmiştir.

$$\frac{i_{OUT}}{i_{IN}} = \frac{\omega_0}{s + \omega_0} \quad (6)$$

$$\begin{aligned} \dot{x} &= -\omega_0 x + \omega_0 u \\ y &= x \end{aligned} \quad (7)$$

Burada, 'x' durum değişkeni, 'u' giriş işareti, 'y' çıkış işareti, ' ω_0 ' kesim frekansdır.

Durum değişkeninin ve giriş işaretinin Denklem 8'de görüldüğü gibi bir aktarım fonksiyonu ile eşlenmesi ve Denklem 9'da verilen yaklaşımın kabul edilmesiyle Denklem 7'deki durum denklemleri Denklem 10'daki devre denklemleri haline gelir [1,2,9].

$$x = \sqrt{\beta} I_S e^{\frac{v_x}{2V_T}}, u = \sqrt{\beta} I_S e^{\frac{v_o}{2V_T}} \quad (8)$$

$$2\omega_0 C V_T = \sqrt{\beta} I_S e^{\frac{v_f}{2V_T}} = I_f \quad (9)$$

$$C \dot{v}_{1x} = -I_f + \sqrt{\beta} I_S e^{\frac{v_o + V_f - v_x}{2V_T}} \quad (10a)$$

$$y = \sqrt{\beta} I_S e^{\frac{v_x}{2V_T}} \quad (10b)$$

Denklem 10a'yı (Kısım 2.3'te verilen) üstel dönüştürücü bloğunun a ucunu v_x gerilimine b ucunu $v_o + V_f$ gerilimine eşitleyerek ve a ucuna diğer bacağı topraklanmış bir kondansatör bağlayarak gerçekleştirilebilir. Bu durumda Denklem 11'deki eşitlikler elde edilir.

$$\begin{aligned} i_{3D} &= i_C = C \dot{v}_x \\ v_{3b} &= v_o + V_f \\ v_{3a} &= v_x \end{aligned} \quad (11)$$

Üstel dönüştürücünün b ucuna iki gerilimin toplamından oluşmaktadır. Üstel dönüştürücünün b ucuna (Kısım 2.2'de verilen) seviye öteleyen blok bağlanırsa i_{2D1} akımı sifıra eşit olur ve seviye öteleyen bloğun uçlarının gerilim farkı V_f 'ye eşit olur.

$$i_{2D1} = 0 \Rightarrow v_{2a} - v_{2b} = V_f \quad (12)$$

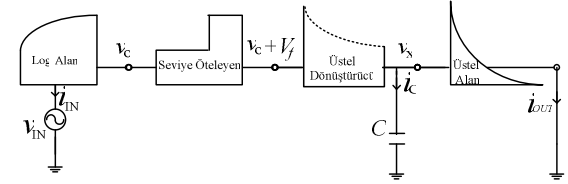
Seviye öteleyen bloğun a ucuna (Kısım 2.1'de verilen) logaritma alan devre bağlanırsa i_{1D} akımı sifıra eşit olur. Giriş akımını akıtacak giriş gerilim kaynağı bağlandığında logaritma alan devrenin a ucuna v_o gerilimine eşit hale gelir.

$$u = i_{1D}, i_{1D} = 0 \Rightarrow v_o = v_{1a} \quad (13)$$

Diğer taraftan çıkış fonksiyonu olan Denklem 10b'yi yerine getirmek için üstel dönüştürücü devrenin b ucuna (Kısım 2.4'te verilen) üstel alan devre bağlanır. Böylece üstel dönüştürücü bloğunun a ucu ile üstel alan bloğun b uçlarının gerilimleri eşit olur.

$$\begin{aligned} y &= \sqrt{\beta} I_S e^{\frac{v_{3a}}{2V_T}} \\ v_{3a} &= v_{4b} \end{aligned} \quad (14)$$

Şekil 5'de görüldüğü gibi verilen bloklar uygun olarak bağlanırsa Denklem 6'da görülen transfer fonksiyonunu gerçekleyen devre elde edilmiş olur.



Şekil 5: Birinci derece logaritmik ortam süzgecinin blok yapısı

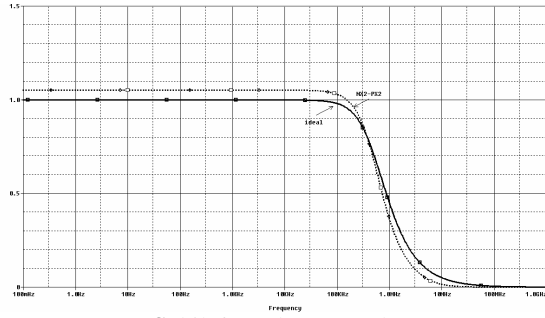
3. BENZETİM

Tasarlanan devre üç adet direnç, bir tane kondansatör ve BJT elemanlarından [1] oluşmaktadır. Kullanılan dirençlerin değeri 469K Ω , kondansatörün değeri 62pF, besleme gerilimi ise 6 voltur. Seçilen bu değerler ile Denklem 9 dikkate alındığında DC kutuplama akımı I_f 'nin değerinin 10 μ A, kesim frekansının da 500kHz olduğu ortaya çıkar.

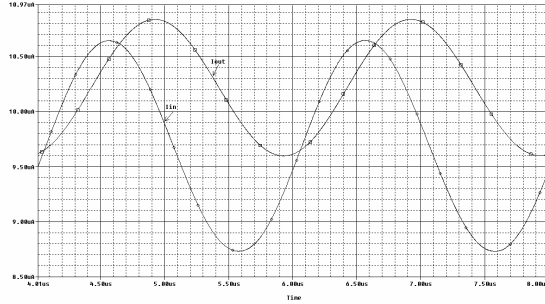
Tasarlanan devrenin öncelikle frekans cevabı incelenmiştir. Elde edilen sonuçlar PSpice'da ileri yön akım kazancının 10000 yapıldığı varsayılan transistör kullanılarak elde edilen karakteristiklerle, Şekil 6'da görüldüğü gibi, karşılaştırılmıştır.

Zaman ortamı incelemesi olarak devre kesim frekansı civarlarında sürülmüş giriş ve çıkış akım değerleri Şekil 7'de sunulmuştur.

Süzgeç devresinin ürettiği gürültü, alçak geçiren karakteristiğinde ve iletim bandı kazancı yaklaşık 132 pA/ \sqrt{Hz} olarak tespit edilmiştir.



Şekil 6: Frekans cevabı



Şekil 7: Zaman ortamı çıktısı

Devrenin girişine farklı AC akım değerlerini elde edecek gerilim değerleri ile beslenerek çıkış akımı üzerindeki bozulma oranları tespit edilmiştir. Sonuçlar Tablo 1'de sunulmuştur.

Tablo 1: Farklı giriş akımlarına için % toplam harmonik bozulma oranları

I_{in-p}	THD %
1 μ A	0.5485
2 μ A	0.9465
4 μ A	1.9867
8 μ A	5.3291

4. SONUÇLAR

Bu çalışmada, temel blokların her biri bağımsız olarak farklı işlevleri yerine getirmek için tasarlanmıştır. Tasarımda en az sayıda pasif eleman kullanılmıştır. Bu da devrenin güç tüketimini azaltmıştır.

Devrenin frekans cevabı incelendiğinde; ideal cevaba göre iletim bandı kazancında yaklaşık %4 civarında artma meydana geldiği, kesim frekansında çok fazla değişme olmadığı görülmektedir. Devrenin ürettiği gürültü büyüklüğünün ve frekans cevabındaki kaymaların kabul edilebilir sınırlar içinde kaldığı söylenebilir.

Zaman ortamı çıktıları ve farklı giriş akımı tepe değerlerine göre oluşan % toplam harmonik bozulma oranları incelendiğinde giriş akımının değeri ile bozulmanın doğru orantılı olduğu bir defa daha görülmüştür.

Devrenin giriş işareti olarak akımın kullanılması, devre denklemlerinin akım tabanlı olması ve transfer fonksiyonunun A/A oranında ifadesiyle devredeki baskın büyüklük akım olur. Böylece, devrenin girişinde gerilim kaynağı görülmesine rağmen, devre akım modlu olarak kabul edilebilir.

Temel işlem bloklarının uygun olarak bağlanması ile yüksek dereceli ve karmaşık devreler bu sistematik tasarım basamakları takip edilerek gerçekleştirilebilir.

TEŞEKKÜR

Bu çalışma 105E088 nolu TÜBİTAK Kariyer projesi tarafından desteklenmiştir. Katkılarından dolayı TÜBİTAK EEEAG'ye teşekkür ederiz.

KAYNAKLAR

- [1]. Frey, D. R., Log-Domain Filtering: An Approach to Current-Mode Filtering, IEE Proceedings-g, Vol. 140, No.6, December 1993.
- [2]. Frey, D. R., State-Space Synthesis and Analysis of Log-Domain Filters, IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, Vol. 45, No.9, 1998.
- [3]. Yang, F., Enz, C. and Van Ruymbeke, G., Design of Low-Power and Low-Voltage Log-Domain Filters, Proc. IEEE ISCAS, vol. 1, 117-120, 1996.
- [4]. Punzerbeger, M. And Enz, C., Log-Domain Filters for Low-Voltage Low-Power Applications, Proc. Int. Workshop Low Power RF Integrated Circ., 1999
- [5]. Psychalinos, C. and Vlassis, S., On the Exact Realization of Log-Domain Elliptic Filters Using the Signal Flow Graph Approach, IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, Vol. 49, No.12, 2002.
- [6]. Roberts, G. W. and Leung, V. W., Design and Analysis of Integrator-Based Log-Domain Filter Circuits, Kluwer Academic Publishers, ISBN: 079238699, New York, 2002.
- [7]. Kuntman, H. H., Analog Tümdüvve Tasarımı, Birsen Yayınevi, ISBN 975-511-190-5, İstanbul, 1998.
- [8]. Sedra, A. S., Smith, K. C., Microelectronic Circuits, Third Edition Oxford University Pres, 646-662 p., New York 1991.
- [9]. Arslanalp, R. ve Tola, A. T., Logaritmik Ortam süzgeçlerinde iletim bandı kazancının darlington yapı kullanılarak iyileştirilmesi, IEEE SİU 2006 IEEE 14. Sinyal İşleme ve İletişim Uygulamaları Kurultayı 17-19 Nisan 2006, Antalya Türkiye.