

ELEKTRİK CİHAZLARININ TESTİ İÇİN BENZETİM-UYARTIM (SIMULATION-STIMULATION) ARAYÜZÜ VE BUNUN KARARLILIK ANALİZİ

Saffet AYASUN

Elektrik-Elektronik Mühendisliği Bölümü
Mühendislik-Mimarlık Fakültesi
Niğde Üniversitesi, 51100, Niğde
e-posta: sayasun@nigde.edu.tr

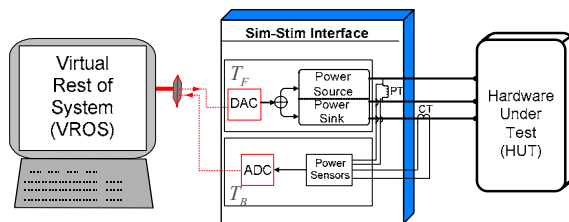
Anahtar sözcükler: Devreler ve Sistemler, Sim-Stim Arayüzü, Zaman Gecikmesi, Kararlılık

ABSTRACT

This paper presents Simulation-Stimulation (Sim-Stim) interface that integrates hardware with software in order to perform hardware-in-the-loop studies for testing and developing new hardware components. In this study, based on some assumptions a relatively easy model of Sim-Stim interface whose critical parameters are sampling period and time delay is developed to analyze the stability. The interface is modeled as a two-port active circuit that integrates two analog subsystems; and the dynamics of the over all system are described by time-delayed differential equations. The developed interface model is applied to a linear circuit and closed-loop stability is studied theoretically. Finally, theoretical results are verified using MATLAB/Simulink.

1. GİRİŞ

Benzetim-Uyartım (Simulation-Stimulation) arayüzü mevcut elektrik donanımını, değişik çalışma koşulları altında performansını tespit etmek için bilgisayar programına bağlayan bir ünedir. Şekil-1’de gösterildiği üzere Sim-Stim ünitesi, test edilecek motor, jeneratör gibi ekipmanları (Hardware Under Test-HUT); bunların gerçek hayatta bağlı olduğu elektrik dağıtım sisteminin bilgisayar ortamında bulunan modeline (Virtual Rest Of the System-VROS) entgre eden hibrid bir arayüzdür. Başka bir ifadeyle, Sim-Stim arayüzü analog olan HUT sistemini dijital olan VROS sistemine bağlayan bir birimdir. Şekil-1’de gösterildiği üzere, Sim-Stim arayüzünde, sensörler, digital-analog çevirici (DAC), analog-digital çevirici (ADC) ve güç kaynağı olarak kullanılan güç elektroniği invertörü bulunmaktadır.



Şekil 1 Sim-Stim arayüzünü gösteren test ünitesi

Şekil-1’de verilen test ünitesinin çalışması şu şekilde özetlenebilir. HUT sistemine ait akım, gerilim ve güç gibi analog sinyaller ölçülür. Bu değerler, ADC ile digital sinyallere dönüştürülerek, HUT’un gerçekte bağlı olduğu dağıtım sisteminin bilgisayar modeline (VROS) dijital (örneklenmiş) giriş sinyali olarak verilir. VROS’da bulunan bilgisayar programı bu giriş sinyallerini modelde kullanarak dijital bir kontrol sinyali oluşturur. Bu sinyal daha sonra DAC tarafından analog sinyale çevrilerek HUT’u besleyen invertöre kontrol sinyali olarak gönderilir.

Şekil-1’de verilen sistem; analog HUT, dijital VROS ve Sim-Stim ünitesinden oluşan kapalı çevrim hibrid bir dinamik sistemdir. Bilgisayar kontrollü sistemlerin yaygınlaşmasına paralel olarak, hibrid dinamik sistemlerin modellenmesi ve analizine olan ilgi artmaktadır. Hibrid dinamik sistem modeli, endüstriyel üretim, haberleşme ağları [1], elektrik güç sistemleri [2], prototip ürün geliştirilmesi [3], bilgisayar destekli ve internet ağı üzerinden kontrol [4-7] gibi konularda yaygın olarak kullanılmaktadır. Şekil-1’deki verilen hibrid sistem kapalı çevrim bir sistem olduğundan, farklı çalışma koşulları altında sistem kararlılığının muhafaza edilmesi en önemli sorunlardan biridir. Sim-Stim ünitesine ait bazı parametreler tüm sistemin kararlılığını olumsuz yönde etkileyebilir. Bunlardan en önemli iki parametre, ADC’nın örnekleme periyodu ve haberleşme gecikmesi ile VROS’daki geçecek simülasyon süresinden kaynaklanan gecikme zamanıdır.

Bu çalışmada, parametreleri örnekleme periyodu ve zaman gecikmesi olan ve kararlılık analizlerinin teorik olarak yapılmasına imkan veren ideal bir Sim-Stim arayüz modeli geliştirilmiştir. Geliştirilen bu model (h, τ) -Sim-Stim arayüzü olarak adlandırılmıştır. Daha sonra bazı varsayımlar yapılarak tüm sistem, zaman gecikmeli lineer durum-uzay denklemi şeklinde modellenmiş ve sistemin kararlılığını kaybetmeden tolere edebileceği maksimum zaman gecikmesinin formülü elde edilmiştir. Geliştirilen model ve teorelinin uygulaması lineer bir sistem kullanılarak gösterilmiştir.

2. İDEAL SIM-STIM ARAYÜZÜ

Şekil-1’de verilen Sim-Stim arayüzünün kararlılık analizlerinde kullanılabilecek bir matematiksel modelini elde etmek için çeviricilerin yapısı konusunda bazı varsayımlarda bulunmak zorunludur. Bu amaçla ADC’nin herhangi bir yaklaşıklık hatası içermeyen ve örnekleme periyodu (h) olan ideal bir örnekleme olduğu varsayılmıştır. Diğer yandan DAC’nin ise pratikte çok kullanılan sıfırıncı dereceden bir tutucu (Zero-order-hold, ZOH) devre olduğu varsayılmıştır. Son olarak güç kaynağı ise ideal bir gerilim kaynağı olarak modellenmiştir.

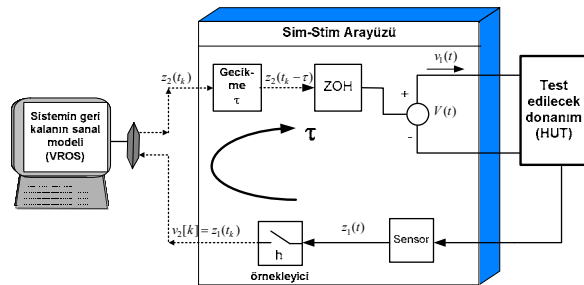
Bu varsayımlara dayanarak geliştirilen Sim-Stim arayüzü Şekil-2’de gösterilmiştir. Ölçümlerden ve VROS’da yapılan simülasyondan dolayı oluşacak toplam zaman gecikmesi (τ) ile ifade edilerek modele dahil edilmiştir. Arayüzün parametreleri örnekleme periyodu (h) ve zaman gecikmesi (τ) olduğundan, geliştirilen bu arayüz (h, τ)-Sim-Stim arayüzü olarak adlandırılmıştır. Şekil-2’de gösterildiği üzere ADC ve DAC’lerin çıkışlarını temsil eden v_1 ve v_2 sinyalleri ise aşağıdaki biçimde ifade edilebilir:

$$v_1(t^+) = z_2[kh - \tau] \times p(t), \quad t \in \{kh + \tau, k = 0, 1, 2, \dots\} \quad (1)$$

$$v_2[k] = z_1(t_k), \quad t_k = kh, \quad k = 0, 1, 2, \dots \quad (2)$$

Burada, $v_1(t^+)$ sadece $kh + \tau$ anlarında değişen DAC’nin çıkışındaki parçalı-sürekli gerilim sinyalidir. $p(t) = [u(t) - u(t - \tau)]$ ise genişliği örnekleme periyodu olan birim darbe sinyalini ifade etmektedir. Geliştirilen bu model kullanılarak, örnekleme periyodu (h) ve zaman gecikmesi (τ) cinsinden Şekil-2’de verilen VROS, Sim-Stim arayüzü ve HUT’dan oluşan kapalı-çevrim hibrid dinamik sistemin kararlılık analizleri kolaylıkla yapılabilir.

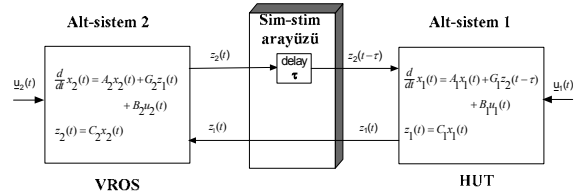
Şekil-2’deki hibrid sistemin kararlılık analizi VROS ve HUT altsistemlerinin matematiksel modellerine bağlı olarak ayrık yada sürekli zamanda yapılabilir. Bu çalışmada sürekli zamandaki analiz yöntemleri kullanılarak zaman gecikmesinin kararlılığa olan etkisi araştırılmıştır. Ayrık zamanda yapılan analizler [8] nolu referansda sunulmuştur.



Şekil 2 (h, τ)-Sim-Stim arayüzünü gösteren kapalı-çevrim hibrid dinamik sistem

3. SÜREKLİ ZAMANDA KARARLILIK ANALİZİ

Sürekli zamanda analiz yapabilmek için Şekil-2’de verilen dinamik sistemin sürekli zaman modelinin geliştirilmesi gerekmektedir. Şekil-2’deki test edilecek donanım (HUT) analog olduğundan, bu donanımın dinamiği diferansiyel denklemlerle ifade edilebilir. Diğer yandan, test edilecek donanımın bağlı olacağı sistemin sanal modelinin (VROS) fark (ayrık) denklemleri ile ifade edilmesi gerekmektedir. Fakat, eğer ADC’de kullanılan örnekleme periyodu, HUT’a ait en büyük zaman sabitine kıyasla çok küçükse ise örnekleme etkisi ihmal edilebilir. Böylece sanal sistem (VROS) ayrık denklemler yerine HUT’a benzer şekilde diferansiyel denklem ile modellenebilir. Bu durumda örnekleme periyodu (h) Sim-Stim arayüz modelinde yer almayacaktır. Başka bir ifadeyle, Sim-Stim arayüzü, diferansiyel denklemlerle modellenmiş iki analog sistemi birbirine bağlayan ve parametresi sadece zaman gecikmesi (τ) olan bir blok biçiminde modellenecektir. VROS (altsistem-2) ve HUT (altsistem-1)’in lineer diferansiyel denklemlerle modellendiği sistemin blok diyagramı Şekil-3’de verilmiştir.



Şekil 3 Zaman gecikmeli lineer sistem

Şekil-3’de verilen sistem zaman gecikmeli lineer dinamik bir sistemdir. Her iki altsistem kararlı olsa bile, aralarındaki zaman gecikmesi (τ)’dan dolayı, sistemin tümü belirli τ değerlerinde kararsız hale gelebilir. Şekil-3’deki sistem aşağıda verilen durum uzay denklemi ile modellenmektedir.

$$\begin{aligned} \frac{d}{dt} x(t) &= A_0 x(t) + A_d x(t - \tau) + Bu(t) \\ z(t) &= Cx(t) \end{aligned} \quad (3)$$

Burada; sistem matrisleri

$$\begin{aligned} A_0 &= \begin{bmatrix} A_1 & 0 \\ G_2 C_1 & A_2 \end{bmatrix}; \quad A_d = \begin{bmatrix} 0 & G_1 C_2 \\ 0 & 0 \end{bmatrix}; \\ B &= \begin{bmatrix} B_1 & 0 \\ 0 & B_2 \end{bmatrix}; \quad C = \begin{bmatrix} C_1 & 0 \\ 0 & C_2 \end{bmatrix} \end{aligned} \quad (4)$$

biçiminde tanımlanmaktadır.

Literatürde, denklem (3)’de verilen zaman gecikmeli diferansiyel denklem ile modellenen sistemlerin kararlılığını incelemek için geliştirilen değişik metodlar mevcuttur [9-11]. Denklem (3)’de verilen sistemin kararlı olabilmesi için, bu sisteme ait karakteristik denklemin bütün köklerinin kompleks düzlemin sol yarı bölgesinde bulunması zorunludur.

Bu sisteme ait karakteristik denklem, zaman gecikmesi (τ)'nın bir fonksiyonu olup aşağıdaki biçimde ifade edilebilir.

$$\Delta(s, \tau) = P(s) + Q(s)e^{-s\tau} = 0 \quad (5)$$

Burada, s kompleks frekans değişkeni, $P(s)$ ve $Q(s)$, s 'nin fonksiyonu olan reel katsayılı polinomlardır.

Denklem (5)'de verilen karakteristik polinom üstel bir terim içerdiğinden sonsuz adet köke sahiptir. Bu köklerden bazıları zaman gecikmesi (τ) arttıkça kompleks düzlemde hareket etmeye başlarlar ve sonlu bir $\tau > 0$ değerinde sanal eksen $j\omega$ 'yı keserek kompleks düzlemin sağ yarı bölgesine geçebilirler. Başka bir ifadeyle, sistem bazı sonlu $\tau > 0$ değerleri için kararsız hale gelebilir. Köklerin $j\omega$ eksenini kestiği τ^* değerinde sistem sınırda karardır. Sistemin kararlılığını kaybetmeden dayanabileceği bu maksimum gecikme değeri aşağıdaki analitik ifade kullanılarak hesaplanabilir [11].

$$\tau^* = \frac{1}{\omega_k} \tan^{-1} \left(\frac{\text{Im} \left\{ \frac{P(j\omega_k)}{Q(j\omega_k)} \right\}}{\text{Re} \left\{ -\frac{P(j\omega_k)}{Q(j\omega_k)} \right\}} \right) \quad (6)$$

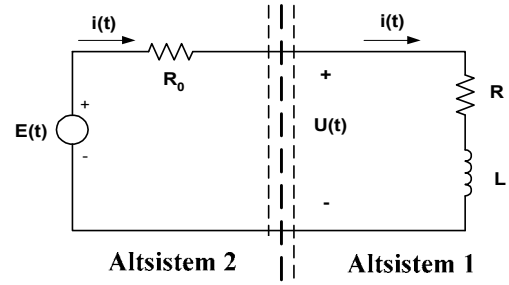
Burada ω_k

$$W(\omega^2) = P(j\omega)P(-j\omega) - Q(j\omega)Q(-j\omega) = 0 \quad (7)$$

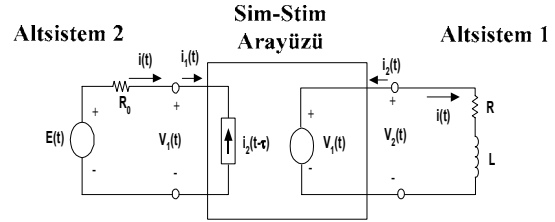
polinomunun reel ve pozitif olan bir köküdür. Eğer denklem (7)'de verilen polinomun reel ve pozitif olan bir kökü mevcut değil ise, bu durumda sistem zaman gecikmesinin $\tau \geq 0$ her değeri için karardır. Başka bir ifadeyle, zaman gecikmesindeki artış sistemi hiçbir zaman kararsız hale getirmemekte ve sistem τ 'dan bağımsız olarak her zaman kararlı olmaktadır.

4. LİNEER DEVRE UYGULAMASI

Bu bölümde, Şekil-4'de verilen lineer devre kullanılarak zaman gecikmesinin sistem kararlılığına olan etkisi önce teorik olarak analiz edilmiş ve bulunan sonuçlar Matlab/Simulink [12] kullanılarak doğrulanmıştır. Şekil-4 de gösterildiği üzere, verilen lineer devre iki altsisteme ayrılmıştır. Bunlardan, RL empedansı test edilecek donanım (HUT) olarak seçilerek altsistem-1 olarak adlandırılmıştır. Bu empedansın bağlı olduğu DC kaynak ve buna seri bağlı olan direnç R_0 sistemin geri kalan kısmı olarak düşünülmüş ve altsistem-2 olarak adlandırılmıştır. Bu çalışmada kullanılan varsayımlara dayanarak Sim-Stim arayüzü bağımlı kaynaktan oluşan 2-terminalli aktif bir analog devre olarak tasarlanmıştır. Altsistem-1'i altsistem-2'ye bağlayan bu arayüzü içeren devre Şekil-5'de gösterilmiştir. Zaman gecikmesi (τ) arayüzün bir parametresi olarak Şekil-5'deki zaman gecikmeli sistemin kararlılığını etkileyecektir.



Şekil 4 DC kaynaktan beslenen endüktif bir sistem



Şekil 5 Analog Sim-Stim arayüzünü içeren zaman gecikmeli lineer devre

4.1 Zaman Gecikmesinin Teorik Olarak Bulunması

Şekil-5'deki analog Sim-Stim arayüzünü içeren zaman gecikmeli sistemin dinamiği aşağıdaki diferansiyel denklem ile tanımlanmaktadır.

$$\frac{di_2(t)}{dt} = -a i_2(t) - a_d i_2(t - \tau) + b E(t) \quad (8)$$

Burada $a = R/L$, $a_d = R_0/L$, $b = -1/L$ 'dir.

Denklem (6)'da verilen formül kullanılarak (8)'de verilen sistemin hangi τ değeri için kararsız hale geldiği ve bu değer için $a = R/L$ ve $a_d = R_0/L$ sistem parametrelerine göre nasıl değiştiği bulunabilir. Denklem (8) ile tanımlanan sistemin karakteristik denklemi aşağıdaki biçimdedir.

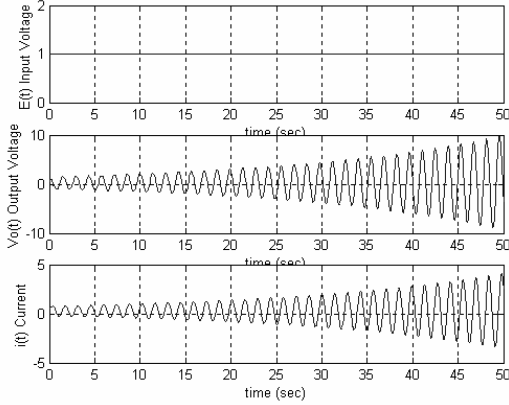
$$\Delta(s, \tau) = s + a + a_d e^{-s\tau} = 0 \quad (9)$$

Bu denklem, denklem (5) ile karşılaştırıldığında $P(s) = s + a$ ve $Q(s) = a_d$ olduğu görülmektedir. elde edilir. Bunları kullanarak denklem (7)'deki polinom

$$W(\omega^2) = \omega^2 + a^2 - a_d^2 = 0 \quad (10)$$

biçiminde olacaktır. Bu polinomun iki adet kökü ise $\omega_{1,2} = \pm \sqrt{a_d^2 - a^2}$ şeklindedir. Bu iki kökün sıfırdan farklı reel sayı olması için $a_d > a$ olmak zorundadır. Başka bir ifadeyle $R_0 > R$ olmalıdır. Eğer $a_d \leq a$ (yada $R_0 < R$) olursa denklem (10)'nun reel bir kökü bulunamaz. Bunun anlamı ise sistemin zaman gecikmesinin değerinden bağımsız olarak her sonlu $\tau \geq 0$ değeri için kararlı olmasıdır. $a_d > a$ durumu için sistemin kararlılığını kaybetmeden dayanabileceği maksimum gecikme değeri denklem (6)'yı kullanarak aşağıdaki ifade biçiminde bulunur.

Şekil 9 $a = 2$, $a_d = 5$ ve $\tau = 0.435$ sn için sistemin sınırdaki kararlı olduğunu gösteren birim basamak tepkisi



Şekil 10 $a = 2$, $a_d = 5$ ve $\tau = 0.45$ sn için sistemin kararsız olduğunu gösteren birim basamak tepkisi

Tablo 1 Teori ve simülasyon sonuçları

a_d	Gecikmenin Büyüklüğü (sn)		Hata (%)
	Teori	Simülasyon	
3	1.0288	1.037	0.797
4	0.6046	0.608	0.562
5	0.4326	0.435	0.689
6	0.3378	0.340	0.651
7	0.2774	0.280	0.937
8	0.2354	0.2378	1.019
9	0.2045	0.2061	0.783
10	0.1809	0.1819	0.553

Son olarak kararsızlık durumunu göstermek amacı ile gecikme zamanı $\tau = 0.45$ sn seçilmiştir. Elde edilen simülasyon sonucu Şekil-10'da verilmiştir. Bu şekilden görüldüğü üzere osilasyonlar artarak devam ettiğinden bu gecikme zamanı için sistem kararsız hale gelmektedir.

Ayrıca, Şekil-6'da $a = 2$ için maksimum gecikmenin a_d 'ye göre verilen değişimi simülasyon yöntemi ile de elde edilebilir. Tablo 1 elde edilen bu gecikme değerlerini vermekte ve teorik olarak bulunanlarla karşılaştırmaktadır. Tablodan görüldüğü üzere teori ile smülasyon sonuçları arasındaki yüzde hata en fazla %1.019 olup, oldukça düşük değerdedir.

5. SONUÇ

Bu çalışmada, donanım testi amacı ile tasarlanan ve analog bir sistemi digital bilgisayar ortamına bağlayacak olan Benztim-Uyartım (Sim-Stim) arayüzü sunulmuştur. Arayüzü ve birbirine bağladığı altsistemleri bir bütün olarak sürekli zamanda modellemek için bazı varsayımlarda bulunulmuştur. Parametresi zaman gecikmesi olan iki terminalli analog bir Sim-Stim arayüzü geliştirilmiştir. Sürekli zamanda modellenen sistemin kararlılığını kaybetmeden dayanabileceği maksimum gecikme değerini hesaplamak için analitik bir formül

geliştirilmiştir. Geliştirilen Sim-Stim interface ve teori lineer bir elektrik devresine uygulanarak, zaman gecikmesinin sistemi nasıl kararsız hale getirdiği gösterilmiştir. Elde edilen teorik sonuçlar Matlab/Simulink ortamında geliştirilen model ile doğrulanmıştır.

KAYNAKLAR

- [1] P. J. Antsaklis, "A brief introduction to the theory and applications of hybrid systems," *Proc. of IEEE, Special Issue on Hybrid Systems: Theory and Applications*, vol. 88, no. 7, July 2000.
- [2] I. A. Hiskens and M. A. Pai, "Trajectory sensitivity analysis of hybrid systems," *IEEE Trans. on Circuits and Syst. I*, vol. 47, no. 2, pp. 204-220, Feb. 2000.
- [3] A. Monti, R. Dougal, B. Pettus, and S. Santi, "High level virtual prototyping with hardware in the loop," *Proc. of International Workshop on Virtual and Intelligent Measurement Systems*, Annapolis, MD, April 2000.
- [4] K. J. Astrom and B. Wittenmark, *Computer Controlled Systems: Theory and Design*, 3rd Edition, Englewood Cliffs, NJ, Prentice-Hall, 1997.
- [5] W. Zhang, M. S. Branicky, and M. Phillips, "Stability of networked-control systems," *IEEE Control System Magazine*, pp.84-99, Feb. 2001.
- [6] H. S. Park, Y. H. Kim, D. Kim, and W. H. Kwon, "A Scheduling method for network-based control systems," *IEEE Transactions on Control Systems Technology*, vol. 10, no. 3, pp. 318-330, May 2002.
- [7] G. C. Walsh, H. Ye, and L. G. Bushnell, "Stability analysis of networked control systems," *IEEE Transactions on Control Systems Technology*, vol. 10, no.3, pp. 438-446, May 2002.
- [8] S. Ayasun, R. Fischl, and S. Vallieu, "Simulation-stimulation interface for power hardware in-the-loop studies," *Proc. Of the MedPower 2002 Conference*, Nov. 4-6, 2002, Athens, Greece.
- [9] V. B. Kolmanovskii, S. I. Niculescu, and K. Gu, "Delay effects on stability: A survey," *Proc. of 38th IEEE Conference on Decision and Control*, pp. 1993-1998, Phoenix, AZ, Dec., 1999.
- [10] L. Dugard and E. I. Verriest, *Stability and Control of Time-delay Systems*, Springer-Verlag, 1997.
- [11] K. Walton and J. E. Marshall, "Direct method for TDS stability analysis," *IEE Proc. D*, Vol. 34, pp. 101-107, 1987.
- [12] *SIMULINK, Model-Based and System-Based Design, Using Simulink*, MathWorks Inc., 2000.