# **Comparison of the Full Bridge PSPWM DC-DC Converters**

A. Faruk BAKAN, Hacı BODUR, İsmail AKSOY, Nihan ALTINTAŞ

Elektrik Mühendisliği Bölümü

Yıldız Teknik Üniversitesi

fbakan@yildiz.edu.tr, bodur@yildiz.edu.tr, iaksoy@yildiz.edu.tr, naltin@yildiz.edu.tr, altin@yildiz.edu.tr, bodur@yildiz.edu.tr, bodu

# Özet

Bu çalışmada, literatürde mevcut olan Faz Kaymalı Darbe Genişlik Modülasyonlu (PSPWM) DC-DC dönüştürücüler, aynı şartlar altında incelenerek kayıplar ve verim açısından karşılaştırılmıştır. Temel PSPWM DC-DC dönüştürücü devresi ile bu devrenin problemlerini çözmek üzere geliştirilen bazı devreler, PROTEUS programi kullanılarak incelenmistir. Simülasyonlarda, tek fazlı bir kaynak makinasının uygulaması referans alınarak, giriş gerilimi V<sub>dc</sub>=300 V, çıkış akımı  $I_0=160$  A, çıkış gerilimi  $V_0=24.77$  V ve çalışma frekansı  $f_S=100$  kHz olarak seçilmiştir. Simülasyon ile elde edilen veriler MATLAB ortamına aktarılmış, geliştirilen bir program vasıtasıyla güç ve verim değerleri hesaplanmış ve elde edilen sonuçlara göre dönüştürücü devreleri karşılaştırılmıştır.

# Abstract

In this paper, Phase Shift Pulse Width Modulated (PSPWM) DC-DC converters existing in the literature have been analyzed under the same operation conditions and compared in terms of losses and efficiency. Basic PSPWM DC-DC converter circuit and some other circuits developed in order to solve the problems of this basic circuit have been analyzed with PROTEUS program. In the simulations, by taking up the operation of a single-phase welding machine as a reference, following values have been selected: input voltage  $V_{dc}$ =300 V, output current  $I_O$ =160 A, output voltage  $V_0=24.77$  V and operating frequency  $f_S=100$  kHz. The data obtained with simulation has been transferred to the MATLAB environment, and by means of a program, power and efficiency values have been calculated, and the converter circuits have been compared according to the results.

# 1. Giriş

Bu çalışmada literatürde bulunan PSPWM DC-DC dönüştürücüler aynı şartlar altında incelenerek kayıplar ve verim açısından karşılaştırılmıştır. Simülasyonlarda temel devre [1-4] ile bu devrenin problemlerini çözmek üzere geliştirilmiş olan devreler [5-8] incelenmiştir. Devre simülasyonları PROTEUS programı kullanılarak gerçekleştirilmiştir. Simülasyon şartları nominal çalışma akımı 160 A olan tek fazlı bir kaynak makinası uygulamasına göre belirlenmiştir. Simülasyonlarda giriş gerilimi V<sub>dc</sub>=300 V, çıkış akımı I<sub>O</sub>=160 A, çıkış gerilimi  $V_0=24.77$  V ve çalışma frekansı f<sub>s</sub>=100 kHz seçilmiştir. Sürme sinyalleri arasındaki faz farkı çıkış gerilimi 24.77 V olacak şekilde ayarlanmış ve sürme işaretleri arasında veterli miktarda ölü zaman bırakılmıştır. Simülasyon programı ile elde edilen veriler MATLAB ortamına aktarılarak bir program vasıtasıyla gerekli güç ve verim hesapları yapılmış ve sonuçlar karşılaştırmalı olarak verilmistir.

Bu çalışma 107E149 nolu proje kapsamında TÜBİTAK tarafından desteklenmektedir.

# 2. PSPWM DC-DC Dönüştürücü Topolojilerinin Analizi ve Karşılaştırılması

Tam köprü dönüştürücülerde ortak olarak kesime girmedeki anahtarlama kaybı 0.58 mJ olan hızlı bir IGBT (IRG4PC50UD) kullanılmıştır. Yine ortak olarak kullanılan yüksek frekanslı güç transformatörünün özellikleri Tablo 1'de verilmiştir. Paralel kondansatör değeri ( $C_A$ // $C_B$  veya  $C_C$ // $C_D$ ) 10 nF olarak alınmıştır.

Tablo 1. Yüksek frekansl	güç	transformatörü	modeli
--------------------------	-----	----------------	--------

Dönüştürme Oranı	5:1
Primer Endüktansı	500 μH
Sekonder Endüktansı	40 µH
Kuplaj (M)	1
Primer direnci	5 mΩ
Sekonder direnci	1 mΩ

#### 2.1. PSPWM Topolojisi 1

Temel PSPWM devresi [1-4] Şekil 1'de ve simülasyon sonucları Sekil 2'de verilmistir. Bu devrede  $L_{K}=4 \mu H$ seçilmiştir. Uygulamada transformatörün kaçak endüktansının minimum değeri 1-2 µH civarında gerçekleştirilebilir. Bu endüktanstaki enerji paralel kondansatörleri deşarj etmek için yeterli olmalıdır. Rezonans endüktansı serbest dolaşım aralığında primerden akım geçerek iletim kayıplarının artmasına. bağıl iletim süresinde kayıp oluşarak çıkış geriliminin azalmasına ve çıkış geriliminde salınımlara neden Rezonans azaltılması olmaktadır. endüktansının durumunda paralel kapasitelerin deşarjı tam olarak sağlanamaz. Temel devrede transformatörün kaçak endüktansı yetmez ise ilave bir seri endüktans kullanılır. Geçici rejimde transformatörün doyuma gitmesini önlemek için seri bir kondansatör ( $C_{K}=3\mu F$ ) kullanılmıştır.



Şekil 1. Temel PSPWM Devresi



 $\begin{array}{l} \textbf{Sekil 2. Sol kol S}_{B} anahtarının akımı(I_{SB}), sol kol faz \\ gerilimi (V_{X}), sağ kol S_{D} anahtarının akımı (I_{SD}), sağ kol faz \\ gerilimi (V_{Y}), çıkış diyodu akımı (I_{D}) ve çıkış diyodu \\ gerilimi (V_{D}), fazlar arası gerilim (V_{XY}), seri kondansatör \\ gerilimi (V_{CK}), primer akımı (I_{P}), çıkış gerilimi (V_{O}) ve \\ sürme sinyalleri (V_{GA}, V_{GB}, V_{GC}, V_{GD}) \end{array}$ 

#### 2.2. PSPWM Topolojisi 2

Seri diyotlu ZCZVS PSPWM topolojisinin [5] devre şeması Şekil 3'te ve simülasyon sonuçları Şekil 4'te verilmiştir. Bu devrede primerde kullanılan seri kondansatör ile serbest dolaşım aralığında primer akımı sıfırlanır. Sol kolda iki diyot kullanılarak akımın yön değiştirmesi önlenir.



Şekil 3. Seri diyotlu ZCZVS PSPWM topolojisi



 $\begin{array}{l} \textbf{Sekil 4. Sol kol } S_{B} anahtarının akımı(I_{SB}), sol kol faz \\ gerilimi (V_{X}), sağ kol } S_{D} anahtarının akımı (I_{SD}), sağ kol faz \\ gerilimi (V_{Y}), çıkış diyodu akımı (I_{D}) ve çıkış diyodu \\ gerilimi (V_{D}) fazlar arası gerilim (V_{XY}), seri kondansatör \\ gerilimi (V_{CK}), primer akımı (I_{P}), çıkış gerilimi (V_{O}) ve \\ sürme sinyalleri (V_{GA}, V_{GB}, V_{GC}, V_{GD}) \end{array}$ 

Şekil 4'te nominal çalışma durumunda akımın sıfıra düşme süresinin 1.4 µs olduğu görülmektedir. Bu topolojide ZCS'yi sağlamak için gerekli olan süre maksimum bağıl iletim süresini sınırlamaktadır. Temel dönüştürücü ile aynı çıkış gerilimini sağlamak için transformatör dönüştürme oranının düşürülmesi gerekmekte dolayısıyla primerden daha yüksek akım geçerek dönüştürücü verimi azalmaktadır. Devrede seri diyotlar nedeniyle sol koldaki anahtarların aşırı gerilimlere maruz kalması, seri diyotların iletim gerilim düşümünden dolayı verimin azalması ve maksimum bağıl iletim süresinin sınırlı olması gibi dezavantajlar tespit edilmiştir. Sol koldaki elemanların iletime girme işlemi seri endüktans üzerinden olduğu için iletime girmedeki anahtarlama kaybı ihmal edilmiştir. Bu kaybın ihmal edilebilmesi için seri endüktansın yüksek seçilmesi gerekir. Bu durumda devre verimi düşer ve bağıl iletim süresindeki kayıp artar. Ayrıca sol kolda iletime girme ve sağ kolda kesime girme işlemlerindeki anahtarlama kayıpları verimin daha yüksek olmasını engellemektedir.

#### 2.3. PSPWM Topolojisi 3

Primerde doyumlu endüktans kullanılan ZCZVS PSPWM topolojisinin [6] devre şeması Şekil 5'te ve simülasyon sonuçları Şekil 6'da verilmiştir. Devrede kullanılan doyumlu endüktans modeli Tablo 2'de verilmiştir. Lineer endüktans yerine doyumlu endüktans kullanımı ile serbest dolaşım aralığında geçen akımın azaltılması hedeflenir. Transformatörün kaçak endüktansı minimum seçilerek seri bağlı bir kapasite kullanılır. Bu kapasite temel dönüştürücüde kullanılan kapasiteye göre daha küçük seçilir ve üzerinde daha yüksek bir gerilim oluşur. Serbest dolaşım aralığında seri kapasite sayesinde elde edilen ters gerilim primer akımının sıfırlanmasını sağlar. Primer akımı sıfıra düştükten sonra, ters yönde artmasını engellemek için kaçak endüktansa seri bir doyumlu endüktans kullanılır. Doyumlu endüktans ile akımın sıfırda kalması ve sol koldaki anahtarların ZCS ile kesime girmesi sağlanır. Bu topoloji sol kolda IGBT elemanlarının kullanılması açısından uygundur.



Şekil 5. Primerde doyumlu endüktans kullanılan ZCZVS PSPWM topolojisi.

Tablo.2. L<sub>SAT</sub> doyumlu endüktansı için kullanılan model

L	20 µH
L <sub>SAT</sub>	0.1 µH
I <sub>SAT</sub>	2 A
R	0.5 mΩ

Sağ kolda elemanların iletime girmesi ZVT ile sağlanır. Sağ kolda IGBT kullanımı için elemana ilave kapasite bağlanması ve ölü süre kontrolü yapılarak kesime girmedeki ZVS şartlarının iyileştirilmesi gerekir. Kesime girme işleminde sabit akım geçmekte iken sürme sinyali kesilerek IGBT'ye paralel bağlı kapasitenin lineer şarj olması sağlanır. Sol kolda elemanların iletime girme işleminde akımın yükselme hızı doyumlu endüktans ve kaçak endüktans ile sınırlandırılır ve ZCS ile iletime girme gerçekleşir. Ayrıca elemanın kaçak kapasitesi IGBT'nin kendi üzerinden desari olur. kacak kapasitesinin düşük olması nedeniyle bu kayıp ihmal edilir. Kesime girme işleminde akım önce sıfıra düşürülür daha sonra elemanın sürme sinyali kesilir. Böylece kesime girme işlemi ZCS ile sağlanır. Sol kolda iletime girme ve sağ kolda kesime girme işlemlerindeki anahtarlama kayıpları etkilidir.

Seri endüktansın artırılması ile sol koldaki iletim anahtarlama kayıpları düşer. Fakat bağıl iletim süresinin azalması nedeniyle iletim kayıpları ve akımın sıfıra düşme süresi artar. Seri bağlı kapasite bağıl iletim süresine bağlı olarak çıkış geriliminin azalmasına neden olur. Bu kapasitenin yüksek seçilmesi ile bu problem çözülebilir fakat akımın sıfıra düşme süresi artar. Bu devre topolojisinin avantajı diğer topolojilere göre sade ve basit olmasıdır. Doyumlu endüktansın ısınma probleminin çözülmesi durumunda tercih edilebilir.



Şekil 6. Sol kol S<sub>B</sub> anahtarının akımı(I<sub>SB</sub>), sol kol faz gerilimi (V<sub>X</sub>), sağ kol S<sub>D</sub> anahtarının akımı (I<sub>SD</sub>), sağ kol faz gerilimi (V<sub>Y</sub>), çıkış diyodu akımı (I<sub>D</sub>) ve çıkış diyodu gerilimi (V<sub>D</sub>), fazlar arası gerilim (V<sub>XY</sub>), seri kondansatör gerilimi (V<sub>CK</sub>), primer akımı (I<sub>P</sub>), çıkış gerilimi (V<sub>O</sub>) ve sürme sinyalleri (V<sub>GA</sub>, V<sub>GB</sub>, V<sub>GC</sub>,V<sub>GD</sub>)

# 2.4. PSPWM Topolojisi 4

Primerde ilave iki MOSFET ve bobin kullanılan PSPWM topolojisinin [7] devre şeması Şekil 7'de simülasyon sonuçları Şekil 8'de verilmiştir. Simülasyonda doyumlu endüktans için kullanılan model Tablo 3'te verilmiştir. PSPWM topolojisinde sol kolun ZVS ile çalışması belirli bir çıkış gücü aralığında gerçekleşir.



Şekil 7. İlave iki MOSFET ve bobin kullanılan PSPWM topolojisi



Şekil 8. Sol kol S<sub>B</sub> anahtarının akımı(I<sub>SB</sub>), sol kol faz gerilimi (V<sub>X</sub>), sağ kol S<sub>D</sub> anahtarının akımı (I<sub>SD</sub>), sağ kol faz gerilimi (V<sub>Y</sub>), çıkış diyodu akımı (I<sub>D</sub>) ve çıkış diyodu gerilimi (V<sub>D</sub>) fazlar arası gerilim (V<sub>XY</sub>), seri kondansatör gerilimi (V<sub>CK</sub>), primer akımı (I<sub>P</sub>), çıkış gerilimi (V<sub>O</sub>) ve sürme sinyalleri (V<sub>GA</sub>, V<sub>GB</sub>, V<sub>GC</sub>, V<sub>GD</sub>), fazlar arası gerilim (V<sub>XY</sub>) ile ilave devreden geçen akım (I<sub>AUX</sub>), IGBT'lerin sürme sinyalleri (V<sub>GA</sub>, V<sub>GB</sub>) ve ilave MOSFET'lerin sürme sinyallari (V<sub>GM1</sub>, V<sub>GM2</sub>).

Tablo 3. L<sub>SAT</sub> doyumlu endüktansı için kullanılan model

L	100 µH
L <sub>SAT</sub>	1 µH
I <sub>SAT</sub>	1 A
R	1 mΩ

Sol koldaki paralel kondansatörlerin şarj/deşarjı rezonans ile gerceklestiğinden seri endüktanstaki enerjinin bu kapasiteleri deşarj etmeye yetmesi gereklidir. Bu çalışmada sol koldaki ZVS şartlarını iyileştirmek için ilave bir devre kullanılmıştır. İlave devrede iki MOSFET, seri endüktans ve doyumlu endüktans kullanılmıştır. İlave devre yumuşak anahtarlama ile çalışmamaktadır. ZVS sartları iyilestirilmekte fakat ilave devredeki kayıplar verimi düşürmektedir. İlave devrenin hedefi sol koldaki IGBT elemanları (S<sub>A</sub>, S<sub>B</sub>) kesime girmeden önce V<sub>X</sub> noktasından çekilen I<sub>AUX</sub> akımını ZVS şartını sağlayacak değere yükseltmektir. Bu akım aynı zamanda IGBT'lerden geçmekte olup, ISB akımı değişimlerinde IGBT'lerin kesime girmeden önce akım stresine maruz kaldığı görülmektedir. IGBT'de oluşan akım stresi kesime girmedeki anahtarlama kayıplarını da artırmaktadır. İlave devrenin kullanılması sayesinde seri endüktansın azaltılması mümkün değildir. Aksi takdirde ölü sürenin çok küçültülmesi gerekir. İlave devre kontrol zorluğu ve maliyeti artırmasına rağmen beklenilen iyileşmeyi sağlamamaktadır.

# 2.5. PSPWM Topolojisi 5

İlave transformatör ve iki diyot kullanılan ZCZVS PSPWM topolojisinin [8] devre şeması Şekil 9'da gösterilmiştir. Simülasyonda yardımcı transformatör için kullanılan model Tablo 4'te verilmistir. Simülasyon sonuçları Şekil 10'da verilmiştir. Bu çalışmada temel devre ile birlikte bir yardımcı transformatör ve iki ilave diyot kullanılarak serbest dolaşım aralığında geçen primer akımının sıfırlanması hedeflenmiştir. Akımın sıfırlanma süresi yardımcı transformatörün dönüştürme oranına bağlıdır. Devrede serbest dolaşım aralığında primer akımını azaltacak yönde bir gerilim oluşturulur. Transformatör dönüştürme oranı ile trafo gerilimi değiştirilebilir. Yardımcı transformatörün gücü gerilime göre seçilir. Transformatör gerilimi arttıkça ilave diyotlardan geçen akım artar ve ZCS süresi azalır. Diyotlardan geçen akımın artması verimi, ZCS süresinin artması ise maksimum bağıl iletim süresini azaltır. İlave kayıpların oluşmaması için transformatör gücü, ana transformatör gücünün yaklaşık olarak 1/10'u seçilir. Bu durum ZCS süresini doğrudan etkiler.



Şekil 9. İlave transformatör ve iki diyot kullanılan ZCZVS PSPWM topolojisi.

Tablo 4. TR2 yardımcı transformatör modeli

Primer Endüktansı	500 µH
Sekonder Endüktansı	30 µH
Kuplaj (M)	1
Primer direnci	1 mΩ
Sekonder direnci	1 mΩ



 $\label{eq:second} \begin{array}{l} \textbf{Sekil 10. Simulasyon ile elde edilen sol kol S_B} \\ anahtarının akımı(I_{SB}), sol kol faz gerilimi (V_X), sağ kol S_D anahtarının akımı (I_{SD}), sağ kol faz gerilimi (V_Y), çıkış diyodu akımı (I_D) ve çıkış diyodu gerilimi (V_D), primer akımı (I_P), çıkış gerilimi (V_O) ve sürme sinyaller (V_{GA}, V_{GB}, V_{GC}, V_{GD}), fazlar arası gerilim (V_{XY}), ilave transformatörün sekonder gerilimi (V_{T2}-V_Y), primer akımı (I_P) ve ilave devreden geçen akım (I_{AUX}). \end{array}$ 

### 2.6. PSPWM Topolojilerinin Karşılaştırılması

Tam köprü PSPWM dönüştürücüler konusunda yapılan literatür çalışmalarının aynı şartlar altında incelenmesi ile elde edilen sonuçlar Tablo 5'te verilmiştir. Bu çalışmalar içinde verimi diğerlerinden çok yüksek olan bir topoloji tespit edilememiştir. Devre 4'ün verimi en düşük olup diğer devrelerin verimi değerleri birbirlerine oldukça yakındır. Temel devrenin verimi serbest dolaşım aralığında geçen akıma rağmen oldukça iyidir. Devre 2'de seri diyotların kullanılmasından dolayı sol kol kayıpları temel devreye göre daha yüksektir. Sağ kolda ise ZCS yönteminin iletim kayıplarını azaltıcı etkisi görülmektedir. Primerden serbest dolaşım aralığında geçen akımın sıfırlanması nedeniyle diğer kayıplarda (transformatörün bakır kaybı, v.b.) bir azalma görülmektedir. Buna rağmen verim temel devreye çok yakındır. Devre 2, 3 ve 5 temel devreye göre daha düşük bağıl iletim süresi ve düşük akımlarda sol kol rezonansının sağlanamadığı durumlarda avantajlı olabilir. Sol koldaki ZVS şartlarını iyileştiren 4 nolu devre sol koldaki iletim kayıplarını artırmaktadır. İlave devre kontrol zorluğu ve maliyeti artırmasına rağmen beklenilen iyileşmeyi sağlamamakta ek kayıplar nedeniyle devre verimini düşürmektedir. Literatürde geliştirilen devreler içinde uygulama açısından en elverişli olanı primerde doyumlu endüktans kullanılarak ZCZVS gerçekleştirilen 3 nolu devre olduğu görülmektedir. Bu devrenin sol ve sağ koldaki kayıpları diğer devrelere göre düşüktür. Bu devrede doyumlu endüktansın ısınması ile ilgili problemlerin çözülmesi gerekmektedir. Tüm devrelerde çıkış diyotlarındaki güç kayıpları oldukça yüksek görülmektedir. Bu kayıplar senkron doğrultucu yapısı kullanılarak azaltılabilir.

Tablo	5.	Devrel	lerin	karşıl	laştırıl	lması
-------	----	--------	-------	--------	----------	-------

	Devre 1	Devre 2	Devre 3	Devre 4	Devre 5	
Verim	92.45	92.47	93.01	89.12	92.67	%
Pg	4227	4224	4227	4470	4226	W
Toplam Kayıp	319.0	318.0	295.4	486.3	309.6	W
Sol Kol Kayıpları	73.0	92.6	68.8	101.0	61.5	W
Sağ Kol Kayıpları	75.4	59.8	60.5	75.5	77.9	W
D <sub>01</sub> ,D <sub>02</sub> Kayıpları	153.1	153.7	153.4	152.8	153.5	W
Diğer Kayıplar	17.4	11.9	12.6	157.1	16.7	W

## 3. SONUÇLAR

Bu çalışmada, literatürde mevcut olan temel PSPWM DC-DC dönüştürücü devresi ile bu devrenin problemlerini çözmek üzere geliştirilen bazı devreler, aynı şartlar altında PROTEUS programı ile MATLAB ortamında geliştirilen bir program kullanılarak incelenmiş ve karşılaştırılmıştır.

Primerde doyumlu endüktans kullanılan ZCZVS PSPWM topolojisinin uygulama açısından en elverişli devre olduğu görülmüştür. Bu devrenin sağ ve sol kollarındaki kayıpları diğer devrelere göre düşüktür. Ancak, bu devrede doyumlu endüktansın ısınması ile ilgili problemlerin çözülmesi gerekmektedir.

#### KAYNAKLAR

[1] J. A. Sabat'e, V. Vlatkovic, R. B. Ridley, F. C. Lee, and B. H. Cho, "Design considerations for high-voltage high-power fullbridge zero voltage-switching PWM converter,"in IEEE-APEC Conf. Rec., 1990, pp. 275–284.

[2] R. Redl, N. O. Sokal, and L. Balogh, "A novel soft-switching full-bridge dc/dc converter: Analysis, design considerations, and experimental results at 1.5 kW, 100 kHz,"IEEE Trans. Power Electron., vol. 6, pp. 408–418, July 1991.

[3] J. G. Cho, J. A. Sabat'e, and F. C. Lee, "Novel full bridge zero voltage-transition PWM dc/dc converter for high power applications," in IEEE-APEC Conf. Rec., 1994, pp. 143–149.

[4] R. Redl, L. Balogh, and D. W. Edwards, "Optimum ZVS full-bridge dc/dc converter with PWM phase-shift control: Analysis, design considerations, and experimentation,"in IEEE-APEC Conf. Rec., 1994, pp. 159–165.

[5] X. Ruan and Y. Yan,"A novel zero-voltage and zero-currentswitching PWM full-bridge converter using two diodes in series with the lagging leg," IEEE Trans. Industrial Electron., vol. 48, pp. 777–785, Aug. 2001.

[6] G. Hua, F. C. Lee, and M. M. Jovanovic, "An improved fullbridge zero-voltage-switched PWM converter using a saturable inductor,"IEEE Trans. Power Electron., vol. 8, pp. 530–534, Oct.1993.

[7] J.G. Cho,"IGBT Based Zero Voltage Transition Full Bridge PWM Converter For High Power Applications,"IEE Trans. Electr. Power Appl., vol.143, pp. 475-480, Nov.1996.

[8] S. Jeon, and G.H. Cho,"A zero-voltage and zero-current switching full bridge DC–DC converter with transformer isolation," IEEE Trans. Power Electron., vol. 16, pp. 573–580, Sept.2001.