

# BSIM MOSFET Model Parametrelerinin Ölçüm Yoluyla Belirlenmesine Yönelik Algoritmalar

Şuayb YENER<sup>1</sup>

Hakan KUNTMAN<sup>2</sup>

<sup>1</sup>Elektrik ve Elektronik Mühendisliği Bölümü, Sakarya Üniversitesi, 54050, Esentepe, Sakarya

<sup>2</sup>Elektronik ve Haberleşme Mühendisliği Bölümü, İstanbul Teknik Üniversitesi, 34469, Maslak, İstanbul

<sup>1</sup>e-posta: syener@sakarya.edu.tr

<sup>2</sup>e-posta: kuntman@itu.edu.tr

## Özetçe

Günümüzde erişilen modern MOSFET teknolojisi ile gerçekleştirilen gelişmiş tümdevre üretiminde, kanal boyu değerleri 50nm düzeylerine inmiştir. Yapıdaki karmaşıklık düzeyinin artışı ve yeni fiziksel mekanizmalarla karşılaşılması, tasarımcıları gelişmiş ortam ve algoritmalarla oluşturulan zorluk seviyeleri yüksek modellere yönelmiştir. Bu tür yüksek doğruluklu model gereksinimlerine yönelik geliştirilen BSIM3 modelinde kısa ve dar kanal etkileri gibi çok önemli olaylar iyi biçimde tanımlanmış, oluşturulan algoritmalar geniş boyutlandırma aracıyla doğru sonuç verecek şekilde tasarlanmıştır.

Bu çalışmada, BSIM3v3 MOSFET model eşitliklerinden parametrelerin çıkarımına yönelik algoritmalar oluşturulmuştur. Parametrelerin belirlenmesi için MATLAB programında model eşitliklerinin çözümüne yönelik programlar yazılmıştır. Oluşturulan programlar, TÜBİTAK 0.7µ test transistörlerinden alınan gerçek ölçüm sonuçlarına uygulanarak BSIM MOSFET model parametreleri belirlenmiştir. Çıkarımı gerçekleştirilen parametre değerleri kullanılarak SPICE programı ile transistör karakteristiklerinin elde edilmesine yönelik benzetimler yapılmış ve benzetim sonuçları ile gerçek karakteristiklere ilişkin sonuçlar karşılaştırılarak yöntemin başarımı belirlenmiştir.

## 1 Giriş

Yarıiletken teknolojisinin şaşırtıcı bir hızla gelişmeye devam ettiği günümüz dünyasında, yüksek hızda çalışan, düşük güç tüketen tümdevrelerin kullanıldığı, sayıları giderek artan uygulamalar yaşamının her alanında yerini almıştır. Bu tür gelişmiş teknolojiler için önemli noktalardan biri, yüksek kalitede devre tasarımıdır [1].

Devre benzetimleri, devre tasarımlarının en önemli aşamalarından biridir. Benzetim sonuçlarının doğruluğu ise transistör modellerinin doğruluğuna bağlıdır [2]. Bu bağlamda; günümüzde, gelişmiş yapıdaki elemanların doğru modellerinin oluşturulması, devre performansını doğru belirleyebilmek için her zamankinden daha önemli olmuştur. Yapıdaki karmaşıklık düzeyinin artışı ile yeni fiziksel mekanizmalarla karşılaşılması, tasarımcıları gelişmiş ortam ve algoritmalarla oluşturulan zorluk seviyeleri yüksek modellere yönelmektedir.

Devre benzetimleri için kompakt MOSFET modellerinin gelişimi ilk devre simülatörlerinin ortaya çıkışı ile başlamış, bu tarihten günümüze çok sayıda model ortaya çıkmıştır [1-3]. Genel olarak geliştirildikleri dönemde kısa ve dar kanal etkilerinin fiziksel tanımlaması yeterli düzeyde anlaşılabilir olduğundan MOS 1, 2 ve 3 gibi BSIM öncesi modellerde bu tür etkilere yönelik başarımlar sağlanamamıştır. BSIM3 modelinde ise, kısa ve dar kanal etkileri gibi çok önemli olaylar iyi biçimde tanımlanmış, ayrıca oluşturulan algoritmalar geniş boyutlandırma aracıyla doğru sonuç verecek şekilde tasarlanmıştır [1,4].

Bu çalışmada, BSIM MOSFET model parametrelerinin ölçüm verileri kullanılarak elde edilmesi amaçlanmıştır. İlk olarak ilgililenen parametrelere ilişkin BSIM modellerine yer verilmiştir. Ardından, elde alınan BSIM modellerinden parametrelerin çıkarımına yönelik yöntemin aşamaları belirlenmiş ve algoritmalar oluşturulmuştur. Çıkarım algoritmaları değişik geometrilere sahip TÜBİTAK 0.7µ test transistörlerinden elde edilen gerçek ölçüm sonuçlarına uygulanarak BSIM model parametreleri belirlenmiştir. SPICE benzetimleri gerçekleştirilerek elde edilen sonuçlar ölçüm verileri ile karşılaştırılmış ve yöntemin başarımı belirlenmiştir.

## 2 BSIM MOSFET Modeli

### 2.1 BSIM 3v3 Tam Eşik Gerilimi Modeli

Düzensiz katkılama dağılımları, kısa ve dar kanal koşulları gibi tüm fiziksel olaylara ilişkin etkilerin birleştirilerek oluşturulduğu BSIM3v3 için tam eşik gerilimi modeli Denklem (1)'de verilmiştir [1,5,6]. Denklemde ikinci ve üçüncü terim düşey düzensiz katkılama etkisini, dördüncü terim yatay düzensiz katkılama etkisini, beşinci terim dar kanal etkisini, altıncı ve yedinci terimler kısa kanal etkisini ve son terim ise küçük boyut etkisini modeller.

$$\begin{aligned} V_{th} = & V_{TH0} + K_1 \left( \sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} \\ & + K_1 \left( \sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\ & - D_{VT0} \left( e^{\left( \frac{-D_{VT1} L_{eff}}{2t_i} \right)} + 2 e^{\left( \frac{-D_{VT1} L_{eff}}{t_i} \right)} \right) (V_{bi} - \Phi_s) \\ & - \left( e^{\left( \frac{-D_{SUB} L_{eff}}{2l_w} \right)} + 2 e^{\left( \frac{-D_{SUB} L_{eff}}{l_w} \right)} \right) (E_{TA0} + E_{TAB} V_{bseff}) V_{ds} \\ & - D_{VT0W} \left( e^{\left( \frac{-D_{VT1W} W_{eff} L_{eff}}{2l_w} \right)} + 2 e^{\left( \frac{-D_{VT1W} W_{eff} L_{eff}}{l_w} \right)} \right) (V_{bi} - \Phi_s) \end{aligned} \quad (1)$$

### 2.2 BSIM3v3 Hareket Yeteneği Modeli

Taşıyıcı yüzey hareket yeteneğinin doğru modellenmesi bir MOSFET modelinin doğruluğu açısından büyük önem taşır. Hareket yeteneği bir çok proses parametresine ve transistörün kutuplama şartlarına bağlıdır. Güçlü evirtim bölgesi için tanımlanan ve mobMod=1 seçim parametresi ile kullanılan hareket yeteneği modeli (2) denklemi ile verilmiştir [1,2,5].

$$\mu_{eff} = \frac{\mu_0}{1 + (U_A + U_C V_{bseff}) \left( \frac{V_{gsieff} + 2V_{th}}{T_{OX}} \right) + U_B \left( \frac{V_{gsieff} + 2V_{th}}{T_{OX}} \right)^2} \quad (2)$$

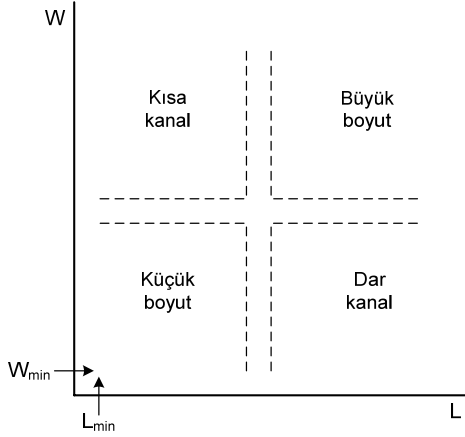
### 3 BSIM Parametrelerinin Çıkarımına Yönelik Algoritmalar

#### 3.1 Parametre Çıkarım Stratejisi ve Süreci

BSIM3 grup eleman parametre çıkarımını kullanır [5]. Bu yöntemde farklı geometrilere sahip elemanların aynı kutuplama koşulları altında ölçümleri gerçekleştirilir. Bu yöntemle tek eleman ölçüm metodundaki kadar mükemmel sonuçlar elde edilememekle birlikte, ilgilenilen grup içindeki tüm elemanlar için yeterli seviyelerde doğruluk sağlanır. Bu çalışmada BSIM için de temel alınan grup eleman parametre çıkarım yöntemi kullanılmıştır.

Grup eleman parametre çıkarım esasına göre oluşturulan parametre belirleme sürecinde, farklı boyut özelliklerine sahip eleman verileri kullanılır.

Geometrik özelliklerine göre büyük boyutlu, kısa kanallı, dar kanallı ve küçük boyutlu olmak üzere dört grup MOSFET tanımlanır. Bu gruptandırmaya ilişkin genel bir gösterim Şekil 3.1'de verilmiştir.



Şekil 3.1: Parametre çıkarımında seçilen geometri özellikleri

Elemanların boyutlandırma değerlerine göre gruplandırılması farklı etkilere ilişkin parametrelerin çıkarımında büyük taşır. Örneğin, büyük boyutta (tipik olarak  $L \geq 10\mu m$ ,  $W \geq 10\mu m$ ) parametreler kısa ve dar kanal etkileri ve parazitik direnç gibi küçük boyut etkilerinden bağımsızdır. Bu durumda parametreler; hareket yeteneği, büyük boyut eşik gerilimi  $V_{Tideal}$  ve düşey katkılama yoğunluğu dağılımına bağlı  $K_1$  ve  $K_2$  gövde etkisi katsayılarıdır. Dolayısıyla, bu boyutlandırma şartlarında çıkarımı gerçekleştirilecek parametreler bunlarla sınırlı olacaktır.

Parametre çıkarım sürecinde, model parametrelerinin belirlenmesi öncesinde bazı parametrelerin bilinmesi gereklidir. Bu parametreler Tablo 3.1'de verilmiştir.

Tablo 3.1: Parametre çıkarımı öncesinde değeri bilinmesi gereken parametreler

Parametre	Tanımlama
$T_{ox}$	Geçit oksiti kalınlığı
$N_{ch}$	Kanal içi katkılama yoğunluğu
$T$	Verilerin alındığı ortam sıcaklığı
$L_{drawn}$	Maskeleme seviyeli kanal uzunluğu
$W_{drawn}$	Maskeleme seviyeli kanal genişliği
$X_j$	Jonksiyon derinliği

Belirlenen yöntem çerçevesinde oluşturulan süreç aşamaları ile çıkarımı gerçekleştirilecek parametreler Tablo 3.2'de verilmiştir.

Tablo 3.2: BSIM MOSFET model parametreleri çıkarım aşamaları

Çıkarımı Gerçekleştirilen Parametre	Boyut Seçimi	Kullanılan Deneysel Karakteristik
$V_{TH0}, K_1, K_2$	Büyük boyutlu eleman (Büyük W & L)	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V$ , $V_{bs}$ parametre
$\mu_0, U_A, U_B, U_C$	Büyük boyutlu eleman (Büyük W & L)	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V$ , $V_{bs}$ parametre
$N_{LX}, D_{VT0}, D_{VT1}, D_{VT2}$	Farklı ve küçük L değerlerinde, büyük ve sabit W	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V$ , $V_{bs}$ parametre
$W_0, K_3, K_{3B}$	Farklı ve küçük W değerlerinde, büyük ve sabit L	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V$ , $V_{bs}$ parametre
$D_{VT0W}, D_{VT1W}, D_{VT2W}$	Küçük boyutlu eleman (Küçük ve farklı W & L)	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V$ , $V_{bs}$ parametre

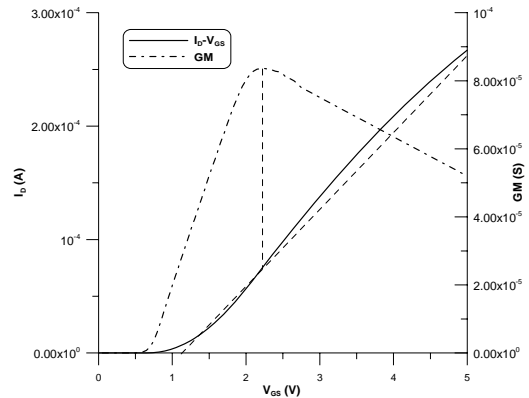
#### 3.2 Eşik Geriliminin Belirlenmesi

Eşik geriliminin belirlenmesi için uygulanan işlem adımları aşağıda verilmiştir [7].

- İlk olarak  $I_D-V_{GS}$  ilişkisinden geçiş iletkenliği, GM, değişimi oluşturulmuştur.
- En yüksek GM noktasının yatay ( $V_{GS}$ ) ekseninde karşılık geldiği nokta belirlenmiştir.
- Belirlenen  $V_{GS}$  değerinin  $I_D-V_{GS}$  eğrisinde karşılık geldiği noktadan eğriye teğet çizilmiştir.
- Çizilen teğetin yatay eksenini kestiği nokta belirlenmiş ve  $V_{gs0}$  olarak tanımlanmıştır.
- Çok küçük  $V_{DS}$  (tipik olarak 50-100mV) değerleri için Denklem (3) kullanılarak eşik gerilimi belirlenmiştir.

$$V_{th} = V_{gs0} - 0.5V_{DS} \quad (3)$$

Belirtilen işlem adımlarının uygulanışına ilişkin grafiksel gösterim Şekil 3.2'te verilmiştir.



Şekil 3.2: Eşik geriliminin belirlenmesi

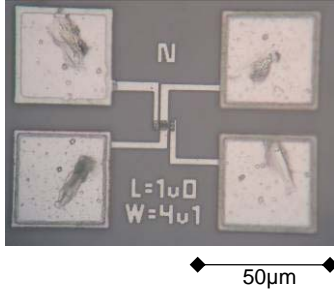
Model parametrelerinin çıkarımına ilişkin belirlenen gruplandırma çerçevesinde oluşturulan eşitlikler Tablo 3.3'te verilmiştir.

Tablo 3.3: Model parametrelerinin çıkarım eşitlikleri

Belirlenen Parametre	Kullanılan Eşitlik
$V_{TH0}, K_1, K_2$	$\begin{bmatrix} K_1 \\ K_2 \end{bmatrix} = \begin{bmatrix} \sqrt{\Phi_s - V_{bs\{1\}}} - \sqrt{\Phi_s} & -V_{bs\{1\}} \\ \sqrt{\Phi_s - V_{bs\{2\}}} - \sqrt{\Phi_s} & -V_{bs\{2\}} \end{bmatrix}^{-1} \begin{bmatrix} V_{th\{1\}} - V_{TH0} \\ V_{th\{2\}} - V_{TH0} \end{bmatrix}$
$\mu_0, U_A, U_B$	$\begin{bmatrix} \mu_0 \\ U_A \\ U_B \end{bmatrix} = \begin{bmatrix} 1 & -\mu_{eff\{1\}} \frac{V_{gsteff\{1\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{1\}} \left( \frac{V_{gsteff\{1\}} + 2V_{th}}{T_{OX}} \right)^2 \\ 1 & -\mu_{eff\{2\}} \frac{V_{gsteff\{2\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{2\}} \left( \frac{V_{gsteff\{2\}} + 2V_{th}}{T_{OX}} \right)^2 \\ 1 & -\mu_{eff\{3\}} \frac{V_{gsteff\{3\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{3\}} \left( \frac{V_{gsteff\{3\}} + 2V_{th}}{T_{OX}} \right)^2 \end{bmatrix}^{-1} \begin{bmatrix} \mu_{eff\{1\}} \\ \mu_{eff\{2\}} \\ \mu_{eff\{3\}} \end{bmatrix}$
$U_C$	$U_C = \frac{\mu_0 - \mu_{eff} \left[ 1 + U_A \frac{V_{gsteff} + 2V_{th}}{T_{OX}} + U_B \left( \frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right)^2 \right]}{\mu_{eff} V_{bseff} \frac{V_{gsteff} + 2V_{th}}{T_{OX}}}$
$N_{LX}$	$N_{LX} = L_{eff} \left[ \left( 1 + \frac{V_{th} - V_{TH0} - K_1 \left( \sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff}}{K_1 \sqrt{\Phi_s}} \right)^2 - 1 \right]$
$D_{VT0}, D_{VT1}$	$D_{VT0} \left( \exp \left( -D_{VT1} \frac{L_{eff}}{2l_{i0}} \right) + 2 \exp \left( -D_{VT1} \frac{L_{eff}}{l_{i0}} \right) \right) = \frac{-V_{th} + V_{TH0} + K_1 \left( \sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s}}{(V_{bi} - \Phi_s)}$
$D_{VT2}$	$\exp \left( -D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left( -D_{VT1} \frac{L_{eff}}{l_t} \right) = \frac{-V_{th} + V_{TH0} + K_1 \left( \sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} + K_1 \left( \sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s}}{D_{VT0} (V_{bi} - \Phi_s)}$
$W_0$	$(K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s = V_{th} - V_{TH0} - K_1 \left( \sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff}$
$K_3, K_{3B}$	$K_3 + K_{3B} V_{bseff} = \frac{V_{th} - V_{TH0} - K_1 \left( \sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff}}{\frac{T_{OX}}{W_{eff}' + W_0} \Phi_s}$
$D_{VT0W}, D_{VT1W}$	$D_{VT0W} \left( \exp \left( -D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{i0}} \right) + 2 \exp \left( -D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{i0}} \right) \right) = + \frac{-V_{th} + V_{TH0} + K_1 \left( \sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + K_3 \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s}{(V_{bi} - \Phi_s)}$ $-D_{VT0} \left( \exp \left( -D_{VT1} \frac{L_{eff}}{2l_{i0}} \right) + 2 \exp \left( -D_{VT1} \frac{L_{eff}}{l_{i0}} \right) \right)$
$D_{VT2W}$	$\exp \left( -D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{nv}} \right) + 2 \exp \left( -D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{nv}} \right) = \frac{\begin{aligned} & -V_{th} + V_{TH0} + K_1 \left( \sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} \\ & + K_1 \left( \sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\ & - D_{VT0} \left( \exp \left( -D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left( -D_{VT1} \frac{L_{eff}}{l_t} \right) \right) (V_{bi} - \Phi_s) \end{aligned}}{D_{VT0W} (V_{bi} - \Phi_s)}$

#### 4 Model Parametrelerinin Ölçüm Sonuçları Kullanılarak Belirlenmesi

Benzetim parametrelerinin belirlenmesine yönelik ölçümler için TÜBİTAK 0.7 $\mu$  MOS test transistörleri kullanılmıştır. Test transistörlerine ilişkin yapıda, matris düzeninde yerleştirilmiş farklı W/L kombinasyonlarına sahip N ve P MOS transistörler bulunmaktadır. Kırmık üzerinde yer alan yaklaşık 300 transistörden biri olan 1 $\mu$ m kanal boyu ve 4.1 $\mu$ m kanal genişliğine sahip N-MOS transistörün mikroskop altındaki görüntüsü Şekil 4.1’de verilmiştir. Transistörün geçit, kaynak, savak ve taban padleri üzerinde gözükten lekeler ölçüm alınırken oluşan, prober iğneleri tarafından bırakılan izlerdir.



Şekil 4.1: Ölçümde kullanılan transistör yapısı. İğnelerin temas ettiği padlerde izler görülmektedir. (500 kat büyütme)

##### 4.1 Benzetim Parametrelerinin Çıkarılması

Oluşturulan algoritmalar temel alınarak, N tipi MOS transistör için ölçüm sonuçlarından elde edilen BSIM parametreleri Tablo 4.1’de verilmiştir.

Tablo 4.1: Çıkarımı gerçekleştirilen parametre değerleri

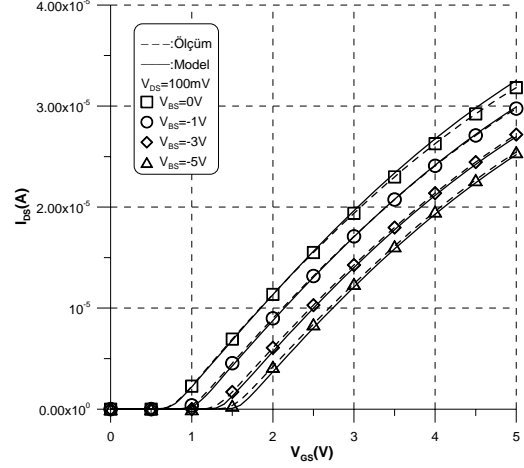
BSIM Parametresi	Modelle Belirlenen Değer
$V_{TH0}$	$6.512 \cdot 10^{-1}$
$K_1$	$7.917 \cdot 10^{-1}$
$K_2$	$-7.37 \cdot 10^{-2}$
$\mu_0$	$4.496207 \cdot 10^2$
$U_A$	$-3.652 \cdot 10^{-10}$
$U_B$	$2.565 \cdot 10^{-18}$
$U_C$	$2.3669 \cdot 10^{-11}$
$N_{LX}$	$4.2310 \cdot 10^{-7}$
$D_{VT0}$	3.0546
$D_{VT1}$	$3.596 \cdot 10^{-1}$
$D_{VT2}$	$-7.39 \cdot 10^{-2}$

Test yapılarına ilişkin proses koşulları itibarıyla kısa kanal ve küçük boyut koşullarında transistörler bekleneni veremediğinden bu şartlara ilişkin parametrelerin sağlıklı belirlenmesi mümkün olmamıştır.

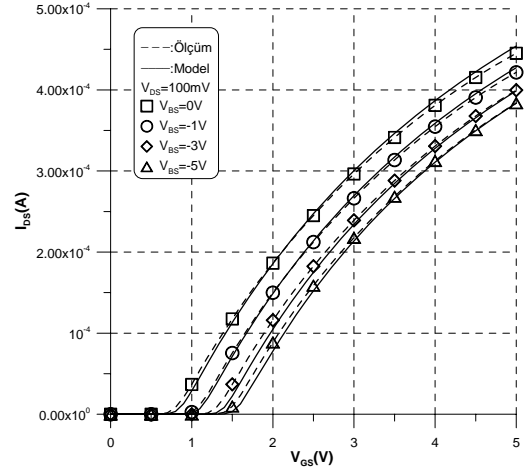
##### 4.2 Benzetim Sonuçları

Çıkarımı gerçekleştirilen BSIM parametreleri kullanarak farklı boyutlardaki transistörler için SPICE benzetimleri gerçekleştirilmiştir. Benzetimler sonucunda farklı kutuplama koşulları altında değişik geometrilere sahip MOSFET’ler için

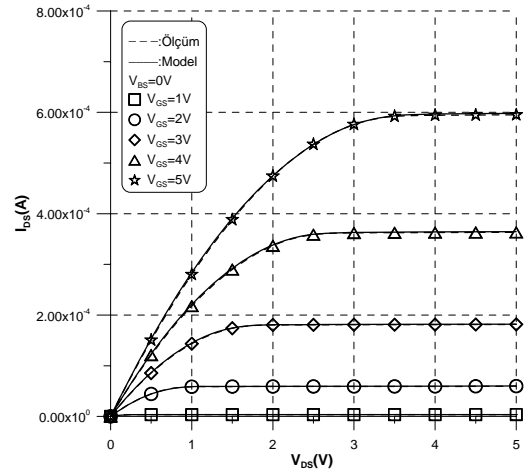
geçiş ve çıkış özgeçirileri elde edilmiştir. Geçiş özgeçirileri ve çıkış özgeçirileri, uzun ve kısa kanallı elemanlar için sırasıyla Şekil 4.2, Şekil 4.3, Şekil 4.4, Şekil 4.5’te verilmiştir.



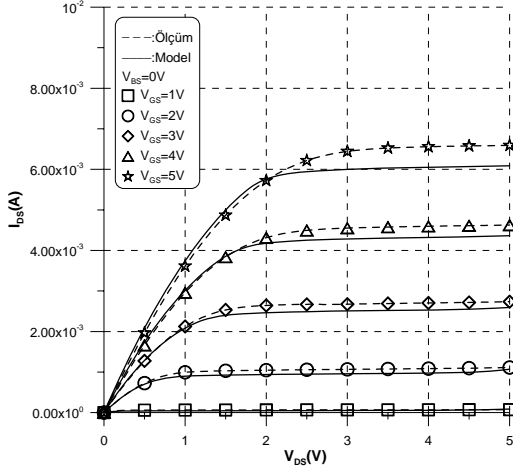
Şekil 4.2 Uzun kanallı MOSFET (L=27 $\mu$ m, W=27 $\mu$ m) geçiş karakteristiği,  $V_{BS}$  parametre,  $V_{DS}=0.1V$



Şekil 4.3: Kısa kanallı MOSFET (L=1.5 $\mu$ m, W=27 $\mu$ m) geçiş karakteristiği,  $V_{BS}$  parametre,  $V_{DS}=0.1V$



Şekil 4.4: Uzun kanallı MOSFET (L=27 $\mu$ m, W=27 $\mu$ m) çıkış karakteristiği,  $V_{GS}$  parametre,  $V_{BS}=0V$



Şekil 4.5: Kısa kanallı MOSFET ( $L=1.5\mu\text{m}$ ,  $W=27\mu\text{m}$ ) çıkış karakteristiği,  $V_{GS}$  parametre,  $V_{BS}=0\text{V}$

### 4.3 Yöntemin Başarımının Belirlenmesi

Farklı karakteristik bölgeleri için hata analizlerinin gerçekleştirilmesi, modelin başarımının net biçimde ortaya konulması için önemlidir. Yüzde ortalama karesel hata tanımından yararlanarak MOSFET'lerin tüm boyutlandırma kombinasyonları için hata incelemeleri yapılmıştır.

Tablo 4.2:  $I_D$ - $V_{DS}$  (çıkış) karakteristiği,  $V_{GS}$  parametre, hata analizi tablosu

		Yüzde Ortalama Karesel Hata (%)				
		$V_{GS}=1\text{V}$	$V_{GS}=2\text{V}$	$V_{GS}=3\text{V}$	$V_{GS}=4\text{V}$	$V_{GS}=5\text{V}$
Uzun Kanallı MOSFET ( $L=27\mu\text{m}$ , $W=27\mu\text{m}$ )	Doğrusal Bölge	0.87	1.12	1.25	1.43	1.78
	Doyma Bölgesi	0.58	0.77	0.98	1.10	1.22
	<b>Tüm Bölge</b>	<b>0.82</b>	<b>1.08</b>	<b>1.13</b>	<b>1.27</b>	<b>1.55</b>
Kısa Kanallı MOSFET ( $L=1.5\mu\text{m}$ , $W=27\mu\text{m}$ )	Doğrusal Bölge	1.25	1.68	2.01	2.48	2.91
	Doyma Bölgesi	2.67	3.44	4.97	6.04	9.65
	<b>Tüm Bölge</b>	<b>2.59</b>	<b>3.22</b>	<b>3.65</b>	<b>4.03</b>	<b>6.34</b>

## 5 Sonuçlar

Bu çalışmada BSIM MOSFET model parametrelerinin deneysel veriler kullanılarak belirlenmesine yönelik algoritmalar oluşturulmuştur. Model algoritmalarından, MATLAB programında parametreler belirlenmiş ve SPICE programı altında yöntemin uygulaması yapılmıştır.

Çalışma sonuçlarının incelenmesi, ele alınan konuyla ilgili matematiksel altyapının oluşturulduğu ve tasarlanan algoritmalarla yöntemin uygulamasının gerçekleştirildiği iki temel kısım göz önüne alınarak gerçekleştirilebilir.

Yöntemin teorik altyapısının oluşturulmasında üst düzey hesaplama yöntemleri ve süreçleri gerektirmen matematiksel olarak en uygun sonucun elde edilmesi

amaçlanmıştır. Oluşturulan modelin fiziksel ve analitik yapısı incelendiğinde; ampirik ifadeler içermeyen, yüksek oranda tercih edilen algoritma biçiminin sağlandığı söylenebilir.

Yöntemin uygulaması sonucu elde edilen karakteristiklerden, benzetim sonuçlarının deneysel sonuçlarla uyum içinde olduğu görülmüştür. Bunun yanında, karakteristiklerin farklı çalışma bölgelerine ilişkin değişik kutuplama koşulları altında hata düzeyleri belirlenmiştir. Sonuçlar incelendiğinde, genel olarak hem tüm çalışma bölgelerinde iyi düzeyde başarımlar sağlandığı görülmektedir. Özellikle büyük boyutlu MOSFET için elde edilen ortalama %1'ler düzeyindeki hata oranları son derece başarılı kabul edilebilir. Kısa kanallı transistorda genel olarak geçit – kaynak gerilimine bağlı olarak artış gösteren hata oranı ise en kötü durumda bile %10 düzeylerini aşmamıştır. Bunun dışında doğrusal bölgede ve küçük  $V_{GS}$  değerlerinde başarımlar iyi düzeydedir. Ayrıca, yöntemin özellikle kısa kanal koşullarını da içeren geniş boyutlandırma aralığında uygun sonuç vermesini sağlamak adına; uzun kanal doğruluğundan bir miktar ödün verildiği ve bu şekilde tüm boyutlandırmalar için optimum başarımın yakalandığı söylenebilir.

Sonuç olarak, incelenen grafikler ve tablolar halinde verilen hata analizlerine ilişkin detaylı sonuçlar ışığında, geliştirilen yöntemle yüksek oranda başarımlar kaydedildiği gözlenmiştir.

## 6 Kaynakça

- [1] Cheng Y. and Hu C., 2002, MOSFET Modeling & BSIM3 User's Guide, Kluwer Academic Publishers.
- [2] Liu, W., 2001, MOSFET Models for SPICE Simulation Including BSIM3v3 and BSIM4, Wiley Interscience.
- [3] Huang, J. H., Liu, Z. H., Jeng, M. C., Hui, K., Chan, M., Ko, P. K. and Hu, C., 1994, BSIM3 Version 2.0 User's Manual.
- [4] <http://www-device.eecs.berkeley.edu/~bsim3>.
- [5] Liu, W., Jin, X., Xi X., Chen, J., Jeng, M., Liu, Z., Cheng, Y., Chen, K., Chan, M., Hui, K., Huang, J., Tu, R., Ko, P. K., Hu, C., 2005, BSIM3v3.3 Users' Manual.
- [6] Liu, Z. H., Hu, C., Huang, J. H., Chan, T. Y., Jeng, M. C., Ko, P. K. and Cheng, Y. C., 1993, Threshold Voltage Model For Deep-Submicrometer MOSFETs, *IEEE Tran. Electron Devices*, vol. 40, pp. 86-95, Jan. 1993.
- [7] Yener, Ş., BSIM MOSFET Model Parametrelerinin Ölçüm Yoluyla Belirlenmesine Yönelik Algoritmalar, *Yüksek Lisans Tezi*, İTÜ Fen Bilimleri Enstitüsü, İstanbul, Haziran 2007.