# PSPICE'a AIT BJT MODELININ GELISTIRILMESINE YÖNELIK YENI BIR YÖNTEM

<sup>1</sup>Suayb YENER

<sup>2</sup>Gürsel DÜZENLI

<sup>1,2</sup>Sakarya Üniversitesi, Mühendislik Fakültesi, Elektrik – Elektronik Mühendisligi, Sakarya

<sup>1</sup>*e-posta: syener@rt.net.tr* 

<sup>2</sup>*e*-*posta*: *gursel@duzenli.net* 

Anahtar Sözcükler: BJT, PSpice, Modelleme

## ABSTRACT

**R** equirements for circuit simulation are increasing according to the development of system integration with many different functions. To assist the development, the most important modeling issue is to guarantee sufficient simulation accuracy and applicability for any advanced technology. For achieving this task it is inevitable to maintain a physically correct modeling of the real technology processes which govern the function of these BJT's, even in the circuit simulation model. Here the approaches to realize the outlined requirements are summarized.

### 1. GIRIS

Sürekli gelisen teknolojiyle birlikte elektronik cihazlarin küçülmesi ya da ayni büyüklükteki cihaza daha fazla özellik eklenmesi ayni yonga içine daha fazla yapi elemaninin sigdirilmasi sayesinde mümkün olmaktadir. Bu durum ise ayni elektronik elemanin fiziksel yapisinda ve elektriksel özelliginde sürekli bir degisimin olmasi demektir. Üretim teknolojisin bu sekilde sürekli gelisimi, bu sistemleri analiz edecek simülasyon programlarinin da yapidaki degisime duyarli sekilde gelistirilmesini gerektirmektedir. Bu ise, simülasyon programinin modele ait degisimleri algilayabilecek esnekligi kullaniciya sunmasiyla mümkün olabilir. [1-4]

Kullanilabilir simülasyon programlari çogunlukla bir VLSI üretim teknolojisine bagli parametrelere göre analiz yaptigindan bunlar disinda kalan modeller için simülasyonlar bir anlam ifade etmemektedir. Iyi bir simülasyon yazilimi, gerçek karakteristiklere ait az sayida verinin modele dahil edilmesiyle dogru sonuç verecek sekilde tasarlanmalidir. [5] Bu calismada BC547C transistora ait PSpice simülasyon programiyla elde edilen sonuçlar ile ölçüm sonuçlari karsilastirilmistir. Ölçüm sonuçlariyla aynı sonuçlari vermeyen simülasyon programinin ölçüm sonuçlariyla ayni degerleri verecek sekle getirilmesini saglayacak yeni bir model önerilmistir. Önerilen bu yeni model, deney sonuçlariyla elde edilen egriye iliskin veriler kullanilarak ampirik bir ifade olarak gelistirilmistir. Bu ifade PSPice simülasvon programina kolayca eklenecek sekilde gelistirilmis olup[6], üretim teknolojilerinden bagimsidir. Böylece ayni üretim teknolojisi kullanilarak üretilecek tüm transistorlara ait dogru simülasyon sonuçlari elde etme imkani saglanmis olmaktadir.

# 2. ÜRETICI FIRMA VERILERI ile PSPICE SIMÜLASYONUN KARSILASTIRILMASI

Çalisma BJT boyunca transistorun geçis karakteristiginin çikarilmasina yönelik ölçüm, simülasyon ve hesaplamalar BC547C transistoru üzerinden yapilmistir. Temel alinan üreticiye ait referans karakteristik de vine BC547C transistor modeline aittir. Üretici firmaya ait degerlerin tam olarak alinmasi mümkün olmadigindan, degerlerin elde edilmesinde bu karakteristik kullanilmistir. Üreticinin veri kitabindan alinan bu egri sekil 1'de verilmistir. [7]

Üreticinin verdigi  $I_C$ - $h_{FE}$  karakteristigine ait egri üzerindeki büküm noktalari bilgisayar yardimiyla saptanarak egri çok büyük bir dogrulukla yeniden çizdirilmistir. Ayni zamanda ardisik apsis ve ordinat noktalari arasindaki dogru denklemlerine ait ifadeler kullanilarak tüm  $I_C$  degerlerine karsilik  $h_{FE}$  degerleri, yine çok büyük dogrulukla bulunmustur.



Sekil 1: Ürün kitabindan alinan I<sub>C</sub>-h<sub>FE</sub> karakteristigi

Bu sekilde üretici veri kitabindan alinan karakteristik üzerinde yapilan bu kapsamli analiz, PSpice programina ait simülasyon sonuçlari ve BJT transistor Gummel–Poon modeline ait DC akim denklemlerine ait sonuçlarin karsilastirilmasinda kullanilacaktir [8].



Sekil 2: Bilgisayar ortamina aktarilan üretici I<sub>C</sub>-h<sub>FE</sub> karakteristigi

BC547C transistoruna ait PSpice simülasyonu OrCAD 10.0 altinda sekil 3'teki devre kullanilarak gerçeklestirilmistir. BJT Gummel-Poon DC akim denklemlerinin matematiksel çözümüne dayali teorik sonuçlar ise MATLAB 6.5 programi kullanilarak elde edilmistir. OrCAD ve MATLAB programlari kullanilarak elde edilen bu PSpice tabanli sonuçlar grafiklerde sirasiyla Spice Simülasyon ve Spice Denklem olarak ifade edilmistir. Her iki program altinda yapilan analizlerde üretici firma tarafından saglanan BC547C BJT parametreleri kullanilmistir.



Sekil 4'te üreticiye ait ölçüm, PSpice simülasyon sonuçlari ve DC akim denklemlerine ait sonuçlarla olusturulan geçis karakteristikleri verilmistir. Görüldügü üzere hem PSpice programindan simülasyon yoluyla hem de DC akim denklemlerinden teorik olarak elde edilen sonuçlar hemen hemen ayni olmasina ragmen üreticinin verdigi sonuçlar bunu saglamaktan uzaktir.



Sekil 4: Simülasyon sonuçlari ve üreticiye ait sonuçlarla olusturulmus geçis karakteristigi

### 3. DENEYSEL SONUÇLAR

Bu bölümde HP 4155B parametre analizörü kullanilarak BC547C transistoru için yapılan ölçüm sonuçlari verilecektir. Ölçümler için Philips firmasindan özel olarak getirtilen BC547C ölçü transistorlari ile piyasadan farkli yerlerden farkli BC547C zamanlarda alinan transistorlari kullanilmistir.

Ölçüm cihazi kullanılarak yapılan deneylerde, sekil 3'teki devre kullanılarak, sabit  $V_{CE}$  gerilimi ( $V_{CE}=5V$ ) altında degisen baz akimina ( $I_B$ ) karsılık gelen kolektör akimi ( $I_C$ ) degerleri bulunmustur.

Ölçümü yapilan transistorlardan elde edilen sonuçlarla olusturulan  $I_{C}$ - $h_{FE}$  karakteristigi sekil 5'te verilmistir.

Sekil 6 ve sekil 7'de ise üretici firma verileri, PSpice ve MATLAB sonuçlari ve ölçüm sonuçlariyla elde edilen  $I_{C}$ - $h_{FE}$  karakteristigi ve geçis karakteristigi verilmistir.

Sekil 3: Simülasyon ve ölçümlerde temel alinan devre sekli



Sekil 5: Ölçü transistorlari ve siradan transistorlarin ölçümleriyle elde edilen I<sub>C</sub>-h<sub>FE</sub> egrisi



Sekil 6: Üretici verileri, DC denklem, simülasyon ve ölçüm sonuçlariyla elde edilen I<sub>C</sub>-h<sub>FE</sub> egrisi



Sekil 7: Üretici verileri, DC denklem, simülasyon ve ölçüm sonuçlariyla elde edilen geçis karakteristigi

Sekil 7'den görüldügü üzere, hem üreticinin ölçüm sonucu olarak verdigi egrinin hem de HP 4155B üzerinde yapilan gerçek ölçüme iliskin egrinin PSpice egrileri ile uyumlu olmadigi görülmektedir. Ayni zamanda iki egri sonuçlari kendi arasında da örtüsmemektedir. Dolayisiyla, daha önce elde edilen PSpice simülasyonun üretici ölçüm sonuçlarini saglamadigi sonucunun yanında, burada gerçek transistor davranisinin üreticinin verdigi biçimde de olmadigi görülmüstür. Böylece piyasadan alinan herhangi bir transistora ait ölçüm sonucunun; PSpice ve MATLAB simülasyon sonucu ile üretici veri kitabindaki sonuca uymayacagi görülmüstür.

### 4. ÖNERILEN MODEL

Gerçek karakteristiklere duyarli bir simülasyon yazilimini olusturabilmek için, birkaç noktasal degerle elde edilen ölçüm sonuçlarini model içine dâhil etmeyi saglayacak tüm ölçüm araligina ait tanımlama olusturulmalidir [3,4 9, 10, 11].

Bu çalismada belli elektriksel davranisa bagli elde edilen ölçüm degerlerini simülasyon yaziliminin içine dogrudan aktarmaya çalismak yerine, ayni dogruluk derecesine sahip sonuçlar elde edilmesini saglayan ampirik ifadeler olusturulacaktir. Bu sekilde bir yöntem kullanilmasinin sebebi transistora ait elektriksel davranisi tanımlayabilecek bir fiziksel ifade bulmanin zor olmasidir. Bundan dolayi son yillarda yayımlanan makalelerde elektronik elemanin fiziksel ifadesi yerine bu tür ampirik ifadeler kullanılmistir. [12, 13]

Transistor karakteristigi dogrusal olmadigindan çalisma bölgelerine bölünerek (sekil 8) önerilen model gelistirdi [11]. Böylece, önerilen modelle, tüm çalisma bölgelerinde dogruluk saglanmis olmaktadir.

Önerilen model, ilave bir terim olarak DC Gummel-Poon denklemlerine eklenmektedir. Bu ifadenin genel sekli denklem (1)'de görülmektedir.

$$I_c = I_{c(GP)} + I_{c(SY)} \tag{1}$$

Burada  $I_{C(GP)}$  OrCAD 10.0'daki DC Gummel-Poon ifadesine iliskin denklem,  $I_{C(SY)}$  ise önerilen yeni modele ait ampirik ifadedir.  $I_{C(SY)}$ 'nin tam ifadesi denklem (2)'de görülmektedir.

$$I_{C(SY)} = SY_1 + SY_2 + SY_3$$

(2)

Denklemde kullanilan  $SY_1$ ,  $SY_2$  ve  $SY_3$  parametreleri,

$$SY_{1} = A_{0} \left( A_{1} \cdot 699, 373 \cdot 10^{3} \cdot I_{B}^{2} - A_{2} \cdot 123,954 \cdot I_{B} + A_{3} \cdot 1,053 \cdot 10^{-3} \right)$$
(3)

$$SY_{2} = B_{0} \left( B_{1} \cdot 24,528 \cdot 10^{3} \cdot I_{B}^{2} + B_{2} \cdot 105,231 \cdot I_{B} - B_{3} \cdot 18,599 \cdot 10^{-3} \right)$$
(4)

$$SY_{3} = C_{0} \left( -C_{1} \cdot 29,143 \cdot 10^{3} \cdot I_{B}^{2} + C_{2} \cdot 181,160 \cdot I_{B} - C_{3} \cdot 40,187 \cdot 10^{-3} \right)$$
(5)

bagintilariyla tanimlanmaktadir.



Sekil 8: Ortalama ölçüm sonuçlarina iliskin geçis karakteristigi

Sekil 9, 10 ve 11'de sirasiyla bu üç çalisma bölgesine ait gerçek egriler ile önerilen modele ait grafikler görülmektedir.



Sekil 9: Doyma bölgesine iliskin geçis karakteristigi



Sekil 10: Büküm bölgesine iliskin geçis karakteristigi



Sekil 11: Lineer bölgeye iliskin geçis karakteristigi

Sekil 12'de ise geçis karakteristiginin tüm çalısma bölgeleri için simülasyon olarak ölçümü ve önerilen model görülmektedir.



#### 5. SONUCLAR

Bu çalismada, BJT transistor için PSpice programiyla elde edilen simülasyon sonuçlari ile deneysel ölçüm sonuçlari karsilastirilmis, PSpice sonuçlarinin gerçek görülmüstür. sonuçlari saglamadigi Simülasyon sonuçlarinin deney sonuçlariyla tamamen uyumlu olmasi hedefinden yola çikilarak, matematiksel tanimli egri uydurmaya dayanan bir model önerilmistir. Önerilen modelle, transis torun fiziksel yapisinin yeniden modellenmesine gereksinim duyulmadan, var olan PSpice modelinin gelistirilmesi gerçeklestirilmistir. Böylece, transistorun fiziksel yapisinin yeniden modellenmesindeki zorluklar ve zaman gereksinimi önerilen bu modelle asilmis olmaktadir. Önerilen modelin ölçüm sonuçlariyla birebir uyum içinde oldugu görülmektedir.

Elde edilen model kullanilarak bir transistora ait ölçümler yapilip, ayni üretim teknolojisine ait tüm transistorlar için geçerli sonuçlar elde edilebilmektedir. Önerilen model kullanilarak elde edilen gerçekçi simülasyon sonuçlarinin devre tasarimcilari için önemli ölçüde kolaylik saglayacagini düsünmekteyiz.

#### KAYNAKÇA 6.

- [1] LIOU J. J., "Semiconductor Device Physics and Modelling", Part 1: Overview of Fundamental Theories and Equations, IEE Proceedings-G, Vol. 139, No.6, December 1992
- [2] LIOU J. J., "Semiconductor Device Physics and Modelling", Part 2: Overview of Models and Their Applications, IEE Proceedings-G, Vol. 139, No.6, December 1992

- [3] TSIVIDIS Y. P., SUYAMA K., "MOSFET Modeling for Analog Circuit CAD: Problems and Prospects", IEEE Journal of Solid-State Circuits, Vol. 29, No. 3, March 1994
- DOBRESCU D., DOBRESCU L., RUSU A., "A SPICE [4] Modeling of the Negative Resistance Breakdown Region for the Bipolar Junction Transistor", Proc. 22<sup>nd</sup> International Conference on Microelectronics (MIEL 2000), Vol. 1, NIS, SERBIA, May 2000
- SIMACEK T. K., SALEH R., "Simulation & Modeling", [5] May 1992
- В., SIGFRIDSSON "MOSFET-MODEL [6] (BSIG1) Implemented in PSPICE Using Device Equations", www.sicon.se/datasht/bsig1.pdf
- "BC546; BC547 NPN general purpose transistors", Data [7] Sheet, Philips Semiconductor, April 1999
- "PSpice A/D Reference Guide", Product Version 10.0, June [8] 2003
- DENG Y., FJELDLY T. A., YTTERDAL T., SHUR M. S., [9] "SPICE Modeling of Neutron Displacement Damage and Annealing Effects in Bipolar Junction Transistors", IEEE Transactions on Nuclear Science, Vol. 50, No.6, December 2003
- [10] ZHANG Q., LIOU J. J., MCMACKEN J. R., THOMPSON J., LAYMAN P., "SPICE Modeling and Quick Estimation of MOSFET Mismatch Based on BSIM3 Model and Parametric Tests", IEEE Journal of Solid-State Circuits, Vol. 36, No. 10, October 2001
- [11] KATTO H., "Device Parameter Extraction in the Linear Region of MOSFET's", IEEE Electron Device Letters, Vol. 18, No. 9, September 1997
- [12] MIURA-MATTAUSCH M., UENO H., MATTAUSCH H. J., KUMASHIRO S., YAMAGUCHI T., YAMASHITA K., NAKAYAMA N., "Circuit Simulation Models for Coming MOSFET Generations" IEICE Trans. Fundamentals, Vol.E85-A, No.4, April 2002 [13] PRITCHARD R. L., "Transistor Equivalent Circuits",
- Proceedings of the IEEE, Vol. 86, No.1, January 1998