İkinci Derece Çentik Süzgeç Devresinin Logaritmik Ortamda Kayıplı İntegral Alma Blokları ile Tasarımı

Design of Second Order Notch Filter in Log Domain by Using Lossy Integrators

Niyazi Düdük¹, Abdullah T. Tola²

¹Denizli Teknik Bilimler Meslek Yüksekokulu Pamukkale Üniversitesi nduduk@pau.edu.tr

> ²Mühendislik Fakültesi Pamukkale Üniversitesi attola@pau.edu.tr

Özet

Bu çalışmada ikinci dereceden A sınıfı çentik filtrenin logaritmik ortamda tasarımı, ilk defa kayıplı integral alma blokları kullanılarak yapılmıştır. Devre sentezi için durum uzayı sentez metodu ve translineer çevrim prensibi kullanılmıştır. Filtrenin doğal frekansı fo, devredeki bazı akım kaynaklarının genlikleri değiştirilerek elektronik olarak ayarlanabilmektedir. Teorik çalışmaların doğruluğunun kontrolünü yapmak için PSpice yazılımı yardımıyla elde edilen benzetim sonuçları sunulmuştur. Devre benzetimleri hem ideal transistör modelleri ile hem de CA3096 tipi gerçek transistör modelleriyle yapılmıştır.

Abstract

In this work, second order Class A log domain notch filter is designed by using lossy integrator blocks for the first time. State space synthesis method and translinear principle is used for circuit synthesis. Natural frequency of the filter f_0 is electronically tunable by only varying some current sources values' in the circuit. In order to verify theoretical analysis, PSpice simulation results are given. PSpice simulations are performed with both ideal transistor models and CA3096 type real transistor models

1. Giriş

Çentik filtreler, yaygın olarak biyomedikal cihazlarda kullanılmaktadır. Bunlardan en çok bilineni ise elektrokardiyogram (EKG) cihazıdır. Çentik filtre biyomedikal cihazlarda, şebeke kaynaklı gürültü ve elektromanyetik girişimlerin bastırılmasını sağlamaktadır [1], [2].

Tasarlanan devrede Kerwin-Huelsman-Newcomb (KHN) filtre blok diyagramından esinlenilmiştir. KHN filtre düşük duyarlılık performansı, iyi kararlılık performansı gibi özelliklere sahiptir [3], [4]. İki kayıpsız integral alma bloğu ile geri besleme blokları ve bir toplama bloğu KHN filtreyi meydana getirir. Bu filtre, üç temel filtre fonksiyonunu gerçekleştirebilir, bunlar; alçak geçiren, yüksek geçiren ve band geçiren filtrelerdir. Literatürde bazıları gerilim modlu bazıları ise akım modlu olmak üzere çeşitli KHN filtreler sunulmuştur [5]-[14].

Akım modlu devreler, gerilim modlu rakiplerine göre daha iyi doğrusallık performansı, düşük güç tüketimi ve daha yüksek band genişliği sunmaktadır [10]. Logaritmik ortam filtreleri yeni nesil akım modlu devreler olarak bilinmektedir ve Frey, genelleştirilmiş durum uzayı sentezi metodunu önerdikten sonra araştırmacıların ilgisini çekmeye başlamıştır [15], [16]. Logaritmik ortam filtreleri düşük gerilim kaynağı kullanımı, düşük güç tüketimi, yüksek doğrusallık ve elektronik olarak ayarlanabilme özelliklerinden dolayı sürekli zamanlı aktif filtre tasarımında önemli bir alternatif haline gelmiştir [17], [18]. Logaritmik ortam filtreleri, Doğrusal Olmayan Elemanlarla Doğrusal Davranışlı (ELIN, Externally Linear Internally Nonlinear) devreler kategorisine girmektedir [19]. Translineer devre prensibi ile tasarlandıkları için logaritmik ortam filtrelerindeki işlemler doğrusal olmadığı halde, transfer fonksiyonu doğrusal olmaktadır [15], [19].

Logaritmik ortam filtreleri, sıkıştırma-genişletme (Companding) adı verilen işaret işleme yöntemini kullanmaktadır [20], [21]. Giriş akımı, iki kutup eklemli kullanılarak logaritmik transistör bir fonksiyonla sıkıştırılmaktadır. İki kutup eklemli transistörün baz-emetör gerilimi, elemanın akımının logaritmasıdır. Çıkış gerilimi, iki kutup eklemli transistörün baz-emetör eklemine uygulanarak genişletilmektedir. Çıkış akımı, çıkış gerilimin üstel fonksiyonudur. Çıkış fonksiyonu, giriş fonksiyonunun tersi olduğu için transfer fonksiyonu doğrusaldır. Sıkıştırmagenişletme işaret işleme yöntemi, yüksek giriş aralığı sunmaktadır [21].

Bu çalışmanın amacı, yukarıda listelenmiş olan KHN devresinin avantajlarından, logaritmik ortam karakteristiklerinden ve sıkıştırma-genişletme işaret işleme yönteminden faydalanmaktır. Önerilen devrenin, orijinal KHN devre yapısından en önemli farkı kayıplı integral alma blokları ile tasarlanmış olmasıdır.

Sunulan devre, A sınıfı devre yapısında tasarlanmıştır. Literatürde, A sınıfı ve AB sınıfı devre yapısı kullanılarak tasarlanan çeşitli logaritmik ortam filtre devresi çalışmaları bulunmaktadır [22]-[27].

Bu çalışmada yeni bir akım modlu, A sınıfı çentik logaritmik ortam filtresi tasarlanmıştır. Sunulan devre tasarımında genelleştirilmiş durum uzayı sentez yöntemi [15], [17] ile translineer prensibi [28] kullanılmıştır ve KHN devre yapısından esinlenilmiştir.

2. Tasarım

Orijinal KHN filtre devresi integral alma blokları, toplama blokları ve geri besleme bloklarından oluşur. KHN blok diyagramının, kayıplı integral alma blokları ile tasarlanması fikri R. Arslanalp tarafından ortaya atılmıştır [29]. Bu fikir kullanılarak tasarlanan blok diyagram Şekil 1'de sunulmuştur. Sunulan çalışmada bu blok diyagram, avantajlarından dolayı logaritmik ortamda sentezlenmiştir. Blok diyagramda y_{ς} , çentik filtre çıkışını göstermektedir. Denklem (1)'de 2. derece çentik filtreye ait transfer fonksiyonu sunulmuştur.



Şekil 1: Tasarlanan blok diyagram.

$$H(s) = \frac{Y_{c}(s)}{U(s)} = \frac{s^{2} + \omega_{0}^{2}}{s^{2} + \frac{\omega_{0}}{O}s + \omega_{0}^{2}}$$
(1)

Şekil 1'deki blok diyagramdan görüleceği üzere, akım modlu devrenin sentezlenebilmesi için üç farklı blok yapısının tasarımı gerekmektedir: kayıplı integral alma, skaler ile çarpma ve toplama blokları. Devre, akım modlu olduğu için toplama bloğuna ihtiyaç duyulmamıştır.

2.1. Kayıplı İntegral Alma Bloğu

Kayıplı integral alma devresinin A sınıfı logaritmik ortamda, genel durum uzayı sentez yöntemi kullanılarak tasarım adımları literatürde bulunmaktadır [15], [23]. Aşağıdaki denklemde doğal frekansı ω_0 olan kayıplı integral alma devresinin transfer fonksiyonu sunulmustur.

$$H(s) = \frac{Y(s)}{U_0(s)} = \frac{\omega_0}{s + \omega_0}$$
(2)

Denklem (2)'in durum uzayı gösterimi; x durum değişkeni, u_0 giriş sinyali, y çıkış sinyali olmak üzere

$$\dot{x} = -\omega_0 x + \omega_0 u_0, \tag{3}$$

$$y = x \tag{4}$$

şeklinde olmaktadır.

Aşağıdaki eşleştirme fonksiyonlarının durum ve giriş değişkenlerine uygulandığını varsayalım:

$$u_0 = I_s e^{v_0/V_t},$$
 (5)

$$x = I_s e^{v_1/V_t}.$$
 (6)

Denklem (3), (4), (5) ve (6) kullanılarak

$$\frac{CV_t}{I e^{v_1/V_t}} \tag{7}$$

ile çarpılırsa

$$C\dot{v}_{1} = -I_{f} + I_{f}e^{(v_{0} - v_{1})/V_{t}},$$
(8)

$$y = I_s e^{v_1 / V_t} \tag{9}$$

elde edilir. Denklem (8) ve (9)'da V_t transistörün termal gerilimidir ve $I_f = \omega_0 C V_t$ olarak kabul edilmiştir.

Denklem (8)'deki ilk eşitlik
$$V_f = V_t \left(\frac{I_f}{I_s}\right)$$
 kabul edilerek

$$C\dot{v}_{1} = -I_{f} + I_{s}e^{(v_{0}+V_{f}-v_{1})/V_{t}},$$
(10)

$$y = I_s e^{v_1 / v_t} \tag{11}$$

elde edilir.

Denklem (10)'daki eşitliğin sol tarafı, bir ucu v_1 düğümüne diğer ucu toprağa bağlı olan bir kondansatörün uç denklemi olarak yorumlanabilir. Kondansatörden akan akım, bir akım kaynağı ve bir çift kutuplu transistörün emetöründen akan akımın toplamıdır. Bu transistörün beyz ucu $v_0 + V_f$ gerilimine sahip olan uca, emetörü ise v_1 gerilimine sahip olan uca bağlıdır. Denklem (11)'deki eşitliğin sağ tarafı ise beyzi v_1 gerilimine, emetörü toprağa bağlı olan bir transistörün emetör akımıdır. Bu devre Şekil 2'de görülmektedir.



Şekil 2: Kayıplı integral alma devresi.

2.2. Akım Çarpma Bloğu

Akım çarpma devresinin tasarımında translineer dönüşüm prensibi kullanılmıştır [28]. Tasarlanan akım çarpma devresinin giriş çıkış ilişkisi aşağıdaki denklemde verilmiştir.

$$i_{OUT} = \frac{I_{DC1}}{I_{DC2}} i_{IN}.$$
 (12)



Tasarlanan Şekil 2'deki kayıplı integral alma devresi ile Şekil 3'teki akım çarpma devresi, Şekil 1'deki blok diyagramda kullanıldığında elde edilen tüm devre Şekil 4'te sunulmuştur.

3. Benzetim Sonuçları

Tasarlanan 2.derece A sınıfı çentik filtrenin ilk olarak ideal transistör modelleri kullanılarak PSpice devre benzetim yazılımı ile benzetimi yapılmıştır. Kullanılan ideal transistör modelleri, BF=10000 olan varsayılan transistör modelleridir. Devre A sınıfı olarak tasarlandığı için giriş akımı u, DC ve sinusoidal akımlardan oluşmaktadır. Giriş akımının DC kısmı I_f , sinusoidal kısmı ise $0.1I_f$ olarak ayarlanmıştır. Besleme gerilimi 2.25V'tur. Kayıplı integral alıcı devrelerdeki kondansatörlerin kapasite değerleri $C_1=C_2=738$ pF olarak seçilmiştir. $I_f = 10 \mu A$ olmak üzere I_1 - I_6 , I_9 , I_{12} , I_{15} , I_{18} akım kaynaklarının değerleri If, I7, I8, I10, I11 akım kaynaklarının değerleri (2-1/Q)If olarak ayarlanmıştır. Kalite faktörü Q=1 alınmıştır. Bu değerler ile yapılan devre benzetiminde doğal frekans fo=83.2kHz olarak elde edilmiştir. Doğal frekans $I_f = \omega_0 CV_t$ formülüne göre hesaplandığında yaklaşık olarak f0=83.6kHz olarak bulunur. Görüldüğü gibi teorik çalışma ile devre benzetiminden elde edilen sonuçlar örtüşmektedir. Dolayısıyla bir sonraki adım, CA3096 gerçek transistör modelleri ile devre benzetimlerini gerçekleştirmektir. Gerçek doğrusal transistör modellerindeki olmayan

karakteristiklerden dolayı Şekil 1'deki bazı blokların akım kazancı beklenenden düşük elde edilmiştir. Bu problemin üstesinden gelmek için bazı akım kaynaklarının değerlerinde çok küçük seviyede değişiklikler yapılmıştır. $C_1=C_2=615$ pF seçildiğinde ve kalite faktörü Q=1 alındığında elde edilen genlik ve faz frekans cevapları sırasıyla Şekil 5 ve Şekil 6'da sunulmuştur. Bu grafikler, ideal ve gerçek transistör modelleriyle yapılan benzetimlerin birbirleriyle uyumlu olduğunu göstermektedir. Şekil 5 ve Şekil 6'da doğal frekans f_0 , akım kaynaklarının değeri ayarlanarak 2 dekad boyunca değiştirilmiş; $I_f = 1\mu$ A için $f_0=10,05$ kHz, $I_f = 10\mu$ A için $f_0=99,08$ kHz, $I_f=100\mu$ A için $f_0=879,02$ kHz elde edilmiştir. Bu özellik devrenin, devre yapısını değiştirmeden geniş frekans aralığında kullanılabilmesini sağlamaktadır.

Çıkış sinyalinin toplam harmonik bozulması (THD), bazı giriş akımlarına göre hesaplanmış ve Şekil 7'de sunulmuştur. Kondansatörlerin kapasitesi $C_1=C_2=738$ pF, $I_f=100\mu$ A ve *u* giriş sinyalinin DC bileşeni 100 μ A olarak ayarlanıp, sinüs bileşeni 5 μ A'den 20 μ A'e kadar değiştirilmiştir. Kalite faktörü Q=1 alınmıştır. Bu değerlere göre filtrenin doğal frekansı $f_0=796,13$ kHz olarak elde edilmiştir.

4. Sonuçlar

Bu çalışmada 2.derece A sınıfı logaritmik ortam çentik süzgeç, ilk defa kayıplı integral alma blokları kullanılarak tasarlanmıştır. Devrenin tasarımı için kayıplı integral alma ve skaler ile çarpma bloklarının sentezleri yapılmıştır. Kayıplı integral alma bloğu genel durum uzayı sentez yöntemi ve translineer prensibi kullanılarak tasarlanmıştır. Skaler ile çarpma bloğu da yine translineer prensibi kullanılarak tasarlanmıştır. Filtrenin doğal frekansı fo, DC akım kaynaklarının değeri değiştirilerek elektronik olarak ayarlanabilmektedir. Hem ideal transistör modelleri hem de gerçek transistör modelleri kullanılarak filtre devresinin PSpice yazılımı ile devre benzetimleri yapılmıştır. Benzetim sonuçları, tasarlanan devrenin geçerliliğini doğrulamıştır. Hem zaman ortamı hem de frekans ortamı cevapları, tasarlanan filtrenin doğal frekansının elektronik olarak ayarlanabilme avantajlarına sahip olduğunu, ayrıca KHN yapısının iyi kararlılık performansına da sahip olduğunu göstermiştir.



Şekil 4: Tasarlanan devre.



Şekil 5: Genlik frekans cevabı.



Şekil 6: Faz frekans cevabı.



Şekil 7: Toplam harmonik bozulma (THD).

5. Teşekkür

Bu çalışma, 2016KRM004 nolu Pamukkale Üniversitesi Bilimsel Araştırma Projeleri Koordinasyon Birimi Projesi tarafından desteklenmiştir. Katkılarından dolayı PAUBAP'a teşekkür ederiz.

6. Kaynaklar

- S. C. Pei and C. C. Tseng, "Elimination of AC Interference in Electrocardiogram Using HR Notch Filter with Transient Suppression", *IEEE Trans. Biomed. Eng.*, vol. 42, no. 11, pp. 1128–1132, 1995.
- [2] M. Ferdjallah and R. E. Barr, "Adaptive Digital Notch Filter Design on the Unit Circle for the Removal of Powerline Noise from Biomedical Signals", *IEEE Trans. Biomed. Eng.*, vol. 41, no. 6, pp. 529–536, Jun. 1994.
- [3] W. J. Kerwin, L. P. Huelsman, and R. W. Newcomb, "State-Variable Synthesis for Insensitive Integrated Circuit Transfer Functions", *IEEE J. Solid-State Circuits*, vol. 2, no. 3, pp. 87–92, Sep. 1967.
- [4] A. S. Sedra, K. C. Smith, *Microelectronic Circuits*. New York: Oxford University Press, 2009, ch. 16.
- [5] K. N. Salama, A. M. Soliman, "Voltage mode Kerwin– Huelsman–Newcomb circuit using CDBAs", *Frequenz*, vol. 54, pp. 90–93, 2000.
- [6] M. A. Ibrahim and H. Kuntman, "A Novel High CMRR High Input Impedance Differential Voltage-Mode KHN-Biquad Employing DO-DDCCs", AEU - Int. J. Electron. Commun., vol. 58, no. 6, pp. 429–433, Jan. 2004.
- [7] A. S. Sedra and K. C. Smith, "A second-generation current conveyor and its applications", *IEEE Trans. Circuit Theory*, vol. 17, no. 1, pp. 132–134, Feb. 1970.
- [8] A. M. Soliman, "Kerwin-Huelsman-Newcomb circuit using current conveyors", *Electron. Lett.*, vol. 30, no. 24, pp. 2019–2020, Nov. 1994.
- [9] R. Senani and V. K. Singh, "KHN-equivalent biquad using current conveyors", *Electron. Lett.*, vol. 31, no. 8, pp. 626-628, 1995.
- [10] A. Toker, S. Özoğuz, and C. Acar, "Current-mode KHNequivalent biquad using CDBAs", *Electron. Lett.*, vol. 35, no. 20, p. 1682, 1999.
- [11] E. Altuntaş and A. Toker, "Realization of Voltage and Current Mode KHN Biquads Using CCCIIs", AEU - Int. J. Electron. Commun., vol. 56, no. 1, pp. 45–49, Jan. 2002.
- [12] M. A. Ibrahim, S. Minaei, H. Kuntman, "A 22.5MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements", *AEU* -*Int. J. Electron. Commun.*, vol. 59, no. 5, pp. 311–318, Jul. 2005.
- [13] A. Ü. Keskin, D. Biolek, E. Hancioglu, and V. Biolkova, "Current-mode KHN filter employing current differencing transconductance amplifiers", *AEU - Int. J. Electron. Commun.*, vol. 60, no. 6, pp. 443–446, Jun. 2006.
- [14] A. T. Tola, R. Arslanalp, and S. Surav Yilmaz, "Current mode high-frequency KHN filter employing differential class AB log domain integrator", *AEU - Int. J. Electron. Commun.*, vol. 63, no. 7, pp. 600–608, Jul. 2009.
- [15] D. R. Frey, "Log-domain filtering: an approach to current-mode filtering", *Circuits, Devices Syst. IEE Proc. G*, vol. 140, no. 6, pp. 406–416, 1993.
- [16] D. R. Frey and L. Steigerwald, "An adaptive analog notch filter using log filtering", in 1996 IEEE International Symposium on Circuits and Systems. Circuits and Systems Connecting the World. ISCAS 96, 1996, vol. 1, pp. 297–300.

- [17] D. R. Frey, "Exponential state space filters: a generic current mode-design strategy", *IEEE Trans. Circuits Syst. I Fundam. Theory Appl.*, vol. 43, no. 1, pp. 34–42, 1996.
- [18] M. Punzenberger and C. Enz, "Log-domain filters for low-voltage low-power applications", in 1998 IEEE International Conference on Electronics, Circuits and Systems. Surfing the Waves of Science and Technology (Cat. No.98EX196), 1998, vol. 1, pp. 41–44.
- [19] Y. Tsividis, "Externally linear, time-invariant systems and their application to companding signal processors", *IEEE Trans. Circuits Syst. II Analog Digit. Signal Process.*, vol. 44, no. 2, pp. 65–85, 1997.
- [20] Y. P. Tsividis, V. Gopinathan, and L. Toth, "Companding in signal processing", *Electron. Lett.*, vol. 26, no. 17, p. 1331, 1990.
- [21] E. Seevinck, "Companding current-mode integrator: A new circuit principle for continuous-time monolithic filters", *Electron. Lett.*, vol. 26, no. 24, p. 2046, 1990.
- [22] A.T. Tola, R. Arslanalp, S. S. Yilmaz, "Current Mode Tow-Thomas Biquadratic Differential Class AB Log Domain Filter", *International Review of Electrical Engineering (IREE)*, vol. 4, no 6, pp. 1426-1432, 2009.
- [23] N. Duduk and A. T. Tola, "A study about effects of transistors' nonideal characteristics on log domain filters", in *Applied Electronics (AE), 2012 International Conference on.*, pp. 69–74, Sept. 2012.
- [24] A. T. Tola and D. R. Frey, "A Study of Different Class AB Log Domain First Order Filters", *Analog Integrated Circuits and Signal Processing*, vol. 550, pp. 57-70, 2000.
- [25] A. T. Tola, S. S. Yilmaz, R. Arslanalp, "Current Mode Log Domain Notch Filter Design Based on Adding Filtering Blocks", *Electronics World*, vol. 116(1896), pp. 42-44, 2010.
- [26] R. Arslanalp, S. S. Yilmaz, A. T. Tola, "Log Domain Hybrid Design: Block Model and State Space Synthesis", *Electronics World*, vol. 116(1887), pp. 44-46, 2010.
- [27] R. Arslanalp, A. T. Tola, and S. S. Yilmaz, "High frequency log domain all pass filter based on KHN topology", *Proc. 15th IEEE Int. Conf. Electron. Circuits Syst. ICECS 2008*, pp. 129–132, 2008.
- [28] B. Gilbert, "Translinear circuits: a proposed classification", *Electron. Lett.*, vol. 11, no. 1, p. 14, 1975.
- [29] R. Arslanalp, "Elektronik ayarlanabilir analog işlem blok tasarımları", Doktora Tezi, Fen Bilimleri Enstitüsü, Pamukkale Univ., Denizli, 2011.