

# METIS Programı ve Sonlu Eleman Yöntemi Kullanılarak Isıl Modellerden Derecesi-İndirgenmiş Eşdeğer-Devrelerin Elde Edilmesi

<sup>1</sup>Serap Karagöl, <sup>2</sup>Marwan Bikdash,

Elektrik-Elektronik Mühendisliği Bölümü

Ondokuz Mayıs Üniversitesi, North Carolina Agricultural and Technical State University

[serap.karagol@omu.edu.tr](mailto:serap.karagol@omu.edu.tr), [bikdash@ncat.edu](mailto:bikdash@ncat.edu)

## Özet

Bu çalışmada, ısı sistemlerindeki kararlı durum verileri kullanılarak sistemin eşdeğer elektrik devresi oluşturulmuştur. Önerilen yöntem genel ve esnek, aynı zamanda sonlu-eleman analizinden elde edilen veri ve sonlu-eleman ağ (mesh) verilerini kullanmaktadır. Önerilen tekniğin en önemli özelliği sınır koşullarından bağımsız olması ve karmaşık 3-boyutlu ısı sistemlere (örneğin elektronik yongalara) kolaylıkla uygulanabilmesidir. Ayrıca, çeşitli ısı kaynakları ve farklı sınır değerleri ile birlikte modüler eşdeğer devreler bu yöntem ile elde edilebilir.

## Abstract

This paper proposes a general method to obtain reduced-order Equivalent Circuit (EC) models for the transient behavior of thermal systems. The method is general and flexible and can be thought of as post processing of Finite Element (FE) data. In its simplest form, it needs only steady-state finite element simulation as well as mesh description. The method was shown to yield models that are independent of the boundary conditions for complicated 3D thermal systems such as an electronic chip. Moreover, a variety of heat sources and boundary conditions can be accommodated, and the EC models are inherently modular.

## 1. Giriş

Elektrik-ısı analizleri elektronik sanayisinde çok yaygın kullanım alanına sahiptir. Güç elektronik cihazları [1-4], gerilim düzenleyiciler [5], mikroişlemciler [6], motor sürücüler [7], ve uzay haberleşme sistemleri [8] bunlardan bir kaçıdır. Küçük – dereceli modeller oluşturmak için literatürde çok sayıda yöntem önerilmiştir. Bunların başında ısı-direnç ağları [9-10], DELPHI [11] modeli, asimtotik dalga biçimi ölçümü [12], Arnoldi merkezli derecesi indirgenmiş modeller, Pade merkezli indirgenmiş modeller ve Ritz vektör tekniğini örnek olarak verilebilir. Arnoldi merkezli derece indirgeme yöntemi [13-14] ile kararlı ve edilgen derecesi indirgenmiş model oluşturabilir ancak Pade merkezli teknik [15] kadar iyi sonuçlar vermemektedir. Shidora [16-17] DELPHI modelini 119 uçlu FC-PBGA paketine uyguladı ve bağlantı noktalarındaki ısıyı %5 hatayla tahmin etmiştir. Yayımlanan çok sayıda çalışmada kullanılan teknikler, basit modeller için %2 ile %10 arasında değişen hata ile ısıyı tahmin edebilmektedirler [18]. Yukarıda verilen kaynaklarda elde edilen eşdeğer devreler genellikle sadece dirençlerden oluşur yada 10 civarında devre

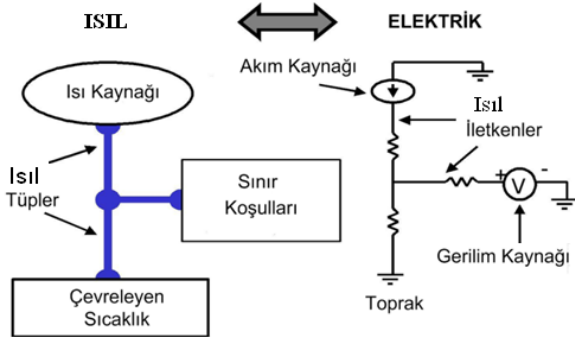
elemanından oluşmaktadır. Genellikle bu devreler büyük-ölçekli devreler olarak bilinir. Bikdash [19] tarafından önerilen yaklaşımda yüzlerce devre elemanından oluşan orta-ölçekli ve PSpice komutlarıyla kolaylıkla ifade edilebilen devreler oluşturulabilmektedir.

Sonlu elemanlar yöntemi (SEY), günümüzde karmaşık mühendislik problemlerinin hassas olarak çözülmesinde etkin olarak kullanılan bir sayısal yöntemdir. Özellikle de geometrisi karmaşık şekillerin incelenmesine olanak sağlar. Çözüm bölgesi alt bölgelere ayrılabilir ve değişik sonlu elemanlar kullanılabilir. Gerekliğinde bazı alt bölgelerde daha hassas hesaplamalar yapılabilir. SEY değişik ve karmaşık malzeme özellikleri olan sistemlerde kolaylıkla uygulanabilir. Sınır koşulları, sistemin temel denklemleri kurulduktan sonra, oldukça basit satır sütun işlemleriyle denklem sistemine dâhil edilebilir. SEY matematiksel olarak genelleştirilebilir ve çok sayıda problemi çözmek için aynı model kullanılabilir. Kısacası yöntem fiziksel ve matematiksel temel üzerine kurulmuştur.

Grafik veya sonlu-eleman ağı (mesh) ayrıştırma işleminin geniş çaplı bir uygulama alanı vardır. Bunların başında devrenin bölümlere ayrılması [20], geniş veri tabanlarının sayısal yolla verimli bir şekilde kaydedilmesi veya paralel bilgisayarlarda [21] koşturulması, veri yada bilgi analizinde [22] ve endüstriyel ağ örgülerinin tasarımında [23] yaygın olarak kullanılmaktadır. Bu çalışmada sonlu-eleman ağının (mesh) bölgelere ayrıştırma işlemi METIS programı ile gerçekleştirilmiştir.

## 2. Eşdeğer Devrenin Elde Edilmesi

Bu çalışmada ısı-elektrik benzerlik (Şekil 1) esasına dayanan bir modelleme tekniği kullanılmıştır. Belirtilen bir yüzeydeki ısı akışı elektrik devresindeki akıma, iki düğüm arasındaki sıcaklık farkı elektrik devresindeki iki devre düğümü arasındaki gerilim farkına benzerlik göstermektedir. Elektrik devresindeki dirençler ise ısı tüpleri temsil etmektedir. Çizelge 1 elektrik ve ısı devreleri arasındaki benzerlikleri listelemektedir.

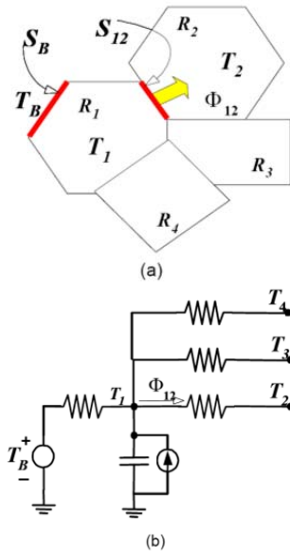


Şekil 1: Elektrik-Isıl Benzerlik Şematik Gösterimi

Çizelge 1. Isıl ve elektrik devre benzerlikleri

| Elektrik              |   | Isıl                                               |   |
|-----------------------|---|----------------------------------------------------|---|
| Gerilim               | V | Isı ( $^{\circ}\text{C}$ yâda $^{\circ}\text{K}$ ) | T |
| Akım                  | I | Isı akım oranı (W)                                 | Q |
| Akım yoğunluğu        | J | Isı akı oranı ( $\text{W}/\text{m}^2$ )            | q |
| Elektriksel direnç    | R | Isıl direnç ( $^{\circ}\text{K}/\text{W}$ )        | R |
| Elektriksel sığaç (F) | C | Isıl sığaç ( $\text{J}/^{\circ}\text{K}$ )         | C |

Eşdeğer devrenin modellenmesi için kullanılan yöntem aynı malzemeden yapılan düzlemleri makul büyüklükte bölgelere ayırmaya dayanmaktadır. Oluşturulan her bir bölge eşdeğer devrede bir düğümü temsil etmektedir. Şekil 2(a) da 4 bölge  $R_1$ ,  $R_2$ ,  $R_3$ ,  $R_4$  ve bölgelerin ortalama sıcaklıkları sırası ile  $T_1$ ,  $T_2$ ,  $T_3$  ve  $T_4$  ile temsil edilmiştir. Sabit-ısı sınır koşulu,  $T_B$  yüzey  $S_B$  üzerine etkili olmaktadır. Bölge  $R_1$  den bölge  $R_2$  ye olan ısı akımı  $\Phi_{12}$  ile temsil edilir ve yüzey  $S_{12}$  boyunca ilerler.

Şekil 2. (a) Bölgelere ayırma işleminin şematik gösterimi, (b)  $R_1$  bölgesini temsil eden eşdeğer devre

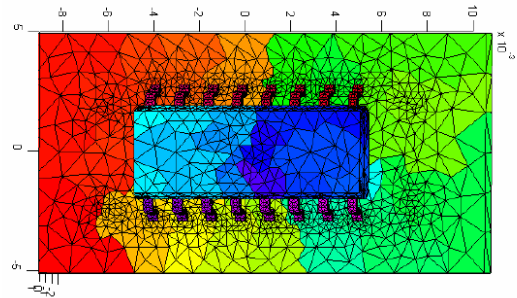
Şekil 2(b)  $R_1$  bölgesine karşılık gelen eşdeğer devreyi göstermektedir. Eşdeğer devrede bir düğümdeki gerilim

değeri o düğüme karşılık gelen bölgedeki ısı dağılımına karşılık gelir. Eşdeğer devrede dirençten akan akım, komşu iki bölge arasındaki ısı akış oranı ile ifade edilir. Sabit-ısı sınır koşulu gerilim kaynağı ile ısı yayan bölge ise akım kaynağı ile temsil edilir. Eşdeğer devrede kullanılan sığaç, ısı sığaç olarak bilinir ve bölgenin hacmi ile doğru orantılıdır.

### 3. Geometri Ayırıştırma İşlemi ve Eğitim Veri Tabanının Oluşturulması

Bu çalışmada geometri ayırıştırma işlemi için METIS adı verilen program kullanılmıştır. METIS'in en önemli özelliği arasında bölgelerin içerdiği eleman sayısını sabit tutarken aynı zamanda en az sayıda kenar kesimi (edgcut) sağlamasıdır. Ayrıca METIS grafiği sonlu-eleman ağına ya da sonlu-eleman ağını grafiğe çevirme özelliklerine sahiptir. İki alt program kullanılmıştır. Bunlardan ilki sonlu-eleman ağının düğüm grafiğine dönüştürülmesi ve ayırıştırma yapılması (partnmesh), diğeri ise sonlu-eleman ağını çift grafiğine dönüştürülmesi ve sonrasında ayırıştırma yapılmasıdır (partdmesh). Genellikle partdmesh daha yavaştır fakat bölgelerdeki eleman sayılarına göre değerlendirildiğinde partnmesh'e göre daha hassas sonuçlar sunmaktadır [24]. Şekil 3'de benzetimde kullanılan modelin 400 bölgeye ayrılması gösterilmiştir. Her bir renk farklı bir bölgeyi temsil etmektedir. Genellikle tanımlanacak bölge sayısı benzetimde kullanılan geometrinin karmaşıklığına göre karar verilir. Bu modeldeki karmaşıklık modeli oluşturan düzlem sayısı, kullanılan farklı malzemeler, görüntü oranı veya komşu düzlemler ile tanımlanabilir.

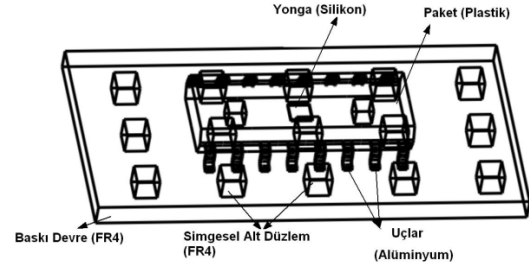
Şekil 4'de ısı kaynağının bir simgesel alt düzleme konulması ile elde edilen ısı akışı görülmektedir. Isı kaynağından uzak mesafedeki veya akım hattına dik olan bölgelerdeki ısı dirençlerinin hesaplanması için bu veri yeterli olmayacaktır. Özellikle daha karmaşık modellerde ısı dirençlerinin doğru şekilde tahmin edilebilmesi için bu veri takımlarının sayısının artırılması gerekmektedir. Bu ihtiyaçtan dolayı modelin içerisinde farklı bölgelere simgesel alt düzlemler yerleştirilmiştir. Bu simgesel alt-düzlemler ana düzlemle aynı malzemeden yapılmıştır ve çok küçük oldukları için tekrar ayırıştırma işlemine tabii tutulmamıştır.



Şekil 3: METIS programı ile geometrinin 400 bölgeye ayrılması



Şekil 4: Isı kaynağının tek bir simgesel alt düzleme konulması ile elde edilen ısı akısı.



Şekil 5: Elektronik yonga

#### 4. Eşdeğer-Devre Elemanlarının Tahmini

Geometri ayrıştırma işlemi tamamlandıktan sonra yapılması gereken işlem benzetim verilerini kullanarak devre elemanlarının (direnç, sığaç, akım kaynağı, gerilim kaynağı) değerlerini tahmin etmektir.

1. Dirençler: Eğer iki bölge en az bir ortak yüzeye sahip ise bu bölgeler komşu bölgeler olarak kabul edilir. Bundan dolayı bu bölgelerin ısı direnç ile birleştirilmesi gerekir. Eğer iki bölge komşu değil ise iletkenlik sıfır değerini alır.

$$R_{kl} = \frac{k \text{ ve } l \text{ bölgelerindeki ortalama sıcaklık farkı } (\Delta T)}{k \text{ ve } l \text{ bölgeleri arasındaki ısı akışı}} \quad (1)$$

2. Sığaçlar: Isıl sığaçlar bölgenin hacmi ile doğru orantılıdır. Sığağın değeri 2 nolu bağıntı kullanılarak hesaplanabilir. Bu denklemde  $Vol(R_i)$   $i$  bölgesinin hacmini,  $c_p$  bölgenin özgül sıcaklığını ve  $\rho$  ise malzemenin yoğunluğunu göstermektedir.

$$C_i = c_p \rho Vol(R_i) \quad (2)$$

3. Akım kaynakları: Alt-düzlemlere ısı kaynağı yerleştirilerek elde edilen veri takımları kullanılarak hesaplanmıştır.
4. Gerilim kaynakları: Isıl modellerdeki iletken ve taşınım sınır koşulları, eşdeğer devrede gerilim kaynağının seri dirence bağlanması ile ifade edilir.

#### 4. Benzetim Çalışması

Bu bölümde, derecesi-indirgenmiş model ile derecesi indirgenmemiş (orijinal model) modelin kararlı durum ve geçici durum için karşılaştırılmaları seçilen bir model üzerinde gösterilmektedir.

##### 4.1 Benzetim Modelin Tanımlanması

Bu benzetimde kullanacağımız model 4 ana bölümden oluşmaktadır ve bunlar Şekil 3'de görüldüğü gibi silikon yonga, alüminyum uçlar, plastik paket ve FR4 baskı devreden oluşmaktadır. Silikon yonga paketin ortasına yerleştirilmiştir ve etrafına ısı yaymaktadır. Pakete bağlı 16 tane uç bulunmakta ve her biri farklı bir düzlem olarak kabul edilmektedir. Kullanılan malzemenin özellikleri Çizelge 2'de gösterilmiştir.

Çizelge 2. Malzeme özellikleri

| Malzeme Özellikleri       | FR4  | Alüminyum | Plastik | Silikon |
|---------------------------|------|-----------|---------|---------|
| Yoğunluk $[kg/m^3]$       | 2700 | 2700      | 2700    | 2330    |
| Isıl iletkenlik $[W/m-K]$ | 0.3  | 160       | 0.2     | 163     |
| Özgül sıcaklık $[J/kg-K]$ | 900  | 900       | 385     | 703     |

Modelin bütün çevre yüzeyi ısı iletimli olarak seçildi ve sırası ile dış ısı  $T_{inf}=303.15K$  ve ısı-iletkenlik katsayısı  $h=50W/m^2K$  olarak belirlendi. Model sonlu-elemanlar analizi yapılarak 14830 düğüm noktası, 68101 dörtüzlü eleman ve yüzeylerde ise 11514 üçgen elemandan oluşan bir sonlu-eleman ağı (mesh) elde edilmiştir. Bu modelde 15 tanesi baskı devre içerisinde ve 2 tanesi de paket içerisinde olmak üzere toplam 17 adet simgesel alt-düzlem bulunmaktadır. METIS programı kullanılarak geometri 400 bölgeye ayrılmıştır. Silikon yonga ve uçlar çok küçük olduklarından dolayı tekrar bir ayrıştırma işlemi yapılmamıştır. Her bir uça ve yongaya ısı kaynağı yerleştirilerek toplam 34 adet eğitim veri takımı elde edilmiştir. Bu oluşturulan veri takımları sınır koşullarından bağımsız eşdeğer devre tanımlamaya olanak sağlamaktadır.

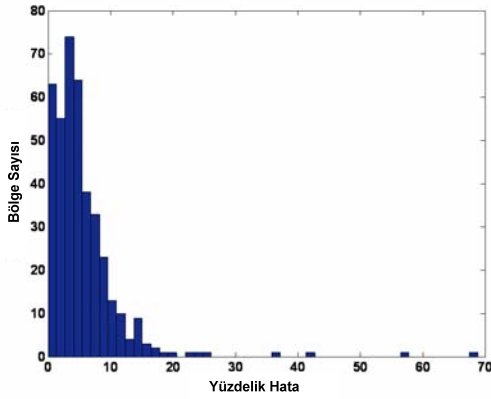
##### 4.2 Eşdeğer-Devrenin Kararlı Durum Analizi

Derecesi indirgenmiş ve derecesi indirgenmemiş (orijinal model) modelin 5 bölge için karşılaştırılması Çizelge 3'de verilmektedir. Sonlu eleman analizi COMSOL ile eşdeğer devre benzetimi ise PSpice kullanılarak yapılmıştır.

Çizelge 3. Sonlu-Eleman ve Eşdeğer-devre sonuçlarının karşılaştırılması

| Bölge numarası | Sonlu-Eleman Sonuçları | Eşdeğer-Devre Sonuçları |
|----------------|------------------------|-------------------------|
| 1              | 303.7500               | 304.8458                |
| 2              | 303.6800               | 304.6761                |
| 3              | 303.4600               | 303.9781                |
| 4              | 303.5600               | 304.3772                |
| 5              | 303.4000               | 303.9944                |
| ...            | ...                    | ...                     |

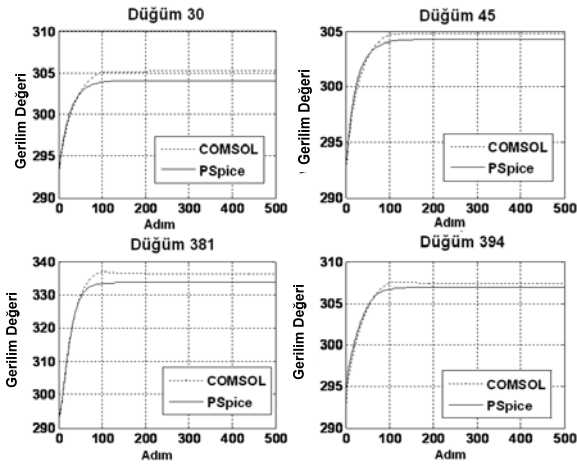
400 bölge için ortalama bağıl hata %7 olarak hesaplanmıştır. Şekil 6'da görüldüğü gibi 400 bölgeden 300'ünde hata %5 den daha küçüktür. Eşdeğer devrenin derecesi artırılarak hata oranında iyileştirme yapılabilir.



Şekil 6: Bağıl hatanın histogramı

#### 4.3 Eşdeğer-Devrenin Geçici Durum Analizi

Derecesi-indirgenmiş model ile derecesi indirgenmemiş (orijinal model) modelin 4 bölge için karşılaştırılması Şekil 7'de görülmektedir. Beklendiği gibi ısı 100 saniyeye kadar yükselmekte ve daha sonra sabit kalmaktadır.



Şekil 7. Derecesi-indirgenmemiş (COMSOL) ve Eşdeğer-devre (PSpice) sonuçlarının karşılaştırılması

#### 4. Sonuçlar

Bu makalede ısı sistemlerindeki sıcaklık ve akım verileri kullanılarak sistemin eşdeğer elektrik devresi oluşturulmuştur. Eşdeğer devrenin topolojisi sonlu eleman analizi (COMSOL Programı) ve geometri ayrıştırma (METIS Programı) yöntemleri kullanılarak elde edilmiştir. Ayrıca daha fazla eğitim veri takımı oluşturmak için simgesel alt düzlemler oluşturulmuştur. Derecesi-indirgenmiş model ile derecesi indirgenmemiş (orijinal model) modelin kararlı durum ve geçici durum için karşılaştırmaları yapılmıştır. Her iki durum içinde iyi sonuçlar alındığı gözlenmiştir.

#### Teşekkürler

Bu çalışma, ERC program of the National Science Foundation Award tarafından EEC-9731677 nolu proje kapsamında desteklenmiştir.

#### 5. Kaynaklar

- [1] P. E. Bagnoli, C. Casarosa, M. Ciampi, E. Dallago, "Thermal resistance analysis by induced transient (TRAIT) method for power electronic devices thermal characterization. I. Fundamentals and theory," *IEEE Trans. Power Electronics*, vol. 13, pp. 1208-1219, November 1998.
- [2] S. Clemente, "Transient thermal response of power semiconductors to short power pulses," *IEEE Trans. Power Electronics*, vol. 8, pp. 337-341, October 1993.
- [3] A. R. Hefner, D. L. Blackburn, "Simulating the dynamic electrothermal behavior of power electronic circuits and systems," *IEEE Trans. Power Electronics*, vol. 8, pp. 376-385, October 1993.
- [4] J. Garcia, G. D. Tanguy, C. Rombaut, "Modeling and simulating the dynamic electrothermal behavior of power electronic circuits using bond graphs," *27th Annual IEEE Power Electronics Specialists Conf.*, 1996, pp. 1641-1647.
- [5] K. Gorecki, J. Zarebski, "The Electrothermal Analysis of a Switched Mode Voltage Regulator," *Mixed Design of Integrated Circuits and Systems*, 14th International Conf., 2007, pp. 597-602.
- [6] J. K. John, J. S. Hu, S. G. Ziavras, "Optimizing the thermal behavior of subarrayed data caches," *IEEE International Conf. on Computer Design: VLSI in Computers and Processors*, 2005, pp. 625-630.
- [7] Y. Chen, C. Chen, Q. Dong, R.W. Stephenson, "Thermal management for motor," *Thermal and Thermomechanical Phenomena in Electronic Systems Conf.*, 2002, pp. 545-551.
- [8] O. A. Kabov, "Heat transfer in cooling systems of microelectronic equipment with partially submerged condensers," *IEEE Trans. Components, Packaging, and Manufacturing Technology, Part A*, vol. 19, pp. 157-162, June 1996.
- [9] A. F. Armor, M. V. K. Chari, "Heat flow in the stator core of large turbine-generators, by the method of three dimensional finite elements part II: Temperature distribution in the stator iron," *IEEE Trans. Power Apparatus and Systems*, vol. 95, pp. 657-668, September 1976.
- [10] D. V. Malyna, E. C. W. De Jong, J. A. Ferreira, M. A. M. Hendrix, J. L. Duarte, P. Bauer, A. J. A. Vandenput, "Combined electrical and thermal modeling in power supplies," *Power Electronics and Applications Conf.*, 2005, pp. 1-10.
- [11] H. Rosten, J. Parry, C. J. M. Lasance et al, "Final report to SEMI-THERM XIII on the European-funded project DELPHI - the development of libraries and physical models for an integrated design environment," in *Proc. of the Thirteenth IEEE SEMI-THERM Symposium*, 1997, pp. 73-91.
- [12] L. T. Pillage, R. A. Rohrer, "Asymptotic waveform evaluation for timing analysis," *IEEE Trans. Computer-Aided Design of Integrated Circuits and Systems*, vol. 9, pp. 352-366, April 1990.
- [13] L. M. Silveira, M. Kamon, I. Elfadel, J. White, "A coordinate-transformed Arnoldi algorithm for generating guaranteed stable reduced-order models of RLC circuits,"

*Computer-Aided Design ACM International Conf.*, 1996, pp. 288 -294.

[14] I. M. Elfadel, D. D. Ling, "Zeros And Passivity Of Arnoldi-reduced-order Models For Interconnect Networks," in *Proc. Design Automation Conf.*, 1997, pp. 28-33.

[15] J. A. Gibson, M. A. Hamilton-Jenkins, "Transfer-function models of sampled systems," *IEEE Proc. Electronic Circuits and Systems*, 1983, pp. 37-44.

[16] S. Shidore, V. Adams and T. Lee, "A study of compact thermal model topologies in CFD for a flip chip plastic ball grid array package," *IEEE Transactions on Components and Packaging Technologies*, Part A, 2001, pp. 191-198.

[17] S. Shidore and T. Lee, "A comparative study of the performance of compact models topologies and their implementations in CFD for a plastic ball grid array package," *Proceedings of the ASME InterPACK*, EEP-Vol. 26-1, Advanced Electronics Packaging, Vol. 1, 1999, 66 pp. 97-104.

[18] D. Celo, G. Xiaoming, P. K. Gunupudi, R. Khazaha, D. J. Walkey, T. Smy, M. S. Nakhla, "The creation of compact thermal models of electronic components using model reduction," *IEEE Transactions on Advanced Packaging*, vol 28, pp. 240-251, May 2005.

[19] M. Bikdash, P. Vega, M. El-Morsi, and G. Nellis, "Reduced-order transient thermal model obtained by graph-theoretic partitioning of finite-element meshes," *Proceedings of 2005 CPES Annual Power Electronics Seminar*, 2005, pp. 49-52.

[20] D. I. Cheng, C. Lin, M. M. Sadowska, "Circuit partitioning with logic perturbation," *IEEE/ACM International Conf. on Computer-Aided Design*, 1995, pp. 650-655.

[21] H. D. Simon, "Partitioning of Unstructured Problems for Parallel Processing," *Computing Systems in Engineering*, vol. 2, pp. 135-148, 1991. url= "[citeseer.ist.psu.edu/simon94partitioning.html](http://citeseer.ist.psu.edu/simon94partitioning.html)".

[22] C. H. Q Ding, H. Xiaofeng, Z. Hongyuan, G. Ming, H. D. Simon, "A min-max cut algorithm for graph partitioning and data clustering," *IEEE Proc. Data Mining Conf.*, 2001, pp. 107-114.

[23] F. Li, Q. Zhang, W. Zhang, "Graph partitioning strategy for the topology design of industrial network," *IET Communications*, vol. 1, pp. 1104-1110, December 2007.

[24] G. Karypis, V. Kumar, "METIS A Software Package for Partitioning Unstructured Graphs, Partitioning Meshes, and Computing Fill-Reducing Orderings of Sparse Matrices," [http://glaros.dtc.umn.edu/gkhome/ views / metis](http://glaros.dtc.umn.edu/gkhome/views/metis).