

3 FAZLI ÇOK SEVİYELİ EVİRİCİ TASARIMI VE UYGULAMASI

Ersoy Beşer, Birol Arifoğlu, Sabri Çamur, Esra Kandemir Beşer

Elektrik Mühendisliği Bölümü
Kocaeli Üniversitesi

ebeser@kocaeli.edu.tr, barif@kocaeli.edu.tr, scamur@kocaeli.edu.tr, esrakandemir@kocaeli.edu.tr

Özet

Bu çalışmada 3 fazlı çok seviyeli evirici tasarımına yer verilmiştir. Evirici yapısını oluşturan kısımlar detaylı olarak anlatılmış, anahtarlama yöntemi ve çalışma prensibi açıklanmıştır. Anahtarlama açılarının hesaplanmasında kullanılan yöntem ve bunun sonucunda elde edilen formüller ortaya konmuştur. Eviricinin ilk olarak simülasyonu yapılmış daha sonra prototipi imal edilerek laboratuvar ortamında deneysel çalışmalar yapılmıştır. Simülasyon çalışmasında elde edilen sonuçlar deneysel sonuçlarla karşılaştırılmıştır. Toplam harmonik bozunumu simülasyon çalışmasında hesaplanmış ve deneysel olarak ölçülen değerlerle karşılaştırılması yapılmıştır. Tasarlanan evirici düşük harmonikli çıkış gerilimi üretmekte ve anahtarlama elemanları üzerindeki dv/dt gerilim stresini azaltmaktadır.

Anahtar Kelimeler : 1 Fazlı Çok Seviyeli Eviriciler, 3 Fazlı Çok Seviyeli Eviriciler, Eviriciler, Toplam Harmonik Bozunumu

1. Giriş

Eviriciler günümüzde birçok endüstriyel uygulama için vazgeçilmez bir unsur haline gelmiştir. Çeşitli motor tiplerinin denetiminde ve güç sistemlerinde eviriciler yaygın olarak kullanılmaktadır. Ayrıca akü sistemleri, yakıt hücreleri, güneş pilleri, rüzgar türbinleri veya mikro türbinlerin bir yükü veya şebekeyi beslediği sistemlerde de eviriciler ile sıkça karşılaşmaktadır. Bu sebepten dolayı eviriciler üzerinde yapılan çalışmalar giderek artmakta ve buna bağlı olarak evirici teknolojisi hızlı bir şekilde gelişmektedir. Tüm yapılan çalışmalarda asıl hedeflenen, anahtar sayısını minimum seviyede tutarak, çıkış geriliminin ve yük akımının daha kaliteli olarak elde edilmesidir. Bu amaçla yapılan çalışmaların sonucu olarak birçok yeni yapı elde edilmiş ve bu yapılar üzerinde yeni anahtarlama teknikleri geliştirilmiştir. Çok seviyeli eviricilerde, seviye sayısı arttıkça çıkış geriliminin değişimi sinüs sinyaline daha çok benzemektedir [1]. Bu nedenle de kaliteli akım ve gerilim sinyallerine ulaşmak için çok seviyeli eviricilere olan ilgi artmış ve bu eviriciler üzerinde yapılan çalışmalar yoğunlaşmıştır.

Son yıllarda alternatif akım güç kaynaklarındaki yüksek güç ve düşük harmonik talebi giderek artmaktadır. Bu kaynakların bir yükü veya şebekeyi beslediği durumda evirici çıkış geriliminin harmonik seviyelerinin çok düşük olması gerilim dalga şeklinin de tam sinüs formunda olması istenmektedir. [2,3] Bu da çok seviyeli evirici topolojileri kullanılarak gerçekleştirilebilir.

Literatürde yer alan çok seviyeli evirici topolojileri temel olarak diyot kenetlemeli, flying-kapasitörlü ve kaskat bağlı eviriciler adı altında üç grupta sınıflandırılabilir. Ayrıca literatürde kaskat transformatörlü ve kaskat bağlı yarım H-köprülü eviriciler de bulunmaktadır.

Çok seviyeli eviriciler kademeli gerilim seviyelerine sahip olduğundan anahtarlama elemanları üzerindeki dv/dt gerilim stresi azdır ve çıkış geriliminin kalitesi yüksektir. Darbe Genişlik Ayarı (DGA) eviricideki yüksek anahtarlama frekansı ve bu eviricilerin dv/dt gerilim stresinin yüksek olması sebebiyle düşük verim ve elektromanyetik etkileşim problemleri ortaya çıkmaktadır. Bunun sonucunda yüksek anahtarlama frekans bileşenlerini azaltmak ve eviriciden sinüsoidal çıkış gerilimi elde etmek için çıkış filtresi kullanılması gerekir. Bu problemlerin önüne geçebilmek için çok seviyeli eviriciler klasik DGA eviricilere rakip olmuştur [4]-[6].

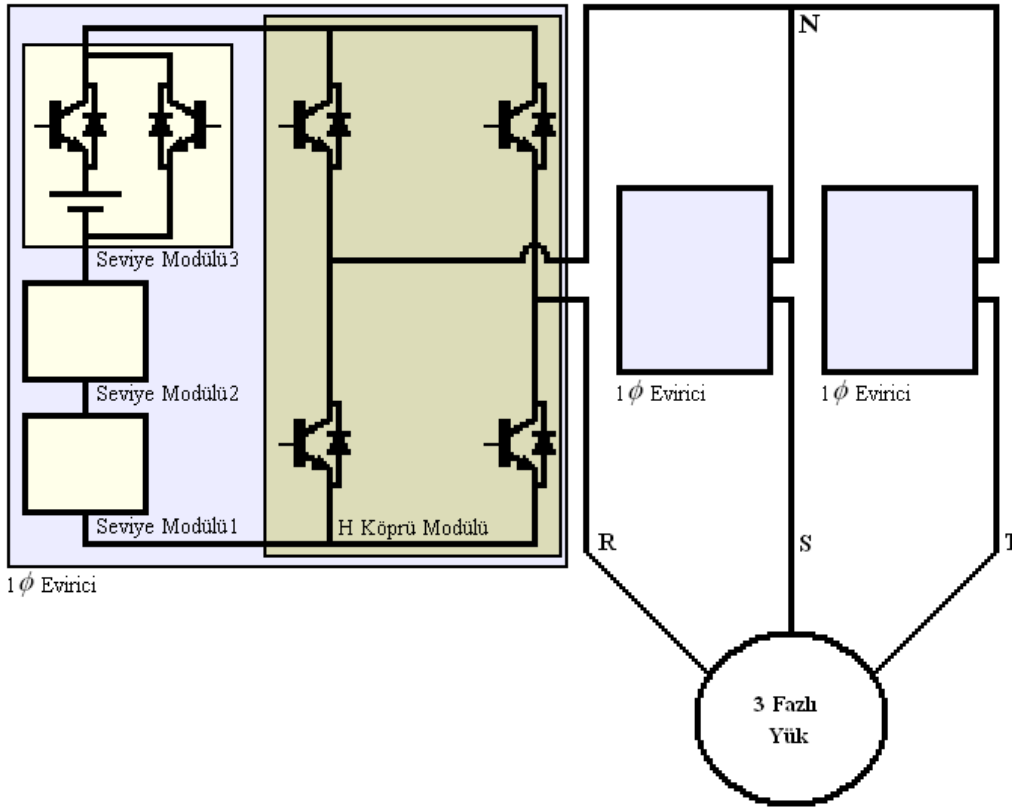
Evirici teknolojisindeki gelişmelere bağlı olarak, bu makalede 3 fazlı çok seviyeli yeni bir evirici yapısı ve bu yapıda kullanılacak anahtarlama yöntemi geliştirilmiştir. Evirici yapısını oluşturan kısımlar tanımlanmış, eviricinin çalışma prensibine yer verilmiştir. Gerilim seviye sayısının artırılmasına yönelik yapılması gereken işlemler anlatılmıştır. Geliştirilen yöntem ile anahtarlama açılarına göre anahtarlama fonksiyonları elde edilmiştir. Bu çalışmadaki yöntem en az anahtarlama elemanı kullanan yöntemlerden biridir ve H-Köprü eviriciler ile aynı sınıftaki birçok eviriciye göre harmonik bileşenlerini oldukça azaltabilmektedir. Geliştirilen eviricinin, gerilim dalga şekilleri simülasyon yolu ve deneysel çalışmalar ile gerçekleştirilmiştir. Sonuçlar, geliştirilen evirici yapısının ve anahtarlama yönteminin kalitesini ortaya koymaktadır.

2. Tasarılan Çok Seviyeli Evirici Prototipinin Yapısı

Şekil 1’de tasarlanan 3 fazlı çok seviyeli evirici prototipinin prensip şeması görülmektedir. Evirici üç adet bir fazlı çok seviyeli eviricinin yıldız bağlanmasından meydana gelmektedir. Her fazda bulunan bir fazlı evirici ise temel olarak iki modülden

oluşmaktadır. Bunlar seviye modülleri ve H-köprü modülüdür. Tasarımda kullanılan bir fazlı eviriciler genişlemeye çok uygun bir yapıya sahiptir.

Yapılarında bulunan seviye modüllerinin sayısı artırılarak çıkış geriliminin seviye sayısı kolaylıkla artırılabilir. Şekil 1’de 3 fazlı eviricinin prensip şeması görülmektedir.



Şekil 1: 3 Fazlı eviricinin prensip şeması.

2.1. Seviye Modülü

Seviye modülü 2 anahtarlama elemanı ve 1 doğru akım kaynağından meydana gelmektedir. Her bir seviye modülünde bulunan kaynağın gerilimi,

$$2^{(k-1)}V_d \quad (1)$$

şeklinde ifade edilmektedir. Bu denklemde k,

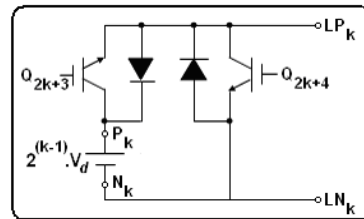
$$k = 1, 2, 3, \dots, m$$

olarak tanımlanmaktadır. Ayrıca m, bir fazlı eviricilerde bulunan seviye modül sayısını, V_d ise birinci seviyenin gerilimini ifade etmektedir. V_d ,

$$V_d = \frac{2V_{\max}}{n_{fn} - 1} \quad (2)$$

şeklinde tanımlanmaktadır.

Burada, V_{\max} bir fazdaki yükün gerilim değişiminin maksimum değerini, n_{fn} ise faz-nötr geriliminin seviye sayısını ifade etmektedir. Şekil 2’de seviye modülünün prensip şeması görülmektedir.

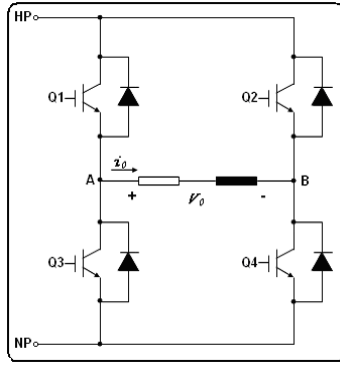


Şekil 2: Seviye modülünün prensip şeması.

2.2. H-Köprü Modülü

H-Köprü modülünün yapısı geleneksel H-Köprü eviricinin yapısı ile aynıdır. H-Köprü modülü evirici sistemi içerisinde sabit olan kısımdır ve Şekil 1’den

de anlaşılacağı gibi her fazda bir H-Köprü modül bulunmaktadır. H-Köprü modülünün prensip şeması Şekil 3'te görülmektedir.



Şekil 3: H-Köprü modülünün prensip şeması.

Bu çalışmadaki çok seviyeli evirici yapısı, kaynak gerilimi değerlerinin binary sayı sisteminde olduğu gibi 2'nin katları şeklinde değişmesinden dolayı binary kaskat olarak isimlendirilecektir. Bu yapı sayesinde yardımcı anahtarlama elemanları ve bunlara bağlı kaynaklar artırılarak seviye sayısı kolaylıkla artırılabilir. Klasik çok seviyeli eviriciler ile karşılaştırıldığında, seviye sayısı arttıkça anahtarlama elemanı sayısındaki artış daha azdır.

Tablo 1'de çıkış gerilimi seviyesi ve anahtarlama elemanı sayısının kaskat bağlı seviye modüllerine göre değişimi görülmektedir.

Tablo 1: Çıkış gerilimi seviyesi ve anahtarlama elemanı sayısının seviye modüllerine göre değişimi.

Kaskat Seviye Modülü	SM 1	SM 2	SM 3	SM 4
Kaynak Oranı	V_d	$2.V_d$	$4.V_d$	$8.V_d$
Çıkış Seviyesi (Faz-Nötr / Faz-Faz)	3 / 4 6 / 18	7 / 12 8 / 24	15 / 24 10 / 30	31 / 48 12 / 36
Anahtar Sayısı (1Faz / 3Faz)				

Tablo 1 incelendiğinde seviye modülü sayısı ile anahtarlama elemanı sayısı ve çıkış geriliminin seviye sayısı arasında bir bağıntı olduğu tespit edilmiştir. Bu bağıntılar denklem (3), (4), (5) ve (6)'da verilmiştir.

$$n_{fn} = 2^{(m+1)} - 1 \quad (3)$$

$$n_{ff} = \begin{cases} m=1 & 4 \\ m>1 & 3.2^m \end{cases} \quad (4)$$

$$r_{1\phi} = 2m + 4 \quad (5)$$

$$r_{3\phi} = 6m + 12 \quad (6)$$

Burada,

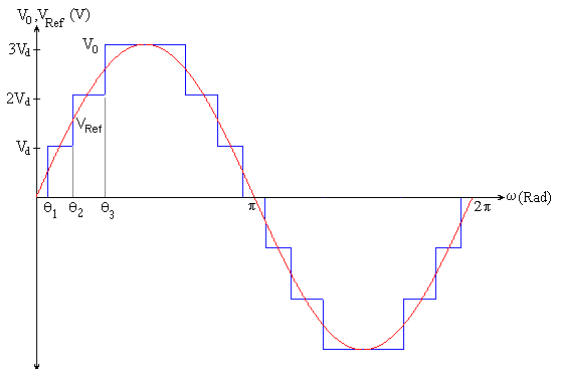
- n_{fn} : Faz-Nötr geriliminin seviye sayısını,
- n_{ff} : Faz-Faz geriliminin seviye sayısını,
- m : Seviye modülü sayısını,
- $r_{1\phi}$: 1 Fazlı eviricinin anahtarlama elemanı sayısını,
- $r_{3\phi}$: 3 Fazlı eviricinin anahtarlama elemanı sayısını,

göstermektedir. Bu çalışmada geliştirilen anahtarlama tekniğinde, tetikleme sinyalleri anahtarlama açıları hesaplanarak oluşturulmaktadır. Belirli bir frekans değerinde hesaplanan anahtarlama açılarına göre gerekli yarıiletken anahtarlama elemanları anahtarlama çıkış gerilimi çok seviyeli olarak elde edilmektedir. Bahsedilen evirici topolojisinde anahtarlama açılarının hesaplanabilmesi için bir yöntem geliştirilmiştir. Bu yöntemle ait formül aşağıda verilmiştir.

$$\sin \theta_i = \frac{2i-1}{n-1} \quad (7)$$

$$i = 1, 2, 3, \dots, \left(\frac{n-1}{2}\right) \quad (8)$$

Bu çalışmada örneğin 7 seviyeli evirici için ($n_{fn}=7$) $i=1, 2$ ve 3 değerlerini alacaktır. Bu durumda θ_1 , θ_2 ve θ_3 anahtarlama açılarının hesaplanması gerekmektedir. Denklem (7) kullanılarak 7 seviyeli evirici topolojisinde kullanılacak olan θ_1 , θ_2 ve θ_3 anahtarlama açıları kolaylıkla hesaplanabilir. Bu topoloji için çıkış gerilimi, referans gerilim ve anahtarlama açıları Şekil 5'te görülmektedir.



Şekil 5: Çıkış gerilimi (V_o), referans gerilimi (V_{Ref}) ve anahtarlama açıları ($\theta_1, \theta_2, \theta_3$)

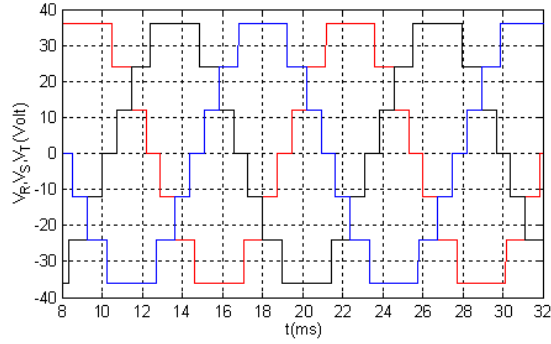
Çıkış gerilimi seviyesini arttırabilmek amacıyla evirici yapısına seviye modülleri eklenir ve istenilen seviye sayısındaki çıkış gerilim şekli elde edilmiş

olur. Bu esnada her durum için anahtarlama açıları hesaplanır.

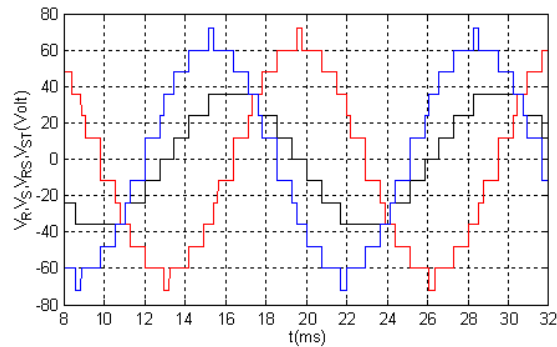
Gerilim seviyeleri elde edilirken, H-Köprü modülü ve seviye modüllerindeki gerekli anahtarlar belirlenen açı değerlerinde anahtarlmalıdır. Bu sayede 7 seviyeli gerilim ($0, \pm V_d, \pm 2V_d$ ve $\pm 3V_d$) uygun kaynak gerilimleri kullanılarak elde edilir.

3. Simülasyon ve Deneysel Çalışmalar

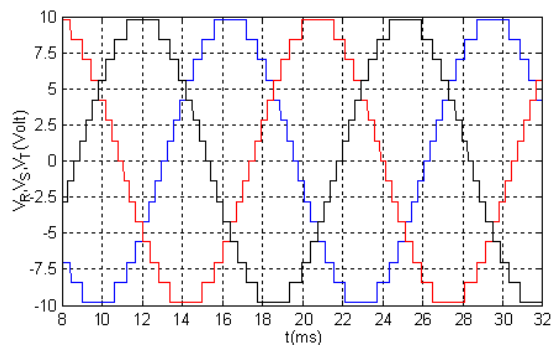
Tasarlanan çok seviyeli evirici prototipinin ilk olarak simülasyon çalışmaları yapılmıştır. Daha sonra evirici üretilerek bir dizi deneysel çalışma gerçekleştirilmiştir. Eviricinin kontrol sinyalleri, PIC 18F452 mikrodenetleyicisi ile denetlenmektedir. Yarıiletken anahtarlama elemanı olarak IRFP460 güç mosfetleri tercih edilmiştir. Çok seviyeli eviriciye ait simülasyon ve deneysel sonuçlar Şekil 6'da, toplam harmonik bozunum değerleri ise Tablo 2 de verilmiştir.



(a) Simülasyon çalışması, V_R, V_S, V_T (7 Seviyeli)



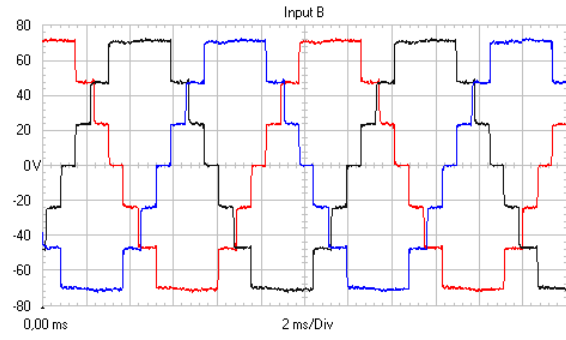
(c) Simülasyon çalışması, V_R, V_{RS}, V_{ST} (7 Seviyeli)



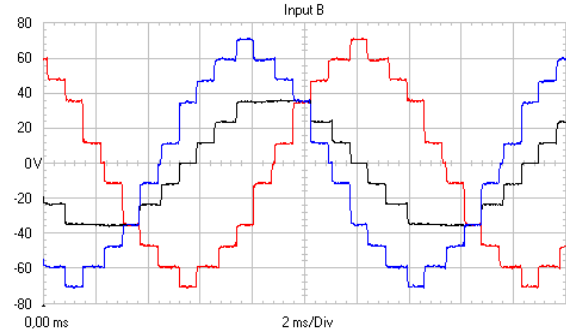
(e) Simülasyon çalışması, V_R, V_S, V_T (15 Seviyeli)

Tablo 2: Çıkış geriliminin toplam harmonik bozunumunun simülasyon ve deneysel çalışma sonuçları

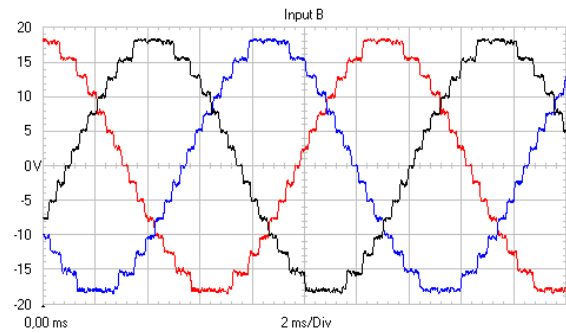
Toplam Harmonik Bozunumu (%)			
		Simülasyon	Deneysel
Faz - Nötr Gerilimi	3 Seviye	31.08	--
	7 Seviye	12.22	11.16
	15 Seviye	5.66	4.66
Faz - Faz Gerilimi	4 Seviye	31.08	--
	12 Seviye	10.10	10.18
	24 Seviye	4.07	3.60



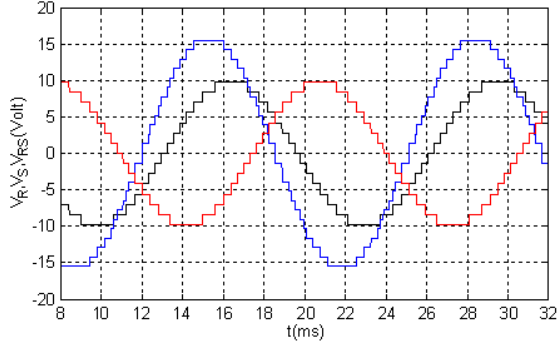
(b) Deneysel çalışma, V_R, V_S, V_T (7 Seviyeli)



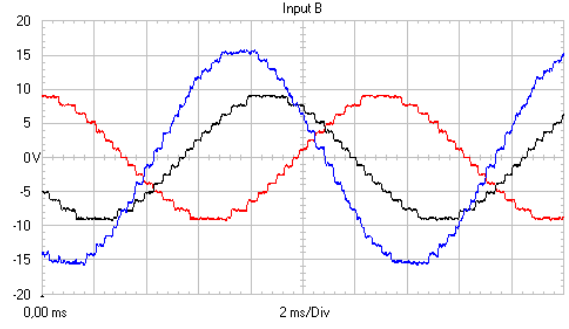
(d) Deneysel çalışma, V_R, V_{RS}, V_{ST} (7 Seviyeli)



(f) Deneysel çalışma, V_R, V_S, V_T (15 Seviyeli)



(g) Simülasyon çalışması, V_R , V_S , V_{RS} (15 Seviyeli)



(h) Deneysel çalışma, V_R , V_S , V_{RS} (15 Seviyeli)

Şekil 6: Çok seviyeli eviricinin çıkış gerilimlerinin zamana göre değişimleri.

4. Sonuçlar

Bu çalışmada, literatürde mevcut olan yöntemler geliştirilerek yeni bir yapı oluşturulmuştur. Anahtarlama açılarının hesaplanmasında kullanılan yöntem ve bunun sonucunda elde edilen formül ortaya konmuştur. Buna göre önerilen yöntem ile anahtarlama açıları kolaylıkla hesaplanabilmektedir. Tasarlanan eviricinin genişlemeye çok uygun bir yapısı vardır. Eklenen kaynaklarla birlikte seviye sayısı katlanarak artmaktadır. Seviye sayısı arttıkça toplam harmonik bozunumunun azaldığı simülasyon ve deneysel sonuçlarda görülmektedir. Tasarlanan evirici, anahtarlama elemanları üzerindeki dv/dt gerilim stresini önemli ölçüde azaltmakta ve kaliteli çıkış gerilimi üretmektedir.

5. Kaynaklar

- [1] Çamur S., Arifoğlu B., Beşer E. Kandemir and Beşer E., "Design and Application of a Novel Structure and Topology for Single-Phase Five-Level Inverter", *Wseas Transactions on Electronics*, 2006.
- [2] HUA,C.C., WU,C.H. and CHUANG,C.W., "Control of Low-Distortion 27-Level Cascade Inverter with Three H-Bridge Inverter Modules", *IEEE Power Electronics*, pp.277-282, 2006.
- [3] OZPINECI,B., TOLBERT,L.M. and CHIASSON,J.N., "Harmonic Optimization of Multilevel Converters Using Generic Algorithms", *IEEE Power Electronics Letters*, Vol.3, No.3, pp.92-95, 2005.
- [4] KANG,F.S., PARK,S.J., CHO,S.E., KIM,C.U. and ISE,T., "Multilevel PWM Inverters Suitable for the Use of Stand-Alone Photovoltaic Power Systems", *IEEE Transactions on Energy Conversion*, Vol.20, No.4, pp.906-915, 2005.
- [5] Colak I., Kabalci E., and Bayindir R., "Review of Multilevel Voltage Source Inverter Topologies and Control Schemes". *Energy Conversion and Management*, pp.1114-1128., 2011.
- [6] Teodoresco R., Blaabjerg F., Pederson J.K., Cengelci E. And Enjeti P.N., "Multilevel Inverter by Cascading Industril VSI", *IEEE Transactions on Industrial Electronics*, Vol.49, No.4, 2002.