

Transistor Osilatörlerinin Grafik Olarak (*) Tasarlanması

Yazarlar:

W. R. Mc SPADDEN
E. EBERHARD

Çeviren:

Nadir SANLI
Y. Müh. — S.E.T.

Basitleştirilmiş yaklaşık transistor osilatör tasarlanmasında grafik metod kullanılır. Yüksek stabiliteli 1 MHz de çalışan transistor kristal osilatör tasarlamakta, reaksiyon devrelerinin hazırlanmasındaki universal metod ile grafik tekniği kullanılmıştır.

Bu yazıda, transistor osilatör tasarlamasının yeni bir metodu izah edilmiştir. Öyle ki bir çok kristal osilatör ihtiva eden farklı devrede ufak değişikliklerle kullanılabilir. Basit olmakla beraber bir çok mühendislik hesap tasarımlarında kâfi doğrulukta neticeler verebilecek kabiliyettir.

Sarfılar :

Tasarlama metodu, osilasyonlar için verilen Barkhausen kriterine dayanır; ki bu kriter: sürekli rejim şartları altında, bir osilatör'ün kapalı devresinde kazancın bir'e, faz kaymasının da sıfıra eşit olmasını ifade eder.

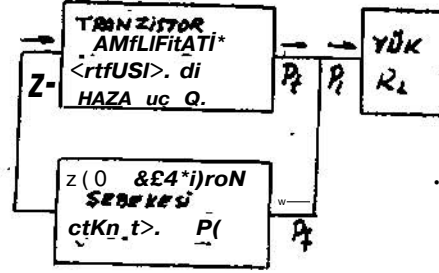
Problemi basitleştirmek maksadı ile bu iki gart ayrı ayrı nazarı itibara alınacaktır. İlk şart devrede osilasyonun olup olmadığını belirtir. Şayet «Loop» kazancı birden küçükse osilatör çalışmayacak, birden büyükse osilasyonların genliği loop (çevre) içinde doyma oluncaya kadar artacak, bundan sonra azalmak istiyecektir. İkinci şart osilatörün frekansıyla alakalıdır. Eğer faz kayması sıfırdan farklı ise frekansı onu sıfır yapacak şekilde kayar.

Transistor osilatörlerinin tasarlanması, vakum tüplü osilatörlerde rastlanmayan çeşitli problemleri ihtiva eder. Birincisi; bir transistorun çıkış empedansının giriş empedansına oranı umumiyetle yüksektir, ve reaksiyon devresinde empedans transformer¹ kullanmak lüzumludur. Aynı tip transistorlerde bile farklı transistorlerin parametreleri değişik olabilir.

Loop güç kazancı:

Genelleştirilmiş osilatör devrelerindeki güç bağlantılarının analizi yaklaşık olarak her hangi tip reaksiyonlu osilatörlere tatbik edilebilir.

Osilatör, önce şekil 1 deki gibi Uç kısma ayrılır. Transistor amplifikatörün güç kazancı G, giriş empedansının omik bileşeni Ri, ve çıkış gücü Pt dir. Gösterilen osilatör de faydayı yükte güç RL ve PL ile belirtilmiştir. Amplifikatörün çıkışından girişine kuplaj reaksiyon devresi vasıtasıyla yapılmıştır.



(Şekil : 1) Genelleştirilmiş osilatör

Reaksiyon devresinin giriş empedansının omik bileşeni Rf ve bunun aldığı güç Pf ve amplifikatörün Ri direncine Pi gücü nakledilmiştir. Şekil 1 ve yukarıdaki mülâhazalardan aşağıdaki bağıntılar görülmektedir. ,

$$E = P_g / P_f \quad (1)$$

$$P_t = G \cdot P_i \quad (2)$$

$$P_L = P_g - P_r \quad (3)$$

Basit işlemlerle bu bağıntılardan şu eşitlik çıkarılabilir.

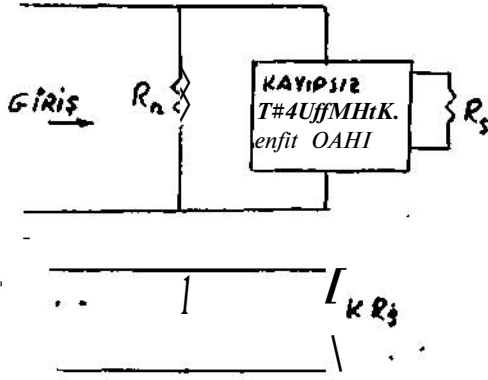
$$R_L = R_f / (E G - I) \quad (4)$$

Bu eşitlik, reaksiyon devresinin giriş direnci ile yük direnci arasında, bir loop kazancı için olması icab eden bağıntıyı göstermesi bakımından mühimdir.

Reaksiyon şebekesinin bahsedilen genel bağıntılarını düşünelim; şebekenin açık devre transformasyon kaybı Rn direnci ile gösterilirse şebeke, kayıpsız farz edilen bir empedans transformer'i ile Rn'in paralel bağlantısı gibi kabul edilir. Bu basitleştirme neticesi transformer'in kısa devre kayıpları ihmâl edilebilir.

Şekil 2 düşünülürse, Rf, giriş empedansı; A, hakiki empedans oranı; K, teorik empedans oranı; E, transformer verimi; Rs sekonderdeki yük, netice olarak aşağıdaki bağıntılar elde edilir.

(*) December 5-1958 ELECTRONIC mecmuasında ki «Graphical Destgning of Transistor Oscilla-tor» isimli makaleden.



(Şekil : 2) Translory&r, Zıt reaksiyon şebekesinin basitleştirilmiş gösterilişi

$$A = R_r / R_s \quad (5)$$

$$A = K / (1 + K R_s / R_n) \quad (6)$$

$$E = A / K \quad (7)$$

Eşitlik (6) basit bağıntıları ihtiva etmektedir, R_s , çok küçük değilse eşitlik (7) büyük bir doğrulukla kullanılabilir. R_n 'i ölçerek veya devrenin Q su ve K biliniyorsa hesaplamak kolaydır, eşitlik, 6 ve 7 den transformer R_s ile yüklü ise hakiki empedans oranı ile transformer verimini elde etmek için kullanılır. Eğer yüksek hassasiyet istenirse bu miktarlar tecrübi yollarla R_s 'in fonksiyonu olarak ölçülebilir.

Fazlalık kazanç :

Bir osilatörü tam olarak birim Loop kazancı ile tasarlamak doğru olmaz, her hangi pratik osilatör fazla Loop kazancını haizdir. Bu yüzden, osilasyon genliğinin, istenen kararlı osilasyonlan elde etmek için minimum Loop kazancına kadar yük-selmesi ve ümitlenmesi mümkün olur. Bir T faktörü, hakiki A sınıfı amplifikatör kazancı G_p nin, osilasyonlan meydana getirmek için lüzumlu minimum amplifikatör kazancı G ye oranı olarak tarif edilmiştir.

$$T = G_p / G \quad (<$$

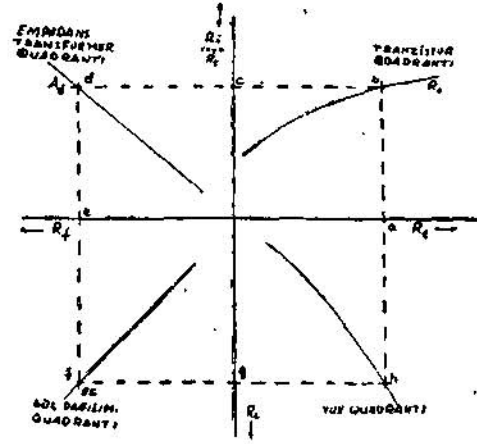
$T = 1$ olduğu zaman osilasyonlan mümkündür. Loop kazancının matematik analizi bazı hallerde basit olabilir, fakat problem ekseriya osilatör Loop'un muhtelif kısımlarının birbiri ile alâkalı olmasından karışiktır.

Grafik nretod :

Burada kullanılan yaklaşık grafik metod, tasarlayıcıya, bu problemi halletmede yardım maksadıyla geliştirilmiştir. Böylece yalnız çözümün kolaylaştırılması değil, çeşitli devre parametre değişmelerinin tesirini açıkça görmek kabil olur.

Düşünmenin teferruatı şekil 3 teki diyagramda görülmektedir. Diyagram dört direnç eksenini

ile bölünmüştür. Sağ yukardaki Quadrant (kısım); transistor üzerindeki toplam kollektor yükü R_t ve transistor amplifikatörün giriş direnci R_i ile sınırlanmıştır. Çok basit osilatör devrelerinde $R_i = R_s$ dir, fakat bu kristal osilatörlerinin bütün tipleri için cari değildir. Bu kısım transistor Quadrant'ı olarak adlandırılmıştır, ki R_i nin R_t ye göre eğrisi kullanılmış transistor için çizilmiştir. Üst soldaki kısım, R_1 ve R_f etsenleri ile sınırlanmıştır. Bu kısma empedans transformator Quadrant'ı denir, ve doğrudan, hakiki transformasyon oranı A 'yı temsil etmektedir, bu doğru 5 eşitliği-ne dayanarak çizilmiştir.



(Şekil : 3) Osilatör Loop kazancı için grafik çözüm misali Bu usul, diğer tasarlama faktörlerini, bilinen parametrelere dayanarak çözmekte kullanılır

Alt sağdaki kısım, R_f , R_L eksenleri ile sınırlanmıştır, ve güç bölümü Quadrant'ı olarak 4 eşitliği ile alâkalıdır.. Bu kısımdaki R_f R_L le alâkalı doğru vasıtasıyla verilen bir verim - kazanç EG bulunur. Bu kısımda T nun verilen bir kıymeti için $G = G_p / T$ yaparak hesap yapmak kabildir. Sağ alt kısım ise yük Quadrant'ı olarak adlandırılır. Bu kısımda R_f in sabit değeri için R_t ve R_L arasındaki bağıntıyı gösteren bir eğri vardır.

Diyagramın kullanılması :

Bu diyagramı kullanmak için; bir E verimi ve A_d hakiki transformasyon oranı bilinen bir empedans transformator'ü ile toplam transistor yükü R_t eksenini üzerinde (a) noktası ile belirtilen şartlar belirli olmalıdır, (a)'dan R_t ye çıkılan dik ve (b) den çizilen yatayla (c) ve (d) noktaları ve (d) den inilen dikle (e) noktası bulunur. Keza, (a) dan indirilen dikle (h) ve (h) dan çizilen yatayla (g) bulunur. Dördüncü kısımda kullanılmış hususî R_f eğrisi (e) noktasından R_f in değerine uygun olmalıdır (e) noktası reaksiyon şebekesinin giriş empedansının değerini verir ve (e) noktası R_L in değerini belirtir ki R_p le konbinezonu R_t nin orijinal kabul edilen değerini verir.

g-h ve $dr \ll 1$ doğrularını (f) te keşininceye kadar uzatılırsa, osilasyonların başlaması için temin edilmiş kazanç verimi bulunabilir. Verilmiş E için bilinen (f) noktasından EG bulunmuştur, minimum istenen kazanç G elde edilebilir. Eğer bu kazanç transistorun A sınıfı kazancı G_p den büyükse devre osilasyon yapmayacaktır. ve eğer G, G_p den küçükse osilasyon belirir ve T (şimdi birden büyük) 8 eşitliğinden elde edilebilir. Bu yolda muhtelif haller derhal görülecektir. Meselâ, R_t, R_L, T ve E biliniyorken empedans uyduurucu devrede düşünülümüşse tasarlama başlayabilir.

Avantajlar:

Bu yolda, tasarlanmanın avantajlarından biride kolaylığıdır. Şekil 3 teki basit diyagramın kolay değişimleri bu metodun, seri usulde kullanılan kristal osilatörlere tatbikini mümkün kılar. Bu değişme, R_s 'in yeni bir değerini elde etmek için kristalin eşdeğer seri direnci R_L 'e transistorun giriş direnci R_i i eklemek gerekir E verimi kristaldeki güç kaybı için tekrar hesaplanmıştır. İlerdeki, misâl bu durumu aydınlatacaktır.

Grafik usulü kolaylaştırmak için birinci kısımda yardımcı bir eğri düşünülebilir. Bu eğri, toplam yük R_{tye} karşılık transistorun güç kazancı P_{tnm} diyagramıdır ve R_t nın farklı değerlerinde, çalışmanın neticesini kolayca belirterek tasarlamayı basitleştirir.

Tasarlama usulü, transistor Quadrant'ında eğri aileleri ile çalışılarak genişletilebilir. Bu, empedans oranları; istihsal kazanç verimleri ve R_t, R_L, R_f değerlerinin geniş değişme sınırları arasına yerleştirilebilir. Eğer, transistor için limit güç kazancı ve R_i eğrileri biliniyorsa, bu da transistor Quadrant'ı içine yerleştirilebilir.

Reaksiyon Şebekesi:

Bilindiği gibi bu şebele, bir R_n şönt direnci ve empedans oranı k olan kayıpsız transformere olmak üzere iki kısımdır. Şekil 2.

"Teorik olarak bir empedans transformatorünün çalışması R_n ve K faktörleri ile karakterize edilebilir. Bu iki faktör verilen bir şebekede bilinir Eşitlik 5, 6, 7. Genel olarak bu reaksiyon şebekesi çalışmanın arzu edilen frekansına ayar edilmiş band geçirici (band-pass) filtredir.

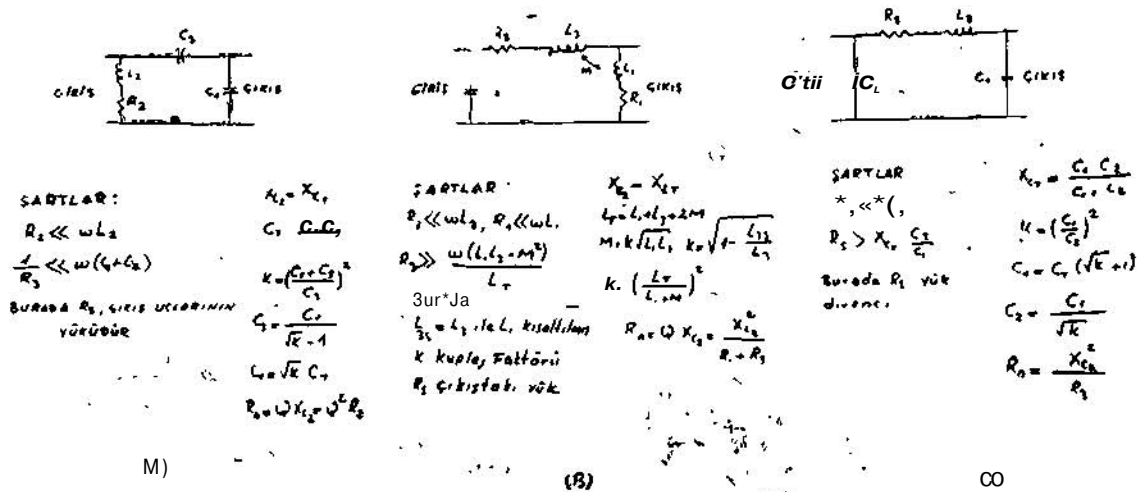
Şebekede, yüksek Q lu ($Q > 10$) bobinler kullanıldığı düşünülerek R_n ; sekonder yüklenmemişken ($R_s = \infty$) ve şebekenin rezonansta giriş empedansı hesaplanarak kolayca bulunabilir. Filtre kayıpsız kabul edilerek ve R_s in fonksiyonu olarak R_f hesaplanarak K için bir ifade elde edilebilir. Bu kabulden dolayı kısa devre kayıpları sıfırdır. Her zaman R_s in bir minimum değeri olacaktır ki tasarlama eşitlikleri doğrudur.

Yukardaki iki paragrafta prensiplerin ana hatları kullanılarak üç şebeke için eşitlikler inkişaf ettirilmiştir. Basit bağıntılar ve sınırlamalar şekil 4 te gösterilmiştir.

Şekil 4 c deki devreyi kullanarak yapılan osilatör Colpitts osilatörüdür, ve eğer L_3 ve R_3 , paralel usullü kristalle yer değiştirirse bilinen Pierce osilatör'u elde edilir. Şekil 4 c deki kabuller daha sonraki hallere tatbik edilmez. Değişme başka yerlerde yapılabilir.

Misâl:

Bir kristal osilatör L-C-C şebekesi ile beraber misali anlatmak için seçilmiştir. Transistor, kris-

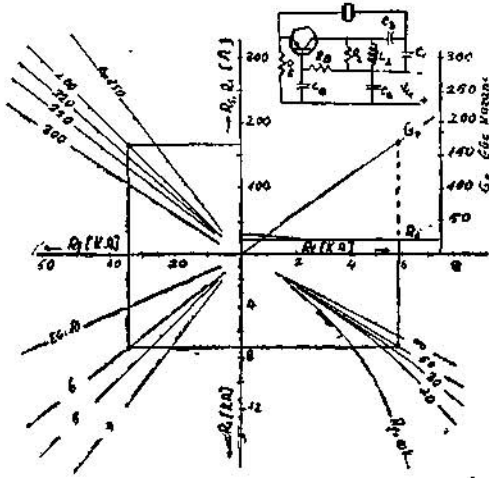


(Şekil . 4) Zıt reaksiyon şebecelerinin üç tipi için devre ve basitleştirilmiş eşitlikler. (A) L-C-C tipi, (B) C-L-L tipi, (C) C-L-C tipi. (C) tipi Colpitts osilatörü içindir.

tal ve yük direncinin belirtildiğini kabul edelim. Çalışma frekansı 1 mHz. olacaktır, transistor 6,900 o faydalı yüküyle 2N247 tipi kristal de CR-19/U tipi olacaktır. Şekil 5'e göre tasarlama aşağıdaki gibi devam edecek;

(1) R_{tn}'ın değişik değerleri için 1 mHz. deki güç kazancını ve giriş rezistansını belirtmek ve transistor öngerilim (bias) şebekesini tasarlamak. Bias şebekesini tasarlamak için her hangi standart transistor karakteristiklerine bakılır. R_t ye karşı G_p güç kazancı ve R_i şekil 5 te. Bu misâl için R_E = 4.700 ohm, R_B = 180.000 ohm; I_c = 1mA; V_e = 3V; kristalin R_j = 140 ohm.

(2) Şekil 5 te bütün bilinen noktaları ve eğri-leri bulmak.



(Şekil 5) L-C-L, Zıt reaksiyon şebekesi ile tasarlanan kristal osilatör misali. Transistör tipi 2N247 ve istenen frekans 1 Hz.

R_L = 6.900 ohm, R_i = 34 ohm. (tahminen sabit)

$$R_s = R_i + R_l = 174 \text{ ohm.}$$

(3) R_l le mukayeseli olarak R_f'i seçmek.. Şimdi R_f = 35000 ohm. seçelim . Bu noktayı grafikte işaret edelim.

(4) Loop'u kapayıp aşağıdaki parametreleri kaydetme:

R_L = 6900 ohm; A = 200; R_s = 174 ohm; EG = 6.1; R_f = 35000 ohm ve G_p = 170.

(5) Şimdi L₂ yi seçelim. Bu misâl için küçük ferrite toroidal endüktör aşağıdaki sabit değerleri alabilir. L₂ = 286 fH; Q = 147; R_s = 12,2 ohm. ayarlama için bobinle rezonansa gelebilen C_t kondansatörü 90 (j,j,F.

(6) R_n ve K yi hesaplamak :

$$R_n = Q X L_2 = 265000 \text{ ohm. } K = A. R_n / (R_n - AR_s); K = 231.$$

(7) Verimi ve Loop kazancını hesaplamak :

$$E_t = A/K = 0,867 \text{ transformatör verimi}$$

$$E_x = R_s / R_s = 0,195 \text{ kristal verimi}$$

T = E_t . E_x. G_p / E. G = 4,7 (T) nun bu değeri ile osilasyon garantidir.

(8) Şebekenin kondansatör hesabı .

$$C_1 = \sqrt{K. C_2} = 1,70 \text{ } \mu\text{F}$$

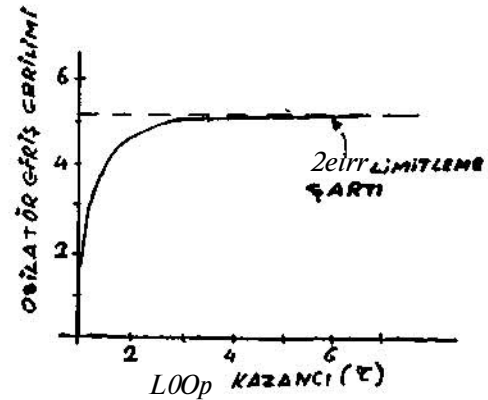
$$C_3 = C_1 / (\sqrt{KT} - 1) = 96,5 \text{ } \mu\text{F}$$

Yukardaki osilatör yapılmış ve T (nun seçilen değerleri için iyi netice alınmıştır. Stabilité için yapılan ölçülerde, besleme gerilimindeki % 1 değişime için frekans kaymasının 0,0005 ten daha az olduğu görülmüştür.

Çıkış gerilimi :

Tasarlamalarda osilatör çıkış gerilimini düşünmek gerekir. Eğer aşağıdaki iki faktör biliniyorsa problem ciddi kolay çözülür; faktörler: Osilasyonlar için uygun minimum kazanç G; istenen çalışma noktasında ve istenen yük direnciyle çıkış gerilimi ile güç kazanç eğrisi.. Bu faktörlerle osilatörün netice genliği oldukça iyi bir doğrulukla tespit edilebilir.

Pratikte, yukardaki bilgiler ekseriya bilinmez ve tasarlayıcılar çıkış gerilimi ile güç kazancı eğrisini elde etmeden çıkış gerilimini yaklaşık olarak hesap etmek isteyebilirler. Eğer osilatör çalışma noktası sabit ve A sınıfı çalışma bölgesinde olacak şekilde hazırlanmışsa, çıkış gerilimi fazlalık loop kazancı miktarından çıkarılabilir. Bunu şöyle yapabiliriz : Kollektördeki a - c geriliminin tepe değeri d - c kollektör gerilimine eşit olduğu zaman limiti eme keskin olacak; ve kazanç sür'atle düşecektir. Şekil 6 daki tecrübi bilgi gösterirki eğer loop kazancı T 1,8 den büyükse, çıkış gerilimi bu maksimum teorik değerinin % 15, civarında olacaktır; eğer T 2,5 tan daha büyükse, çıkış



(Şekil 6) A sınıfı çalışma bölgesinin ortalarında çalışan osilatör için Loop kazancının fonksiyonu olarak çıkış gerilimi

gerilimi bu teorik değerin % 9, civarında olacaktır. Bu bağıntı eğer genlik limitlemesi kâfi derecede keskinse caridir.

Eğer transistor çalışması kesim noktasına yakınsa, limitleme, kollektör gerilimi tepe değerinin çok aşağı değerlerinde başlayacaktır, fakat limitleme keskin olmayacak ve çıkış genliğinin tepe değeri d - c ye eşit oluncaya kadar kazanç düşmesi devam edecektir.

Oslatör frekansı:

Osilatör frekansına tesir eden faktörler aranırken Barkhausen kriteri düşünülür ki, o da, her hangi osilatörde sürekli çalışma şartları için Loop civarında faz kayması sıfır olmalıdır.

İyi bir frekans stabitesi için amplifikatörde çok az faz kayması olmalıdır. Burada birinci derecede mühim olan faktör; transistor transfer karakteristiği h_f veya h_m ile birleştirilmiş faz açısı büyüklüğüdür.

UbK : 621.315.051

CIGRE 1962 Toplantısı

Turhan ONUR
Y. Müh. - İLLER B.

Cigre (Conférence International Des Grand Réseau Electricques - International Conference on Large Electric Systems - Milletlerarası büyük elektrik sistemleri Konferansı) 19 uncu toplantısını Pariste 16 ile 26 Mayıs tarihleri arasında yaptı. Konferansa Türkiyeden Türk Milli Komitesi Başkanı E.J.E İdaresi Genel Direktörü Y. MÜH. İbrahim Deriner, Komite Genel Sekreteri Ord. Prof. Cabir Hamdi Sepen, I.T.Ü.Elektrik Fakültesinden Prof. Turgut Boduroğlu, Doçent Muzaffer Özkaya, E.İ.E. İdaresinden Y. Müh. Demir Aykor, Etibank Genel Müdürlüğünden Y. Müh. Kenan Ergen, İller Bankası Genel Müdürlüğünden Y. Müh. Tahsin Armay ve Y. Müh. Turhan Onur iştirak etmiştir.

Bu yıl yapılan toplantıyı izah etmeden önce Cigre'yi kısaca tanımak faydalı olacaktır.

Cigre 1921 yılında kurulmuştur. Her iki yılda bir toplanmaktadır. Gayesi Elektroteknik konusundaki gelişmeleri araştırmak ve bütün memleketler elektrik teknisyenlerine yaymaktır.

1939 yılına kadar 10 toplantı yapmıştır, 8 Temmuz 1939 tarihli toplantısından sonra 1946 yılına kadar İkinci Cihan Harbi sebebi ile toplantılar yapılamamıştır. İkinci Cihan Harbinden sonra 11 inci toplantı 27 Haziran-6 Temmuz 1946 tarihleri arasında Pariste yapılmıştır. Bu tarihten itibaren her iki senede bir muntazam olarak toplantılarını

yapmıştır. 19 uncu toplantıya Cigre'nin 2700 üyesinden 1715 i katılmıştır.

1946 Toplantısında 17 milli komite vardı. Bunlar Belçika, Bulgaristan, Mısır, İspanya, Amerika Birleşik Devletleri, Fransa, Büyük Britanya, İtalya, Norveç, Hollanda, Polanya, Romanya, İsveç, İsveçre, Çekoslovakya, Rusya ve Yugoslavya idi. 1962 yılında ise milli komitelerin sayısı 36 ya yükselmiştir. Yeni katılan milli komiteler Güney Afrika, Almanya, Arjantin, Avustralya, Avusturya, Kanada, Danimarka, Finlandiya, Yunanistan, Macaristan, Hindistan, İrlanda, İzlanda, İsrail, Japonya, Marok, Meksika, Portekiz, Türkiye ve Uruguay'dır.

Cigre'ye hakiki ve hükmi şahıslar aza olabilir. Bir çok mühendis ve ilim adamları ile beraber imalatçı, müşavir ve tesisci resmi ve hususi firmalar üyedir. Devamlı üyelerin aidatı 320 NF muvakkat üyelerin aidatı 400 NF dir.

Cigre Toplantısına gönderilen raporlar İngilizce ve Fransızca basılır ve üyelere birer kopya verilir.

Cigre'nin devamlı merkezi «112 Boulevard Haussmann Paris» dir. Toplantılar La Fondation Berthelot 28 bis Saint Dominique de yapılır, bu yılki toplantı programı aşağıda verilmiştir. Toplantıyı 16 Mayıs 1962 Çarşamba günü saat 10.00 da Cigre Başkanı M. SİLVA açmıştır ve müteakiben Fransa Sanayi Bakanı Mr. BOKANOWSKI konuşmuştur.