

# CMOS OTA EŞİK ALTI ÇALIŞMA GÜVENİLİRLİĞİ

Yasin ÖZCELEP<sup>1</sup>

Ayten KUNTMAN<sup>2</sup>

Hakan KUNTMAN<sup>3</sup>

<sup>1,2</sup>İstanbul Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, 34320, Avcılar, İstanbul

<sup>3</sup>Elektronik ve Haberleşme Mühendisliği Bölümü

Elektrik-Elektronik Fakültesi

İstanbul Teknik Üniversitesi, 80626, Maslak, İstanbul

<sup>1</sup>e-posta: ycelep@istanbul.edu.tr

<sup>2</sup>e-posta: akuntman@istanbul.edu.tr

<sup>3</sup>e-posta: kuntman@ehb.itu.edu.tr

*Anahtar sözcükler: Sıcak Taşıyıcı Kaynaklı Yorulma, OTA, Alçak Geçiren Süzgeç*

## ÖZET

*Bu çalışmada haberleşme ve biyomedikal alanında sıkça kullanılan eşik altında çalışan OTA' ların güvenilirlik analizi yapılmıştır. OTA' ların sıcak taşıyıcı kaynaklı yorulmadan nasıl etkilendiklerini belirlemek amacıyla OTA' lara HP 4155 parametre analizöründe yorma gerilimi uygulanmıştır. OTA' ların çıkış akımı ve eğim gibi karakteristik parametrelerindeki değişimler incelenmiştir. Spice programı yardımıyla yapı içinde sıcak taşıyıcı kaynaklı yorulmadan etkilenen tranzistörler belirlenerek bu tranzistörlerdeki akım değişimine bağlı olarak OTA' nın çıkış akımı değişiminin benzetimi yapılmıştır ve eğimindeki değişim gözlenmiştir. Deneysel sonuçlar benzetim sonuçlarıyla desteklenmiştir. Bir OTA' dan oluşmuş 1. dereceden alçak geçiren süzgeç ile iki OTA' dan oluşmuş 2. dereceden alçak geçiren süzgeç devreleri kullanılarak sıcak taşıyıcı kaynaklı yorulmanın OTA' lardan oluşmuş devreleri nasıl etkilediği benzetimle incelenmiştir.*

## 1. GİRİŞ

VLSI devrelerde boyutları küçülterek devre hızı artırılırken aynı zamanda besleme ve çalışma gerilimlerinin değiştirilmediği durumlarda MOS tranzistörlerde elektrik alan arttığından hedeflenen çalışma noktasından kaymalar olmaktadır. Bilindiği gibi sıcak taşıyıcı etkisi, elemanın yorulması ve eleman güvenilirliği üzerinde yoğun çalışılan konuları içermektedir[1-4].

CMOS OTA(Operational Transconductance Amplifier)' lar düşük güç harcayan VLSI devre bloklarında kullanılmaktadır. Eşik altında çalışan CMOS OTA' lar biyomedikal alanında uygulama alanı bulmaktadırlar[5]. Özellikle biyolojik işaretlerin işlenmesi için düşük güç harcamalı ve küçük boyutlu devre bloklarına ihtiyaç vardır. Biyolojik işaretlerde temel öncelik düşük genlik ve düşük frekans aralığıdır.

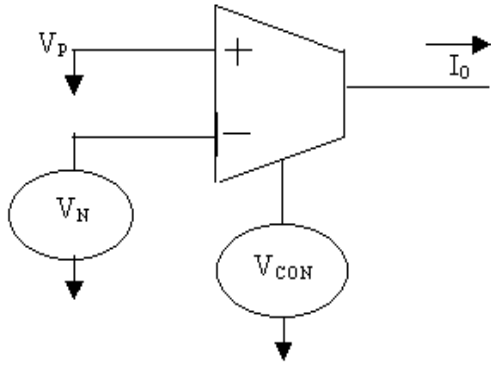
Bu çalışmada CMOS OTA' nın yorulması deneysel ölçümlerle belirlenmiştir. n ve p kanallı MOS tranzistörlerin deneysel sonuçlarından elde edilen bulgulardan yararlanılarak Spice benzetimi yapılmıştır. Spice benzetim sonuçlarıyla OTA ölçüm sonuçları irdelenmiştir. Ayrıca, OTA' daki yorulmanın OTA' ların kullanıldığı bir devreye yansımaları alçak geçiren süzgeç tasarımında gösterilmiştir.

## 2. MALZEME VE YÖNTEM

Bu çalışmada sıcak taşıyıcıların MOS tranzistörlerin ve OTA' nın elektriksel parametreleri üzerindeki etkilerini inceleyebilmek için laboratuvar şartlarında hızlandırılmış ölçümler gerçekleştirilmiştir. Ölçümlerde kullanılan OTA tümdevresi TÜBİTAK tarafından üretilmiştir. p ve n kanallı tranzistörlere ait ölçüm sonuçları Dr.Gürsel Düzenli' nin doktora tezinden alınmıştır[6].

Deneylerde kullanılan OTA' lara 4 saat boyunca yorma gerilimi uygulanmıştır. Yorma süresince oluşan çıkış akımının giriş gerilimiyle değişimi 15 dakikalık aralıklarla kaydedilmiştir. Ölçümler İ.T.Ü. Elektronik Anabilim Dalı Laboratuvarında HP 4155 parametre analizörü kullanarak gerçekleştirilmiştir.

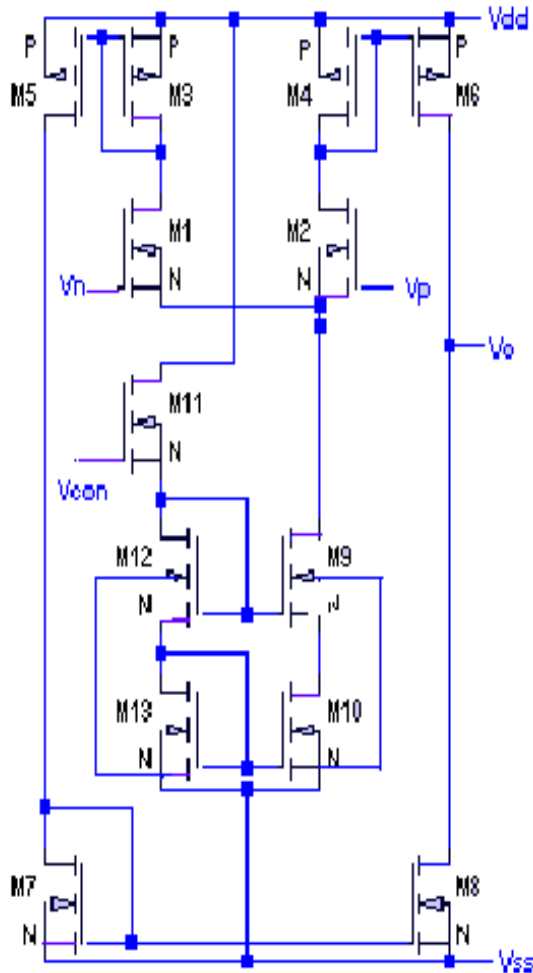
Çalışmalarda kullanılan OTA tümdevresinin zorlanarak yorulması için bir kutuplama devresi kurulmuştur. Kurulan bu devre düzeneği Şekil 1' de görülmektedir. Bu düzenek HP 4155 parametre analizöründe ile kurulmuştur. Şekil 2' de ölçümlerde kullanılan simetrik OTA' nın iç yapısı görülmektedir. Tablo 1 ve Tablo 2' de sırasıyla ölçümlerde kullanılan OTA' yı oluşturan tranzistörlerin boyutları ve bu tranzistörlere ait model parametreleri görülmektedir.



Şekil 1: OTA ölçüm düzeneği

Tablo 1: Ölçümlerde kullanılan OTA'nın eleman boyutları

	W( $\mu\text{m}$ )	L( $\mu\text{m}$ )
M1	5	3
M2	5	3
M3	12	3
M4	12	3
M5	10	3
M6	10	3
M7	5	3
M8	5	3
M9	5	3
M10	5	3
M11	5	3
M12	5	3
M13	5	3

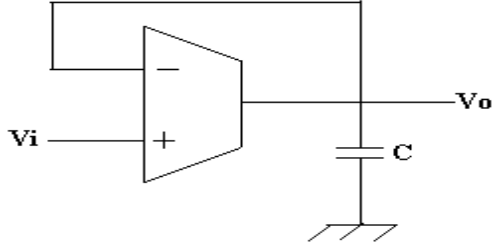


Şekil 2: Ölçümlerde kullanılan OTA'nın iç yapısı

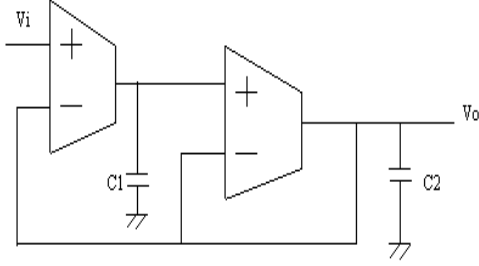
Tablo 2 : OTA'yı oluşturan transistörlerin model parametreleri

NMOS	PMOS
LD=1e-7 TOX=4.5E-8	LD=1e-7 TOX=4.5E-8
+VTO=0.9 KP=4.4E-5	+VTO=-1.0 KP=1.5E-5
GAMMA=0.22	GAMMA=0.7 PHI=0.7
PHI=0.58 UEXP=0.15	UEXP=0.17
UCRIT=60000	UCRIT=40000
DELTA=1 +XJ=2.5E-7	DELTA=1 +XJ=3.5E-7
LAMBDA=0.035	LAMBDA=0.035
NFS=1E11 RSH=35	NFS=1E11 RSH=100
CJ=1.1E-4 +MJ=0.5	CJ=1.9E-4 MJ=0.3
CJSW=3E-10	CJSW=6.3E-10
+MJSW=0.4 PB=0.7	+MJSW=0.35 PB=0.7
XQC=1 WD=3E-7	XQC=1 WD=4E-7
JS=25E-6	JS=1.6E-6

Şekil 3 ve Şekil 4'te ise OTA uygulaması olarak seçilen 1. dereceden ve 2. dereceden alçak geçiren süzgeç yapıları görülmektedir. OTA ve OTA ile oluşturulan alçak geçiren süzgeç güvenilirliği Spice benzetimi ile gerçekleştirilmiştir.



Şekil 3: Birinci dereceden alçak geçiren süzgeç

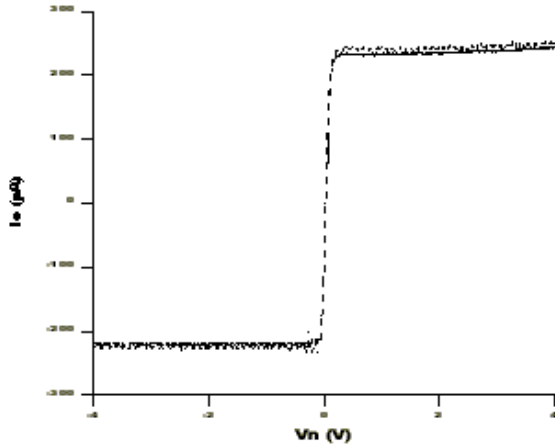


Şekil 4: İkinci dereceden alçak geçiren süzgeç

### 3. BULGULAR

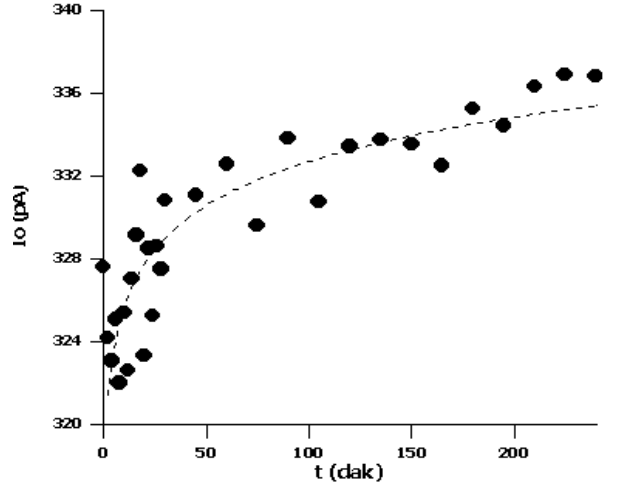
n-kanallı ve p-kanallı tranzistorların daha önce yapılmış ölçüm sonuçlarından yararlanılarak eşik altı bölgesindeki I-V eğrileri çıkartılarak çıkış akımındaki % değişim belirlenmiştir. NMOS tranzistörün çıkış akımındaki değişim %3.75 iken, PMOS tranzistörün çıkış akımındaki değişim %7.22 olarak belirlenmiştir.

Şekil 1' deki OTA ölçüm düzeneğinde iki farklı OTA' ya 4 saat boyunca yorma gerilimi uygulanmıştır. Eşik altı çalışma bölgesinde OTA' nın çıkış akımının yorma öncesi ve yorma sonrası I-V eğri değişimleri Şekil 5' te görülmektedir.



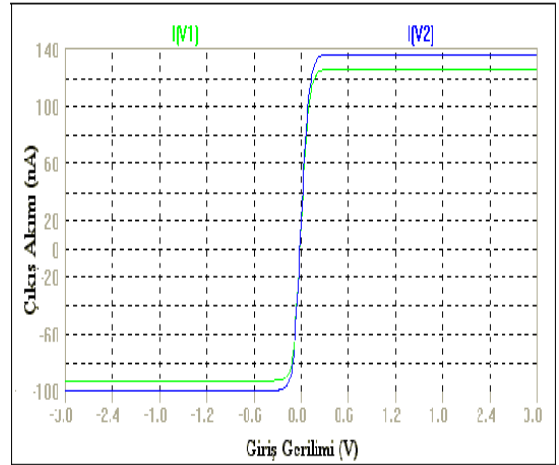
Şekil 5: Kontrol gerilimi  $V_c = -3V$  iken OTA'nın çıkış akımının  $V_N$  ile değişimi Yorma öncesi(koyu çizgi), yorma sonrası(kesikli çizgi)

Deneysel ölçüm sonuçlarından yararlanılarak OTA' nın çıkış akımının zamanla değişim eğrisi çıkartılmıştır. Bu eğri Şekil 6' da verilmiştir.



Şekil 6: Eşik altı bölgesinde OTA' nın çıkış akımının yorma sonucu zamanla değişimi

OTA' ların Spice programıyla benzetimi NMOS ve PMOS tranzistorların sıcak taşıyıcı yorulmaları gözönüne alınarak yapılmıştır. OTA' nın Spice programı ile benzetiminden elde edilen eğri Şekil 7' de verilmiştir. Bu benzetimde CMOS OTA yapısı içindeki bütün tranzistorların yorulduğu gözönüne alınmıştır. Ölçüm sonuçlarıyla benzetim sonuçları karşılaştırılmış ve Tablo 4.1' de verilmiştir.

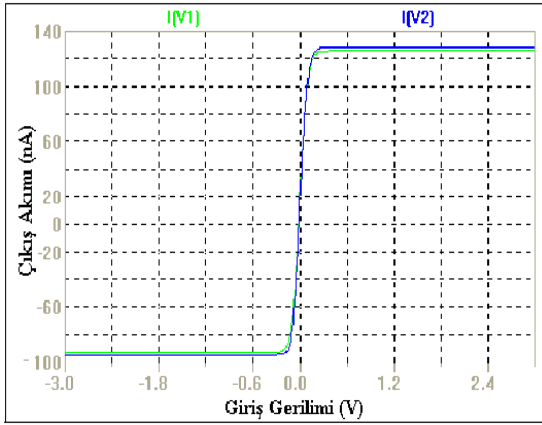


Şekil 7: Eşik altı çalışmada OTA'nın çıkış akımının  $V_N$  ile değişim eğrisi I(V2) yorma sonrası , I(V1) yorma öncesi

Tablo 4.1: Yorma sonrası OTA' nın çıkış akımındaki yüzde değişimler

	Eşik Altı Çalışmada
Benzetim sonuçlarına göre	%8
DeneySEL ölçüm sonuçlarına göre	% 4.2

DeneySEL bulgularla benzetim sonuçlarındaki % değişimlerin oldukça farklı olduğu görülmektedir. Devre üzerinde yapılan analizden OTA' daki bütün tranzistorların yorulmayacağı, yorulmanın giriş katındaki T1 ve çıkış katındaki T6, T8 tranzistorlarında olabileceği düşünülmüştür. Bu sebeple T1-T6-T8 tranzistorları dikkate alınarak çıkış akımı eğrisi tekrar çıkartılmıştır. Sonuç Şekil 8' de verilmiştir.



Şekil 8: Eşik altı çalışmada OTA'nın çıkış akımının  $V_N$  ile değişim eğrisi  $I(V2)$  yorma sonrası (T1-T6-T8 tranzistorları için),  $I(V1)$  yorma öncesi

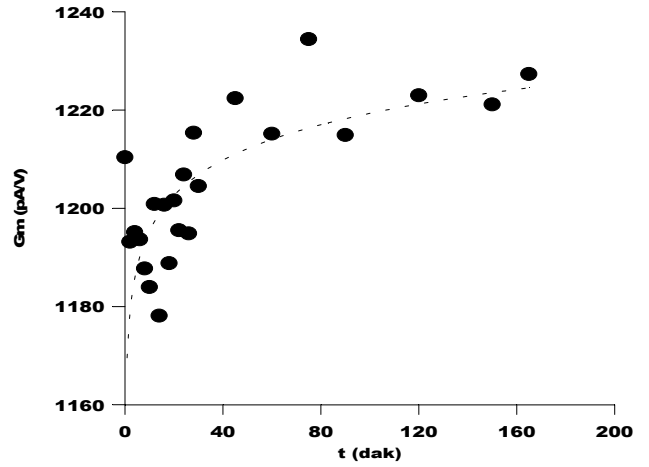
DeneySEL ölçüm sonuçları ile T1-T6-T8 tranzistorlarına göre yapılan benzetim sonuçları Tablo 4.2' de verilmiştir. OTA' nın giriş katındaki T1 ve çıkış katındaki T6 ve T8 tranzistörlerindeki yorulmalar gözönüne alınarak yapılan Spice benzetiminden elde edilen sonuçların deneySEL sonuçlarla oldukça uyumlu olduğu görülmüştür.

Tablo 4.2: Yorma sonrası (T1-T6-T8) OTA' nın çıkış akımındaki yüzde değişimler

	Eşik Altı Çalışmada
Benzetim sonuçlarına göre	%3.03
DeneySEL ölçüm sonuçlarına göre	% 4.2

OTA' nın en önemli karakteristik parametrelerinden olan eğimindeki değişim deneySEL ölçüm sonuçlarına göre çıkartılmıştır. Eşik altı bölgesi için eğim değişim incelenmiştir.

Sonuç Şekil 9' da görülmektedir.



Şekil 9: Eşik altında çalışan OTA' nın uygulanan yorma gerilimi sonucu eğiminin zamanla değişimi, (• ölçüm sonuçları) (---- uydurulmuş eğri)

#### 4. OTA' NIN YORULMASINA BİR UYGULAMA:ALÇAK GEÇİREN SÜZGEÇ

MOS tranzistorlardaki sıcak taşıyıcıların OTA' lardan oluşmuş devrelere etkisini incelemek için eşik altında çalışan 1.dereceden alçak geçiren süzgeç ve 2.dereceden alçak geçiren süzgeç devreleri tasarlanmıştır.

Bir OTA' dan oluşmuş 1.dereceden alçak geçiren süzgecin aktarım işlevi;

$$\frac{V_o(s)}{V_i(s)} = \frac{G_m}{G_m + sC} \quad (1)$$

Bu süzgecin köşe frekansı  $f_c$ ;

$$f_c = \frac{G_m}{2\pi C} \quad (2)$$

olarak bulunur.

İki OTA' dan oluşmuş 2.dereceden alçak geçiren süzgecin aktarım işlevi;

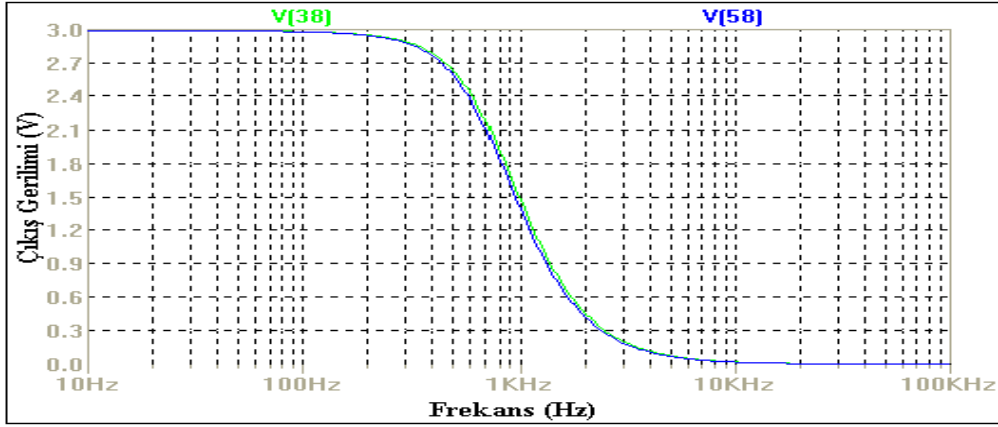
$$\frac{V_o(s)}{V_i(s)} = \frac{G_{m1}G_{m2}}{s^2C_1C_2 + sG_{m2}C_1 + G_{m1}G_{m2}} \quad (3)$$

Bu süzgecin köşe frekansı  $f_c$ ;

$$f_c = \frac{1}{2\pi} \sqrt{\frac{G_{m1}G_{m2}}{C_1C_2}} \quad (4)$$

olarak bulunur. 2 ve 4 bağıntılarından görüldüğü gibi köşe frekansı eğim ile doğru orantılıdır.

Deneysel bulgulardan yararlanılarak Spice programıyla süzgeç devrelerinin benzetimi yapılmıştır. 2. dereceden süzgeç için elde edilen sonuç Şekil 10' da görülmektedir.



Şekil 10: Eşik altında çalışan 2.dereceden alçak geçiren süzgecin yorma öncesi ve yorma sonrası frekans karakteristiği yorma öncesi (V58); yorma sonrası (V38)

OTA' nın eğimindeki bu değişimden dolayı OTA' lardan oluşmuş süzgeçlerin köşe frekanslarının da 16 saatlik yorma sonucu (2) ve (4) bağıntısına göre aynı oranda değişmesi beklenir. Ayrıca, 16 saatlik tranzistor ölçüm sonuçlarından yararlanılarak yapılan benzetimde 1. dereceden ve 2. dereceden alçak geçiren süzgecin köşe frekanslarının %4.66 oranında değiştiği belirlenmiştir.

## 5.SONUÇ

Düşük güç harcamasından dolayı devrelerde tercih edilen eşik altında çalışan OTA' ların uygulanan yorma gerilimi sonucu çıkış akımında artma olduğu görülmüştür. Çıkış akımındaki bu değişime bağlı olarak OTA' nın eğiminde de benzer bir değişiklik olduğu görülmüştür. Yapılan analizden OTA yapısı içindeki tranzistörlerin hepsinin yormadan etkilenmediği görülmüştür. OTA' nın çıkış akımındaki değişimin OTA' dan oluşmuş devreleri nasıl etkilediğini belirlemek için incelenen süzgeç yapılarında köşe frekanslarında kayma olduğu görülmüştür. Benzetimde tranzistor ölçüm sonuçları kullanılmasına rağmen, OTA' nın eğiminde deneysel ölçümlerden hesaplanan değişimine yakın bir değişim elde edilmiştir. Bu değişimlerin birbirine yakın olması küçük sistemler için sistem içindeki tranzistorların ölçüm sonuçlarının bu sistemlerin sıcak taşıyıcı kaynaklı yorulmadan nasıl etkileneceklerini belirlemede kullanılabilirliği göstermektedir.

Eşik altı bölgesinde çalışan OTA' nın eğimindeki değişim eğri uydurma yöntemleriyle incelenmiştir. Dört saatlik ölçüm sonuçlarından eğrinin denklemi  $\ln Gm = 0.00860117 \ln t + 7.06642$  olarak elde edilmiştir. Bu bağıntıdan yararlanılarak OTA' nın 16 saat yorulmasıyla eğiminde oluşacak değişim %4.21 olarak hesaplanmıştır.

## KAYNAKLAR

- [1] KANG, S.M., LEBLEBICI, Y., Simulation of Hot-Carrier Induced MOS Circuit Degradation for VLSI Reliability Analysis, *IEEE Transactions on Electron Devices*, vol. 43, no. 2, pp. 197-206, June. 1994.
- [2] TAKEDA, Eiji, A Cross Section of VLSI Reliability-Hot Carriers, Dielectrics and Metalization, *Semicond. Sci. Technol.*, vol. 9, pp. 971-987, 1994.
- [3] KUNTMAN, A., KACAR, F., KUNTMAN, H., OZCELEP, Y., n-kanallı MOS tranzistorlarda taban akımlarının tranzistorun güvenilirliğine etkisi, *E.M.O.*, 2003.
- [4] KUNTMAN, H., Simple and accurate nonlinear OTA macromodel for simulation of CMOS OTA-C active filters, *Int. J. Electronics*, vol. 77, no.6, pp. 993-1006,1994.
- [5] DUZENLI, G., KILIC, Y., KUNTMAN, H., ATAMAN, A., On the Design of Low-frequency filters using CMOS OTAs operating in the subthreshold region, *Microelectronics Journal*, pp. 45-54,1999.
- [6] DUZENLI, Gürsel,2002, Development of MOSFET models suitable for simulation of analog CMOS circuits after hot-carrier stress, Doktora, İ.T.Ü. Fen Bilimleri Ens.