



Eğitim Amaçlı Mikrobilgisayar Sistemleri İçin I2C Seri Haberleşme Protokolü ile Analog Arayüz Tasarımı Analog Communication Interface Designing for Educational Purpose Microcomputer Systems with I2C Serial Communication Protocol

Resul KÖKSAL¹, Halit ÖZTEKİN², Feyzullah TEMURTAŞ³

¹Mekatronik Mühendisliği Anabilim Dalı, Bozok Üniversitesi
resulkoksal@hotmail.com

²Bilgisayar Mühendisliği, Bozok Üniversitesi
oztekinhalit@gmail.com

³Elektrik Elektronik Mühendisliği, Bozok Üniversitesi
temurtas@gmail.com

Özet

Bu çalışmada, FPGA üzerindeki eğitimsel amaçlı mikrobilgisayar sistemleri için I2C seri haberleşme protokolü kullanılarak analog haberleşme arayüz tasarımı yapılmıştır. I2C seri haberleşme protokolünde hattaki tüm aygıtlar SDA ve SCLK uçları ile kontrol edilebilmektedir. Tasarlanan analog haberleşme arayüzü; modüler yapıda olup bu arayüz ile öğrencilerin; bilgisayar sistemleri ile analog çevre birimleri arasındaki çalışma akışını daha rahat kavrayabilmeleri, motivasyon ve özgüven açısından da daha üst seviyede olmaları hedeflenmiştir. Tasarımı gerçekleştirilen analog haberleşme arayüzü; açık kodlu mikrobilgisayar sistemlerine uyarlanabilir bir yapıya sahip olup bu özelliği ile eğitimsel amaçlı mikrobilgisayar sistemlerinin analog sinyalleri işlemdeki eksikliklerinin giderilmesi hedeflenmiştir.

Abstract

In this study analog communication interface was designed for educational purpose microcomputer systems with I2C serial communication protocol. All devices on the I2C serial communication protocol, even with the ends of the SDA and SCLK can be controlled. Thus the number of pins is reduced because of the reduction in physical dimensions of the devices. Designed analog communication interface; With this interface is modular and students; operation between analog and digital systems, peripherals can flow more comfortable grip, in terms of motivation and self-esteem were aimed at a higher level. Design realized analog communication interface; open source has a structure

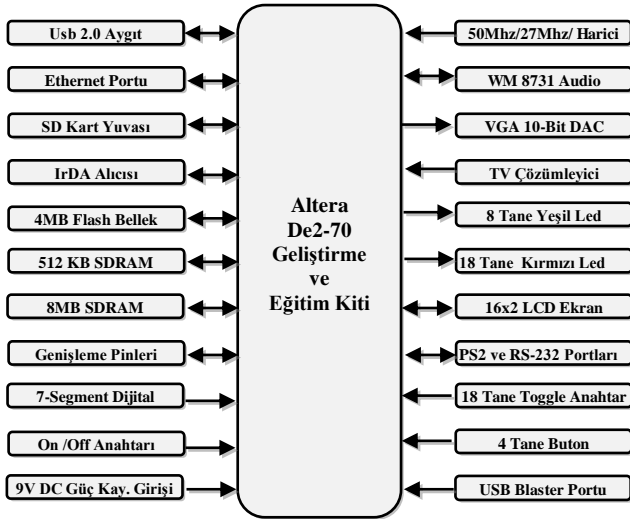
adapted to the microcomputer system with this feature educational purposes and analog signal processing microcomputer systems aimed to remedy the deficiencies.

1. Giriş

Bu çalışmada yapılandırılabilir donanım(FPGA) üzerindeki mikrobilgisayar sistemleri için I2C seri iletişim protokolü kullanılarak analog haberleşme arayüz tasarımı modüler olarak gerçekleştirilmiştir. Yapılan çalışmada temel amaç eğitimseldir bu nedenle tasarımda kullanılan elemanların iç yapısının incelenebilir, kullanıcı tarafından müdahale edilebilir ve geliştirilebilir olmasına özen gösterilmiştir. I2C seri iletişim protokolü gömülü sistem uygulamalarında, mikrodenetleyiciler ve mikroişlemci tabanlı küçük zeki sistemler arasındaki seri haberleşmede yaygın olarak kullanılan bir iletişim protokolüdür. Bu çalışmada Altera DE2 eğitim seti üzerinde bulunan Wolfson WM8731 entegresi ile FPGA'in haberleşmesi için şematik olarak I2C protokolü tasarlanmıştır[1-3].

2. Genel Bilgiler Ve Tasarım Platformları

Bu çalışmada Altera firmasının ürettiği Altera DE2 eğitim seti kullanılmıştır. Bu set dijital sistemleri, bilgisayar organizasyonlarını ve FPGA konularını geliştirmek için ideal bir ortam oluşturmaktadır. Şekil 1'de gösterildiği üzere DE2 geliştirme ortamı, standart giriş/çıkış ara yüzleri için yazılım desteği ve çeşitli bileşenlere erişim için bir kontrol paneli imkanına sahiptir. DE2 kiti kullanılarak ses ve video uygulamaları, USB ve Ethernet bağlantısı vb. gibi daha birçok uygulama yapılabilir[4,5].

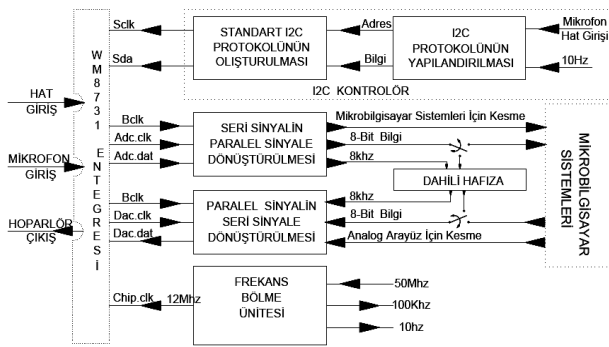


Şekil 1: Altera DE2-70 Geliştirme Kartı[6].

Quartus II programı kullanılarak lojik devre tasarımı hem şematik çizim/tasarım kullanılarak hem de VHDL, Verilog gibi yazılımsal diller kullanılarak gerçekleştirilebilir. Bu projede gerçekleştirilen analog haberleşme arayüz tasarımı için Quartus II ortamında şematik tasarım yöntemi kullanılmıştır.

2.1. Tasarlanan Sistem

Geçekleştirilen uygulamada wm8731 entegresine 50Mhz frekanslı dahili saat darbesinden hazır fonksiyon (PLL) kullanılarak üretilen 12Mhz frekanslı saat darbesi uygulanmıştır. Daha sonra FPGA ile wm8731 entegresi arasında iletişimi başlatmak ve gerekli ayarları yapmak için I2C kontrolör tasarlanmıştır. FPGA ile wm8731 entegresi iletişime geçtikten sonra wm8731 entegresinden gelen seri Adc.dat sinyali seri-paralel dönüştürücü kullanılarak 8-bit paralel sinyale dönüştürülmüş ve hafızaya kayıt edilmiştir. Hafızadaki 8-bit paralel sinyaller paralel-seri dönüştürücü kullanılarak seri sinyale dönüştürülmüş ve tekrardan wm8731 entegresine gönderilmiştir.



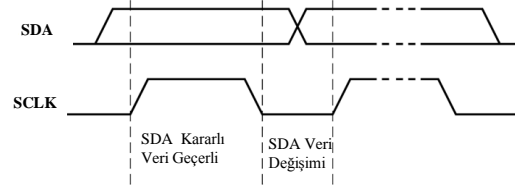
Şekil 2: Gerçekleştirilen Uygulamanın Blok Şeması.

2.2. I2C Kontrolör

Altera DE2 eğitim seti üzerinde bulunan Wolfson WM8731 entegresi ile FPGA'nın haberleşmesi için I2C protokolü kullanılmıştır. I2C seri haberleşme protokolü, seri bilgi

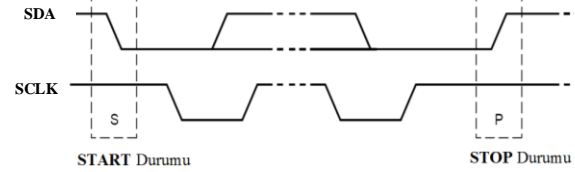
(SDA) ve seri saat darbesi (SCLK) olmak üzere iki hattan meydana gelir ve tüm iletişim bu iki hat üzerinden yapılır. I2C seri haberleşme protokolü ile yavaş, hızlı ve yüksek hızlı olmak üzere çeşitli motlarda veri akışı sağlanabilir. Yavaş hızda standart veri iletişim hızı 100 kbit/s'ye kadar iken hızlı veri iletişim tipinde veri iletişim hızı 400 kbit/s'ye kadar ve yüksek hızlı iletişimde ise veri iletişim hızı 3,4 Mbit/s'ye kadar çıkabilmektedir. I2C protokolünde SCLK ve SDA sinyalleri düzenlenerek aygıtların seri olarak haberleşmesi sağlanır[7].

Şekil 3'de gösterildiği gibi I2C protokolünde gelen bilginin geçerli olması için SDA sinyalinin, SCLK sinyali yüksek iken ve SCLK sinyali değişimleri sırasında yüksek olması gerekir.



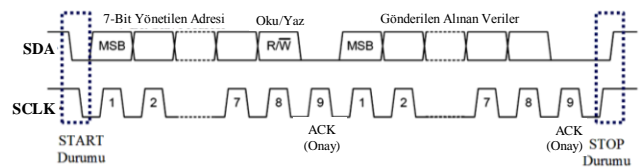
Şekil 3: I2C Protokolünde Geçerli Bilgi [8].

Şekil 4'de görüldüğü gibi SCLK sinyali yüksek (lojik bir) iken SDA sinyali lojik birden lojik sıfıra geçer ise bu durum START anlamına gelir ve veri transferi başlar. START veya tekrarlanan bir START durumundan sonra SCLK sinyali yüksek iken SDA sinyali lojik sıfırdan lojik bire geçerse bu duruma STOP denir ve veri transferi sonlandırılır.



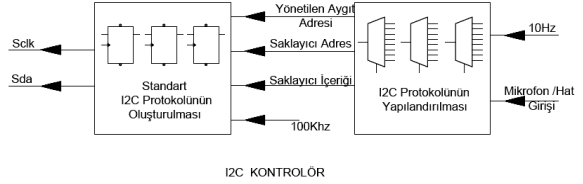
Şekil 4: I2C Protokolünde START ve STOP Durumu[8].

Şekil 5'de I2C protokolünde verinin taşınma adımları gösterilmiştir. START şartı oluşuktan sonra hattaki tüm aygıtlar yöneticiden gelecek olan yönetilecek aygıtın adresini beklemeye başlarlar. Sistem yöneticisi 7-bitlik yönetilecek aygıt adresini ve bu adrese yazma işlemimi yoksa o adresten okuma mı yapacağını göstermek için 8. biti 0 veya 1 gönderir(yazma için 0, okuma için 1 bilgisi). Hatta ki tüm aygıtlar gelen adres ile kendi adreslerini karşılaştırırlar eğer adres uyuşuyor ise kendisinin iletişime hazır olduğunu belirten ACK (El Sıkışma, Onay) sinyali gönderilir. Artık sistem yöneticisi ve yönetilecek aygıt haberleşmek için anlaşmıştır. Sonraki adımda sistem yöneticisi yazma/okuma yapacağı aygıtın içeriğini okur veya aygıtın içerisine gerekli bilgileri gönderir. Onay(ACK) sinyalinden sonra STOP durumu oluşturarak iletişimi sonlandırır.



Şekil 5: I2C Protokolünde Veri Akışı[9].

Tasarlanan I2C kontrolör iki kısımdan meydana gelmiştir. Birinci kısımda WM8731 entegresini istediğimiz şekilde yapılandırılmayı sağlayacak veriler belirlenerek bu verilerin I2C protokolüne gönderildiği kısımdır. İkinci kısımda ise, birinci kısımdan gelen yönetilecek aygıt adresi, yönetilen aygıtta kontrol edilecek saklayıcıların adresleri ve saklayıcıların içerisine aktarılacak veriler SDA sinyaline aktarılır. Yine bu kısımda I2C protokolüne uygun SCLK sinyali üretilerek iki sinyal beraber 100kHz frekansla WM8731 entegresine gönderilir. I2C kontrolör blok şeması şekil 6’de verilmiştir.

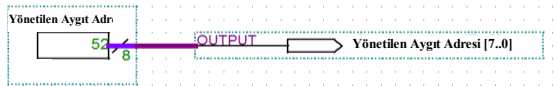


Şekil 6: I2C Kontrolör Blok Şeması.

2.2.1. I2C Protokolünün Yapılandırılması

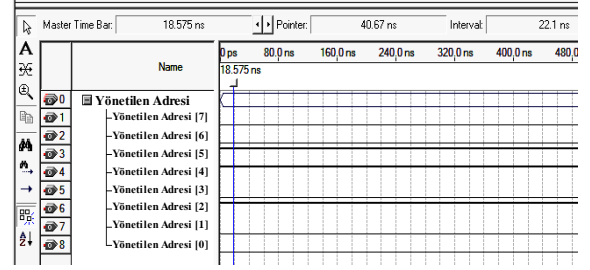
Bu kısımda I2C protokolünde SDA sinyali için gerekli olan yönetilen aygıt adresi, yönetilen aygıtta kontrol edilecek saklayıcıların adresleri ve saklayıcıların içerisine aktarılacak veriler üretilerek periyodik olarak I2C protokolüne aktarılacaktır. Sistemin girişine 10Hz frekanslı saat darbesi ve veri kaynağının mikrofon mu yoksa hat girişi mi olduğunu seçmek için ‘Mikrofon/Hat girişi’ anahtarı eklenmiştir. Gerçekleştirilen uygulamada 10Hz’lik sinyal 12MHz’lik sinyalden sayıcı kullanılarak elde edilmiştir. ‘Mikrofon/Hat girişi’ anahtarının konumuna göre ilgili saklayıcıya gönderilen verinin içeriği değişmektedir. Gerekli verilerin üretiminde Wolfson WM8731 entegresinin bilgi yapılarından faydalanılmıştır. Gönderilecek veriler onaltılık sayı sisteminde 8-bit olarak belirlendikten sonra bu datalar 8x8 multiplekser aracılığı ile 10Hz frekans ile I2C protokolüne gönderilmiştir.

Gerçekleştirilen uygulamada Wolfson WM8731 entegresi kontrol edilmiştir. Wolfson WM8731 entegresi için aygıt adresi yazma konumunda ‘34 hex’ ve okuma konumunda ‘35 hex’ olarak belirtilmiştir. Uygulama boyunca bu entegreye yazma işlemi yapıldığından yönetilecek aygıt adresi sabit ‘34 hex’ (00110100) olarak gönderilmiştir. Şekil 7’de Quartus programında yönetilecek aygıt adresi üretmek için kullanılan şematik devre gösterilmiştir[4,8].



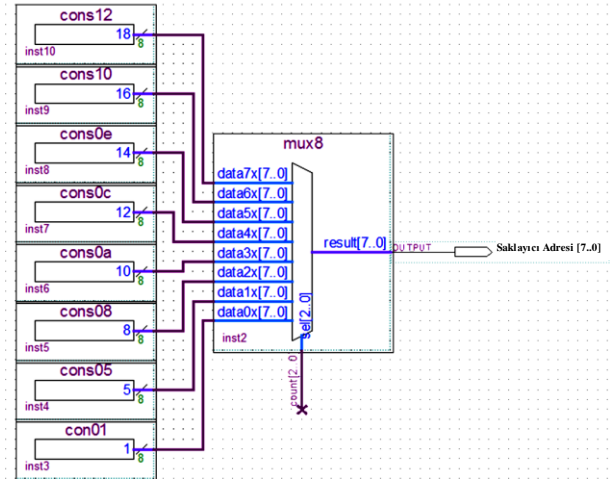
Şekil 7: Yönetilecek Aygıt Adres Bilgisinin Elde Edilmesi.

Yönetilecek aygıt adresi şekil 7’de verilen şematik devre ile elde edilir. Bu devre çalıştırıldığında I2C protokolüne gönderilen yönetilecek aygıt adres bilgisi şekil 8’de verildiği gibidir



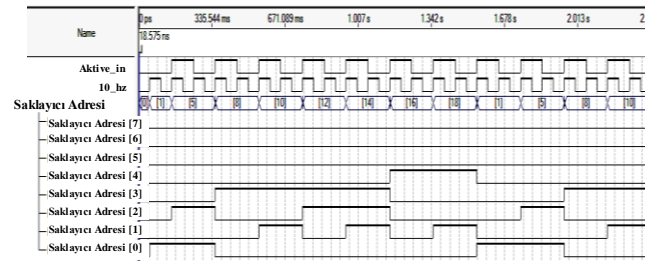
Şekil 8: Yönetilecek Aygıt Adres Bilgisi.

Wolfson WM8731 entegresi 11 adet 16 bit saklayıcıya sahiptir. İlk 7 bit saklayıcı adresini gösterirken 8. bit işlemin okuma mı yoksa yazma mı olduğunu gösterir. Sonraki 8 bit saklayıcı içerisindeki verileri ifade etmektedir. Tasarımda kullanılacak saklayıcılar belirlendikten sonra saklayıcı adreslerini I2C protokolüne göndermek için 8*8 multiplekser tasarlanmıştır. Saklayıcı adreslerini I2C protokolüne göndermek için tasarlanan 8*8 multiplekser devresi şekil 9’da verilmiştir.



Şekil 9: Saklayıcı Adreslerinin Şematik Devre ile Eldesi.

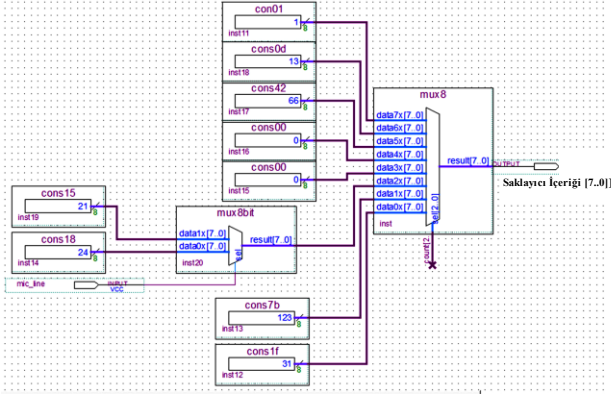
Saklayıcı adresleri şekil 9’da verilen şematik devre ile elde edilir. Bu devre çalıştırıldığında I2C protokolüne gönderilen saklayıcı adres bilgisi şekil 10’da verilmiştir



Şekil 10: Saklayıcı Adres Bilgisi.

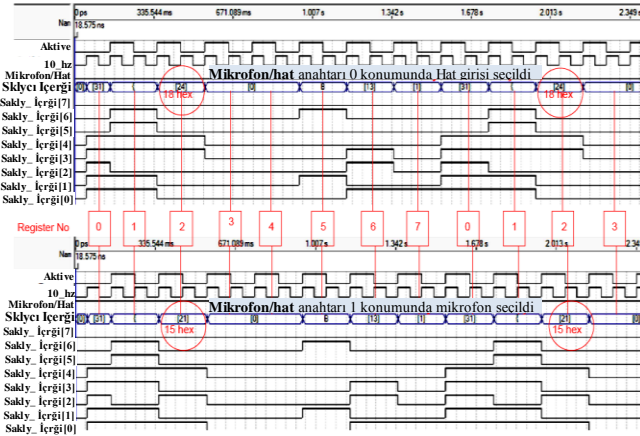
Uygulamada kullanılacak saklayıcılara gönderilecek veriler kaynak sekizde belirtilen bilgi yapıları kullanılarak belirlendikten sonra göndermek istediğimiz içeriği I2C protokolüne göndermek için tasarlanan 8*8 multiplekser devresi şekil 11’de verilmiştir.

'Mikrofon/hat' anahtarı ile analog kaynak seçimi yapılmıştır. 8*8 multiplekserda seçici uç olarak 3 bitlik bir sayıcı devresi tasarlanmıştır. Tasarlanan sayıcı devresi ile 8*8 multiplekser çıkışı periyodik olarak değiştirilmektedir.



Şekil 11: Saklayıcı İçeriğinin Şematik Devre İle Eldesi.

Sistemi istediğimiz şekilde kontrol etmek için gerekli saklayıcı içeriklerini üretmek için kullanılan devrenin çıkışından elde edilen 8 bitlik sinyal şekli şekil 12'de verilmiştir. Şekle dikkat edilecek olursa 8x8 multiplekser seçici ucu '000' iken çıkış '1f hex' desimal karşılığı 31'dir. Seçici uç '001' iken çıkış '7b hex' desimal karşılığı 123'dür. Seçici uç '010' iken eğer 'mikrofon/hat' anahtarı '0' ise çıkış 24 olurken eğer anahtar bir konumunda yani mikrofon seçili ise çıkış 21 olacaktır. Seçici uç '011' ve '100' konumunda iken çıkış 0 olacaktır. Seçici uç '101' iken çıkış 66 olacaktır. Seçici uç '110' iken çıkış 13 olacaktır ve son olarak seçici uç '111' iken çıkış 1 olacaktır.

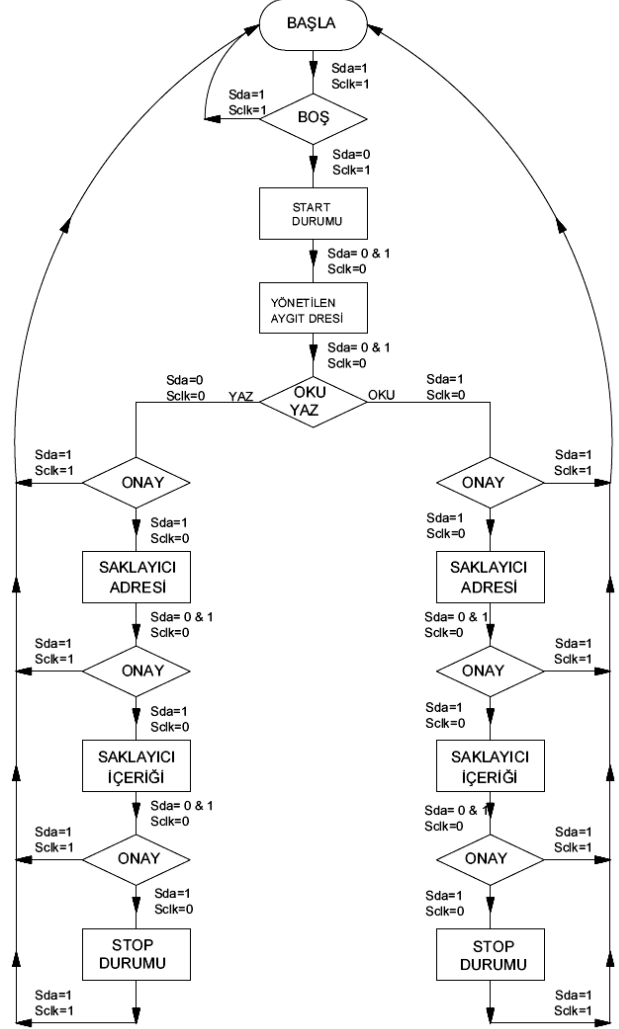


Şekil 12: I2C Protokolüne Gönderilen Saklayıcı İçerikleri.

2.2.2. Standart I2C Protokolünün Oluşturulması

I2C seri haberleşme protokolü kullanılarak FPGA ile Altera DE2 eğitim seti üzerinde bulunan Wolfson WM8731 entegresinin haberleşmesi sağlanmıştır. I2C protokolünde SCLK ve SDA sinyalleri düzenlenerek aygıtların seri modda haberleşmesi sağlanır. Bu kısımda yapılandırma kısmından gelen yönetilecek aygıt adresi, yönetilen aygıtta kontrol

edilecek saklayıcıların adresleri ve saklayıcıların içerisine aktarılan veriler SDA sinyaline aktarılır. Yine bu kısımda I2C protokolüne uygun SCLK sinyali üretildikten sonra 100khz frekansla WM8731 entegresine gönderilir. Tasarlanan I2C protokolünün çalışma akış diagramı şekil 13'de verilmiştir.



Şekil 13: I2C Protokolünün Çalışma Akış Diagramı.

Tasarlanan sistemde;

1. Adım: 'SCLK=SDA=1' boşa bekleme (idle) konumu.
2. Adım: 'SCLK=1' ve 'SDA=1' den '0' a start konumu.
3. Adım: 'SCLK=0' ve 'SDA=0 veya 1' 7 bitlik yönetilecek aygıt adresi gönderilir.
4. Adım: 'SCLK=0' ve 'SDA=0 veya 1' 1 bit okuma/yazma bilgisi gönderilir.
5. Adım: 'SDA=1' onay konumu yönetilecek aygıt hazır olduğunu belirtir.
6. Adım: 'SCLK=0' ve 'SDA=0 veya 1' 8 bit saklayıcı adresi gönderilir.
7. Adım: 'SCLK=1 ve SDA=0' onay konumu yönetilen

aygıtta kontrol edilecek saklayıcıların adresleri gönderilir.

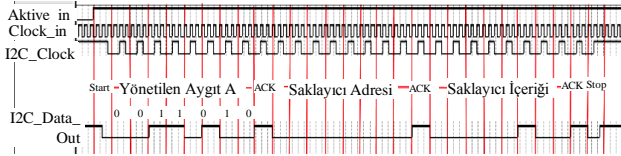
8.Adım: ‘SCLK=0’ ve ‘SDA= 0 veya 1’ 8 bit saklayıcıların içerisine aktarılacak veriler gönderilir.

9.Adım: ‘SDA= 1’ onay konumu saklayıcıların içerisine gerekli veriler aktarıldı.

10.Adım: ‘SCLK=1’ ve ‘SDA= 0 dan 1’ e stop konumu.

11.Adım: ‘SCLK=SDA= 1’ boşta bekleme (idle) konumu.

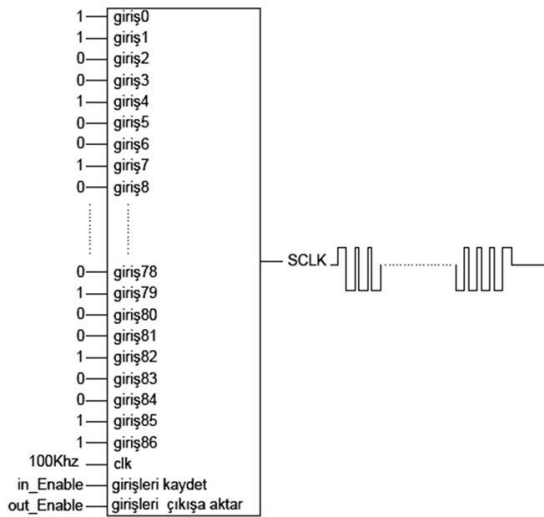
Tasarlanan I2C seri haberleşme protokolünde SDA ve SCLK sinyal şekilleri şekil 14’de verilmiştir.



Şekil 14: I2C Protokolü SDA ve SCLK sinyal şekilleri.

Şekil 14’de clock_in sinyali olarak 100khz frekanlı saat darbesi kullanılmıştır. Üç saat darbesi sinyalinden bir SCLK (I2C_clock) sinyali üretilmiş ve dikey çizgilerle gösterildiği üzere SCLK sinyali 29 adımda tamamlanmıştır. SCLK sinyalini üretmek için $29 \times 3 = 87$ saat darbesi kullanılmıştır.

SCLK sinyali üretmek için paralel girişleri seri bilgiye dönüştüren bir devre tasarlanmıştır. Girişlerdeki bilgi in_enable girişine uygulanan bir saat darbesi ile flip floplara aktarılarak out_enable sinyali aktif olduğunda saat darbeleri ile flip floplardaki veriler çıkışa aktarılmıştır. Tasarlanan devrenin blok şeması şekil 15’de verilmiştir.



Şekil 15: SCLK Sinyalinin Elde Edilmesi Blok Şeması

Sonuç

Bu çalışmada yapılandırılabilir donanım üzerindeki mikrobilgisayar sistemleri için I2C seri haberleşme protokolü kullanılarak analog haberleşme arayüz tasarımı modüller olarak gerçekleştirilmiştir. I2C seri haberleşme protokolü

hattaki tüm aygıtları sadece iki uç (SDA ve SCLK) kullanarak yönetebilmesinin yanında 3.4Mhz gibi yüksek hızlarda da çalışabilmektedir. Bu çalışma eğitsel amaçlı olup bu çalışma ile öğrencilerin dijital sistemlerde analog sinyallerin nasıl kontrol edildiğini daha kolay anlamaları hedeflenmiştir. Eğitsel amaçlı tasarlanan analog haberleşme arayüzü derslerde müstakil kullanılabilceği gibi tasarlanan kesme devresi ile de açık kodlu tüm mikrobilgisayar sistemlerine uyarlanabilir durumdadır. Analog haberleşme arayüz eklentisi ile mikrobilgisayar sistemlerinin eğitsel anlamda daha da kuvvetlendirilmesi hedeflenmiştir.

Kaynaklar

1. OZTEKİN, H., Eğitim Amaçlı Yapılandırılabilir Modüler Donanım Üzerine Gömülü İşletim Sistemi Tasarımı, Doktora, Sakarya Üniversitesi, Bilgisayar ve Bilişim Mühendisliği, 2012.
2. OZTEKİN, H., Bilgisayar Mimarisi Simülatörü Tasarımı, Y. Lisans, Sakarya Üniversitesi, Bilgisayar ve Bilişim Mühendisliği, 2009.
3. ATMACA, S., I2C Bus Seri İletişim Protokolü İçin Veri İzleme Sistemi, Y. Lisans, Sakarya Üniversitesi, Elektronik ve Bilgisayar Eğitimi, 2002..
4. De2 Development and Education Board User Manuel, version 1.4, 2006 Altera Corporation
5. TEMURTAŞ, F., GÜLBAĞ, A., Uzaktan Erişilebilir Yapılandırılabilir Donanım Üzerine Eğitim Amaçlı Mikro Bilgisayar Mimarisi ve Gömülü İşletim Sistemi Tasarımı, 110E069 nolu Tübitak Proje Raporu.
6. http://in.mouser.com/images/microsites/Terasic_DE2_block.jpg (Erişim Tarihi: 21/07/2014).
7. Philips Semiconductors, The I2C - Bus Specification, Version 2.1, January 2000.
8. WM8731/WM8731L, April 2004 rev 3.4, Wolfson Mikroelektronik.
9. HWANG, E., Implementing an I2C Master Bus Controller in a FPGA, 2008.