APKD'lerinin Programlanmasında Kullanılan VHDL'nin Önemi

Furkan ÇOMOĞLU[1], Onur YALDIZ[2], Mehmet YILMAZ[3], Murat CİNDALOĞLU[4] Nurhan KARABOĞA[5]

[1,5] Elektrik - Elektronik Mühendisliği Bölümü
Mühendislik Fakültesi
Erciyes Üniversitesi, 38039, Talas, Kayseri

[1] e-posta:fcomoglu@yahoo.com , [2] e-posta:1030215333@erciyes.edu.tr ,
[3]e-posta:1030215259@erciyes.edu.tr, [4] e-posta:1030215284@erciyes.edu.tr,
[5] e-posta:nurhan_k@erciyes.edu.tr

Anahtar Kelimeler: APKD, VHDL

Önsöz

APKD (Alan Programlamalı Kapı Dizileri- FPGA- Field Programmable Gate Array)'leri çok düşük güç harcayan, boyutları küçük, programlanabilmeleri nispeten kolay, oldukça hızlı ve ucuz sayılabilecek yapılardır. Günümüzde kullanımı hızla artan ve birçok uygulama alanı olan nispeten yeni bir teknolojidir. Bu çalışmada, APKD'lerinin programlanmasında kullanılan VHDL'nin (Very High Speed Integrated Circuit Hardware Description Language- Yüksek Hızlı Tümleşik Devre Donanım Tanımlama Dili) özellikleri incelenmiştir..

1. Giriş

Elektronik sistemlerin tasarlanmasında modern yaklaşım, SoC (Çip Üzerinde Sistem-System on Chip) olarak ifade edilen bir teknolojidir. SoC teknolojisinde, sistem içerisindeki birimler VHDL, VERILOG veya SystemC gibi donanım tanımlama dilleri yardımıyla ifade edilirler [1].

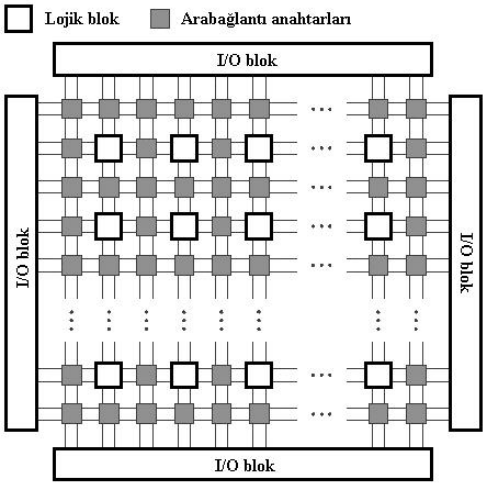
Sistemin tanımlanma aşamasından sonra derleme ve davranışsal benzetim adımları gerçekleştirilir. Sistemden beklenen cevapların elde edilmesiyle sistem üzerinde zamansal benzetim aşamasına geçilir. Bütün birimler, sentezleme ve yerleştirme işlemleri sonunda tekrar tekrar programlanabilir bir tümleşik devreye aktarılabilirler. Burada bahsedilen teknolojinin tüm evrelerinde yazılım tabanlı geliştirme sistemleri kullanılmaktadır. Sistemin uygulama aşamasında ise, gerek büyük kapasiteleri ve gerekse de esnek yapılardan dolayı APKD tümleşik devreleri tercih edilmektedir. Bu özelliklerinden dolayı APKD'leri, tasarımcının isteğine daha uygun ve daha esnek yapıların oluşturulabilmesi açısında büyük faydalar sağlamaktadır.

APKD ile tasarım yapılırken içerisine yerleştirilecek bloklar optimum şekilde yerleştirilmelidir. Buda yazılımın olabildiği kadar sade bir hale getirilmesi anlamına gelmektedir. Aksi takdirde gereksiz yere entegre alanının işgal edilmesi ve ekstra güç tüketimi gibi dezavantajlar ortaya çıkarmaktadır. Tasarlanan bir yapıda en önemli detayların hız ve maliyet olduğu göz önüne alınacak olursa, programın optimum şekilde hazırlanmasının önemi daha iyi anlaşılabilmektedir. Gereksiz bloklar tanımlanırsa bu veri işleme hızını düşürecektir. Bunun yanında daha küçük bir APKD elemanı ile gerçeklenebilecek bir tasarım için daha kompleks ve pahalı bir eleman kullanmak gerekli olacaktır. Bu ise hem ekonomi, hemde hız açısından bir israfa neden olacaktır [2].

Çalışmanın ikinci bölümünde APKD hakkında bilgi verilmiştir. Üçüncü bölümde VHDL Dili hakkında bilgiler verilerek sonuçlar yorumlanmıştır.

2. APKD'nin Yapısı

Geliştirilen programlanabilir mantıksal elemanlardan birisi APKD'leridir. Bu yapıyı Xilinx firması 1984 yılında geliştirmiştir [2]. APKD'lar; büyük lojik devre yapılarını gerçekleştirmeyi destekleyen, programlanabilir elemanlardır. KPLE'ler (Kompleks Programlanabilir Lojik Elemanlar - CPLD-Complex Programmable Logic Devices) devre bloklarından oluşmaktadır. Bu devre blokları yonga içerisine bağlıdırlar. Her bir devre bloğu PAL (Programmable Array Logic-Programlanabilir Dizi Lojik) veya PLA (Programmable Logic Array- Programlanabilir Lojik Dizisi)'ya benzer. APKD'leri, KPLE'lerden oldukça farklıdır. Farklı olarak APKD, AND veya OR düzlemi içermez. Bunun yerine lojik bloklar içerir. Bir APKD'in genel yapısı Şekil-1'de gösterilmektedir. Şekil-1 üç ana kaynak içermektedir: lojik bloklar, paketin pinlerine bağlantı kurmak için I/O bloklar ve ara bağlantı hatları ve onların anahtarlarıdır. Lojik bloklar iki boyutlu dizi şeklinde düzenlenmiştir ve ara bağlantı hatları, lojik blokların satır ve sütunları arasında yatay ve düşey olarak taşıyıcı kanallar olarak organize edilmiştir. Bu taşıyıcı kanallar, hatlar ve lojik blokların, birbirlerine farklı yollar ile bağlanmalarını sağlayan programlanabilir anahtarlardan oluşmaktadırlar [3-5].



Şekil 1 Bir APKD'in genel yapısı

APKD'leri 5 milyona yakın kapı içeren lojik devrelerin gerçeklenmesinde kullanılabilecek kapasiteye sahip elemanlardır. İstenilen fonksiyonu APKD ile gerçekleştirirken devredeki her bir fonksiyonun tek bir blok içine sığdırılabilmesi gerekmektedir. Fonksiyonların büyüklüğü önemli değildir. Çok kompleks bir fonksiyon ile oldukça basit bir blok elde edilebilir. Yazılım kullanılarak, kullanıcı devreleri gerekli form içerisine otomatik olarak yerleştirilebilir. APKD ile bir devre gerçekleştirildiğinde, lojik bloklar gerekli fonksiyonları gerçekleştirmek için programlanır ve taşıyıcı kanallar, lojik bloklar arasındaki ara bağlantıların yapılması için programlanırlar. Tüm bu tanımlamalardan sonra eleman istenilen fonksiyonu yerine getirebilecek hali almış olur [2].

Lojik devreleri APKD ile gerçekleştirmek için, devredeki her bir fonksiyonun tek bir lojik blok içerisine sığabilmesi için küçük olması gerekmektedir. CAD yazılımları kullanılarak kullanıcı devreleri gerekli form içerisine otomatik olarak çevrilmektedir. APKD ile bir devre gerçekleştirildiğinde, lojik bloklar gerekli fonksiyonları gerçekleştirmek için programlanır ve taşıyıcı kanallar, lojik bloklar arasındaki ara bağlantıların yapılması için programlanırlar. APKD'leri ISP (In-System Programming-Sistem içi programlama) metodu kullanılarak ayarlanırlar. Programlama esnasında güç kesilecek olursa yapılan yükleme silinir. Bu nedenle programlama esnasında güç kaynağı açık tutulmalıdır[2]. APKD elemanını bulunduran devre kartları üzerinde verileri devamlı olarak tutabilen PROM (Programmable Read-Only Memory-Programlanabilir Yalnızca Okunabilir Hafıza) adındaki küçük hafıza çipleri bulunur. APKD'lerinin çoğunluğu SRAM (Static Random Access Memory- Statik Rasgele Erişilebilir Hafıza) tabanlı olduğu için standart bir SRAM kadar kolay programlanabilir. APKD'leri birçok yöntemle şekillendirilebilirler. Bunlar şematik tasarım, HDL'ler ve daha üst seviyeli dil derleyicileridir. Şematik tasarım, en zor biçimlendirme metodudur [2].

3.VHDL Dili

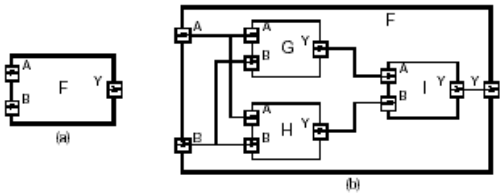
VHDL dili, PLD'lerin (Programmable Logic Devices - Programlanabilir Lojik Elemanlar) programlanmasında kullanılan bir programlama dilidir. Bu dil 1980 yılında, çok yüksek hızlarda entegre devrelerin gerçekleştirilebilmesi amacıyla

ortaya çıkmıştır. Entegre devre yapılarının ve fonksiyonlarının gerçeklenmesinde standart bir dile ihtiyaç duyulması sonucu oluşturulmuştur. Daha sonra bu programlama dili geliştirilerek PLD'ler konusunda standart dil olarak kabul edilmiştir.

VHDL tasarım aşamasındaki birçok gereksinimi karşılayacak şekilde tasarlanmıştır. Birinci olarak tasarımda oluşturulacak olan yapının tanımlanabilmesini sağlar. Burada öncelikle alt birimlerin neler olacağına karar verilir ve bu alt birimlerin nasıl bağlanacağı belirlenir. İkinci olarak tasarım aşamasında kendi grubundaki benzer programlama dillerinin, fonksiyon oluşturulurken kullanılabilmesine izin verir. Üçüncü ve son olarak, üretimden önce simülasyonların yapılabileceği bir bilgisayar ortamı önemli olmaktadır. Bu sebeple tasarımcı değişik alternatifleri hızlı bir şekilde deneyebilir ve yazılımın doğruluğunu üretime geçmeden önce kontrol edebilir. Üretilecek herhangi bir ürünün maliyeti ön planda olduğunda VHDL önemli olmaktadır. VHDL tasarımcıya sağladığı simülasyon yapabilme imkanı sayesinde, oluşabilecek hataların önceden görülmesini ve üretime geçilmeden önce hataların düzeltilebilmesi olanağını sunmaktadır. Böylece malzeme israfı ile oluşacak ekonomik kayıplar önlenmiş olur [2].

3.1. Yapının Tanıtılması

Bir sayısal elektronik sistem, giriş ve çıkışları ile birlikte bir modül gibi tanımlanabilir. Çıkıştaki elektriksel değerler, giriş değerlerinin bir fonksiyonu olarak ortaya çıkarlar. Burada APKD içerisine, girişlere göre istenilen çıkışları üretecek fonksiyonlar gömülür. Örneğin girişleri A ve B çıkışı Y olan bir sistem düşünüldüğünde, Y, A ve B girişlerine bağlı olarak çıkışta üretilecek değerdir. VHDL terminolojisinde oluşturulan sisteme, tasarlanan yapı, giriş ve çıkışlara ise port adı verilir. Şekil.3'de örnek bir yapı görülmektedir.

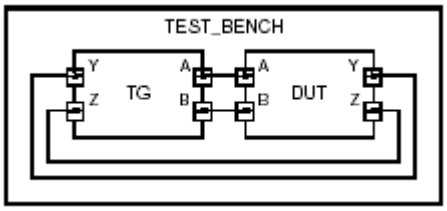


Şekil 3 Yapısal tanımlama örneği

Bir yapının fonksiyonunun oluşturulmasında izlenen birinci yöntem, onun alt birimlerinin nasıl tanımlanacağının belirlenmesidir. Her bir alt birim, asıl yapının bir bölümünü oluşturur. Bu bölümler işaretlerin tanımlanmasından sonra birleştirilirler. Bu yöntem ile kompleks bir yapı daha küçük parçaların birleştirilmesi ile oluşturulmuş olur. Bu şekilde alt birimlerin birleştirilmesiyle yapılan tasarıma, yapısal tasarım denir. Buradaki her alt birim, birbirinden farklı olarak kendi içerisinde yapısal tanımlamalara sahiptir. Ayrıca bu şekilde yapılan tasarım, programı hazırlayan açısından da büyük kolaylıklar sağlamaktadır. Kompleksliğin fazla olduğu yapılarda, bütün yapının tek bir fonksiyonla tanımlanması zor olabilir [2].

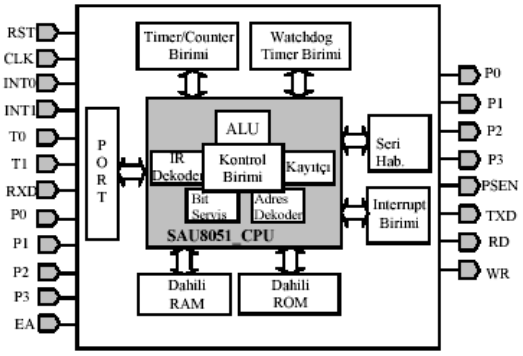
Bazı kompleks durumlar söz konusu olduğu zaman, girişe bağlı olarak bir tanımlama yapılamayabilir. Geri beslemeli sistemlerde, çıkış zamanın bir fonksiyonu olarak ortaya çıkar. VHDL, o anda icra edilen programın durumuna göre tanımlamalar yapılmasına müsaade ederek bu probleme çözüm getirmektedir. Şekil 4'de gösterilen yapı bu duruma bir örnek teşkil etmektedir. Bu yapıda anlatılan duruma benzer olarak geri besleme söz konusudur. İşte böyle durumlarda, yukarıda da belirtildiği gibi VHDL, programcıya o anda icra edilen programın durumuna göre tanımlamalar yapabilme olanağı sağlamaktadır.

VHDL herhangi bir programlama dili ile benzer yapıda olabilir. Daha önceden bahsedildiği gibi, bir modülün davranışı, bir alt birim şeklinde tanımlanabilmektedir [1].



Şekil 4 Geribeslemeli Yapı

Mikrodenetleyicilerde Şekil.5'de görüldüğü gibi içerisine yazılım yükleme şeklinde işlem yapılır. Bunlarda donanıma direkt bir müdahale söz konusu olmadığı için, ilk önce girişlere göre hangi işlemin yapılacağına karar verilir. Daha sonra içerisindeki özel işlemci yapıları ile sonuçlar üretilir. Bu nedenle APKD'lerinde mikrodenetleyicilere oranla çok daha yüksek hızlara ulaşılabilmiştir. Ayrıca mikrodenetleyiciler, APKD'lerine oranla daha az sayıda çıkışa sahiptir. 1000 e yakın giriş ve çıkışa sahip APKD elemanları bulunmaktadır. Bu özellik APKD'sinin bir başka üstünlüğü olarak gösterilebilir.



Şekil 5 Bir mikrodenetleyici yapısı

4. Sonuçlar

VHDL, APKD elemanlarının programlanmasında kullanılan bir programlama dilidir. Oluşturulacak sistemlerde hız artışı sağlamak için geliştirilmiştir. Bu dil ile üretilen kodlar yardımıyla elemanın donanımına doğrudan müdahale edilmektedir. Ayrıca VHDL dili dünya üzerinde PLD'lerin programlanmasında standart dil olarak kabul edilmiştir. Genelde VHDL ile yazılım yapılırken tasarlanan yapı bütün olarak düşünülür. Yapısal tasarım için yapı içerisindeki birimler ayrı ayrı tanımlanırlar. Bunlar her biri program içerisinde birer alt birim olan fonksiyonlardır. Daha sonra bu alt birimler çıkışta istenilen fonksiyona uygun olarak birleştirilebilirler. VHDL tasarımcıya simülasyon yapabilme olanağı da sağlamaktadır. Üretime geçilmeden önce çeşitli farklı durumlar gözlenebilmekte ve oluşabilecek problemler belirlenerek gerekli değişiklikler yapılabilmektedir. Aynı zamanda benzer programlama dilleri ile uyumlu olup, onlarda oluşturulan fonksiyonları kullanabilme özelliğine de sahiptir. Bazı durumlarda ise bunu aksine yapının tamamı tek fonksiyonla tanımlanmaktadır.

Kaynaklar

[1] Çetin, Ö., Özcerit, A., Çakıroğlu, M.,'VHDL Cookbook', *IEEE Transactions on VLSI Systems, 2000.*

[2] www.cs.ucr.edu, www.async.elen.utah.edu, www.xilinx.com, www.altera.com .

[3] Yamada M, Nishihara A; High-Speed FIR Digital Filter with CSD Coefficients Implemented on FPGA. IEICE Trans. Fundamentals., E84-A, 8, pp.1997-2003, Aug. 2001

[4] "Hardware Description Language." *Wikepedia: The Free Enyclopedia.* 18 May 2004 http://en.wikipedia.org/wiki/Hardware_description_language

[5] Xilinx Inc., "Virtex-II Pro™ Platform FPGAs: Functional Description," DS083-2(v3.0), December 10,2003.