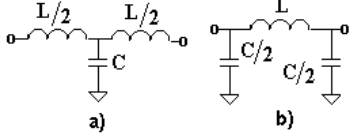


Şekil 2: Basitleştirilmiş FET modeli.

bağıntısı ile, yüklenme durumunda kesim frekansı ise

$$f_c = 1 / \pi \sqrt{LC} \quad (2)$$

bağıntısı ile verilir [8]. (2) ifadesi yapay hatlar için de geçerlidir. (1) bağıntısı ise yaklaşık olarak kullanılabilir [8].



Şekil 3: a) T-tipi, b) pi-tipi yapay hat birimi

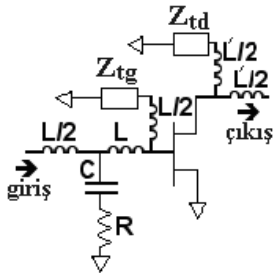
Yapay hatlar iki tip yapı gösterirler: T-tipi hatlar ve pi-tipi hatlar. Söz konusu hat tipleri Şekil 3'de gösterilmektedir. Frekans f_c 'ye yaklaşırken T-tipi hatların karakteristik empedansı azalmakta, pi-tipi hatlarınki ise artmaktadır. Genel olarak DA'nın yapay hatları, girişten ve çıkıştan bakıldığında, T tipi olarak tasarlanmaktadır. Aktif elemanların giriş ve çıkışlarında ise pi-tipi davranış oluşur. Çünkü aktif elemanın giriş ve çıkışı kapasitif davranış gösterir. Aktif elemanın sebep olduğu kayıpları ihmal ettiğimizde hatların karakteristik empedansının Z_0 olarak alındığı durumda, SSDA'nın alçak frekanslardaki kazancı için şu ifade kullanılabilir;

$$A_{0DC} = g_m \left(\frac{Z_0 // R_{ds}}{2} \right) \quad (3)$$

Bant genişliği için ise (2)'de verilen f_c bağıntısından faydalanılarak yaklaşık bir bağıntı verilebilir;

$$f_c \cong 0.75 / \pi \sqrt{LC_{gs}} \quad (4)$$

Tranzistor giriş ve çıkışlarında oluşan yapay hat davranışının pi-tipi olduğu yukarıda belirtilmişti. pi-tipi yapay hatların karakteristik empedansı frekans ile artar. Dolayısıyla tranzistor girişlerinden çıkışlarına olan gerilim kazancı da frekansla artacaktır. Bu durum geniş bantlı başarımdan bir dezavantajdır. Bir diğer problem ise; girişte tek yapay hat biriminin kullanılması dolayısıyla yüksek frekanslara doğru gidildikçe yapay hat karakteristik empedansının değişmesi ve S_{11} başarımının yeterli düzeyde elde edilmesinin zorlaşmasıdır. Yukarıda belirtilmiş olan iki önemli dezavantajın çözümü için frekansa bağlı kayıplı yapay hat yaklaşımı kullanılabilir [9].



Şekil 5: Kayıplı hat kullanan tek tranzistorlu dağılım parametrelili kuvvetlendirici (Kayıplı_SSDA)

2.1. Kayıplı Yapay Hat Tekniğini Kullanan Tek Tranzistorlu Dağılım Parametrelili Kuvvetlendirici (Lossy Single Stage Distributed Amplifier, Kayıplı_SSDA)

Şekil 5'te frekansa bağlı kayıplı hat (bir adet kayıplı T-tipi hat) kullanan tek tranzistorlu dağılım parametrelili kuvvetlendirici (Kayıplı_SSDA) devresi gösterilmektedir. Bu devrede de DC kazanç (3) bağıntısı ile verilebilir. Zira kayıp yüksek frekans bölgesinde etkin olacaktır. Devrede fazladan kayıp sebebi ile ulaşılacak maksimum üst bant sınırı bir miktar azalacaktır. Ancak kayıplı yapının eklenmesi düzgün bir kazanç-bant genişliği başarımının temin edilmesini mümkün kılmaktadır. Kayıplı_SSDA devresine eklenen T-birimdeki kapasite ve direncin değeri tasarımın birinci adımında şu bağıntılarla bulunabilir;

$$C \cong C_{gs} \quad (5)$$

$$R \cong R_i \quad (6)$$

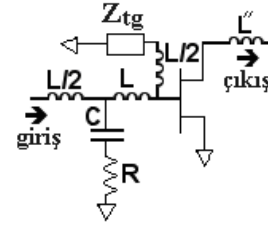
R ve C değerleri bu şekilde belirlenince diğer hat elemanı L'nin değeri (giriş hattının karakteristik empedansının yaklaşık 50Ω olması için)

$$L = 2500 \times C = 2500 \times C_{gs} \quad (7)$$

bağıntısı ile elde edilebilir. Çıkıştaki L' 'nün değeri C_{ds} 'nin değerine bağlı olarak aynı bağıntı ile bulunur;

$$L' = 2500 \times C_{ds} \quad (8)$$

Açıktır ki giriş hattına eklenen kayıplı hatlar sebebi ile SSDA devresinin gürlü performansı olumsuz yönde etkilenebilir. Dolayısıyla Kayıplı-SSDA devresinin özellikle güç kuvvetlendiricisi uygulamaları için uygun olacağını söyleyebiliriz. Bu amaçla Kayıplı_SSDA devresini incelediğimizde çıkış hattında iyi bir S_{22} başarımı için kullanılan Z_{td} sonlandırma empedansının kullanılmamasının daha doğru olacağı görülür. Zira bu şekilde maksimum çıkış gücü seviyesi ve verim artacaktır [9,10,11].



Şekil 6: Güç kuvvetlendiricisi olarak modifiye edilmiş Kayıplı_SSDA (Kayıplı_Güç_SSDA).

Şekil 6'da güç kuvvetlendiricisi olarak modifiye edilmiş Kayıplı_SSDA (Kayıplı_Güç_SSDA) devresi gösterilmektedir. Bu devre için DC kazanç bağıntısı (3) nolu bağıntıdan

$$A_{0DC} = g_m (Z_0 // R_{ds}) \quad (9)$$

olarak elde edilir. Çıkış hattında sonlandırma direncinin kullanılmaması S_{22} performansını kötüleştirir ama şayet yük 50Ω 'a yeterince yakın değerde olursa bu bir problem olmayacaktır. Diğer taraftan hem güç kazancı, hem çıkış gücü seviyesi hem de verim (Power added efficiency, PAE) artacaktır. Bu büyüklükler bir güç kuvvetlendiricisi için çok önemlidir. Şekil 6'da verilen Kayıplı_Güç_SSDA devresindeki L' endüktansı tranzistorun çıkış parazitik kapasitesi C_{ds} ile yarım pi-tipi hat davranışı verir [8]. L' 'nün

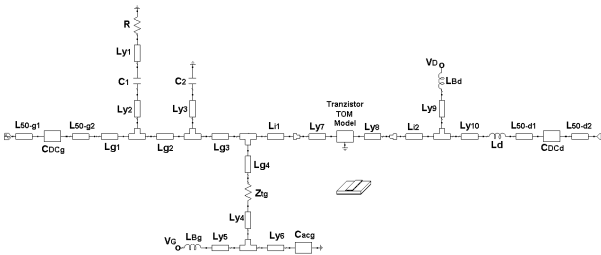
değeri tranzistörün optimum yük değerinin Z_{opt} olması durumunda

$$L^I = Z_{opt}^2 \times C_{ds} \quad (10)$$

bağıntısı ile belirlenebilir (Z_{opt} büyüklüğü tranzistörün maksimum akım ve gerilim dalgalanmalarından elde edilir). Bu bağıntı tasarımın birinci adımı için iyi bir tercih olacaktır. Z_{opt} değeri 50Ω 'dan farklı ise çıkış katında empedans uydurucu veya mikrodalga transformatörü kullanmak güç başarımını arttırabilir. Bu bölümde verilen bağıntılar tasarımın 1. adımında kullanılabilir niteliktedir. Asıl tasarım aşamasında optimizasyon yapmak devrenin genel başarımı üzerinde çok önemli iyileştirmeler sağlayabilmektedir..

2.2. Bir Kayıplı Güç SSSA Devresi Tasarımı ve Performansının Simülasyonlarla İncelenmesi

Bu bölümde yukarıda verilen temel bilgiler kullanılarak bir Kayıplı_Güç_SSSA devresi tasarlanacak ve başarımı Güç_SSSA devresi ile karşılaştırılacaktır. Bu amaçla NEC firmasının NE3210S01 kodlu tranzistörü seçilmiştir [13]. Tasarım ve simülasyon aşamalarında tranzistörün TOM nonlineer modeli kullanılmıştır [14,15]. Tranzistörün incelenmesi sonucunda çalışma noktası için $V_{DS}=2V$ ve $I_{DS}=20mA$ değerlerinin seçilmesinin güç performansı açısından iyi bir tercih olacağı görülmüştür. Seçilen çalışma noktasında V_{DS} geriliminin maksimum dalgalılığı $\pm 1V$, I_{DS} akımının maksimum dalgalılığı ise $\pm 20mA$ 'dir. Bu bilgiler (10 nolu bağıntının kullanılabilmesi için gerekli olan) Z_{opt} değerinin 50Ω olduğunu göstermektedir. Tranzistörün giriş ve çıkış kapasitelerinin incelenmesi sonrasında C_{gs} kapasitesi için $0.35pF$, C_{ds} kapasitesi için ise $0.17pF$ değerleri elde edilmiştir. Bu değerler (4) ve (7) nolu bağıntılarla birlikte kullanılırsa bant genişliği için $13.6GHz$ 'lik bir değer elde edilir. Diğer taraftan tranzistörün giriş empedansının yaklaşık $11GHz$ 'den sonra kapasitif davranıştan endüktif davranışa geçtiği görülmüştür. Bu durumda $11GHz$ 'den sonra SSSA devrelerindeki yapay hatların ortadan kalkacağı dolayısıyla bant genişliğinin de $11GHz$ civarında kalacağı söylenebilir. Diğer taraftan g_m 'nin alçak frekanslardaki değerinin ise yaklaşık $70mS$ olduğu görülmüştür. Bu durumda Kayıplı_Güç_SSSA'nın DC kazancı (9) nolu bağıntıdan faydalanarak $Z_0=Z_{opt}=50\Omega$ için yaklaşık $S_{21}=11dB$ olarak elde edilir.



Şekil 7: NE3210S01 tranzistörü kullanan Kayıplı_Güç_SSSA devresinin şematik gösterilimi.

Şekil 7'de tasarlanmış Kayıplı_Güç_SSSA devresinin şematik gösterilimi verilmektedir. Bu devrenin girişinde (optimizasyon sonucunda) biri kayıplı diğeri kayıpsız fazladan iki adet T-tipi yapay hat birimi kullanılmıştır. Kayıplı hat birimi R , C_1 , L_{g1} ve $L_{g2}/2$ 'den, kayıpsız hat birimi ise C_2 , $L_{g2}/2$ ve $L_{g3}/2$ 'den oluşmaktadır. Tranzistör girişindeki T yapay hat birimi $L_{g3}/2$ ve L_{g4} 'ten oluşmaktadır. Z_{ig} giriş hattının sonlandırma

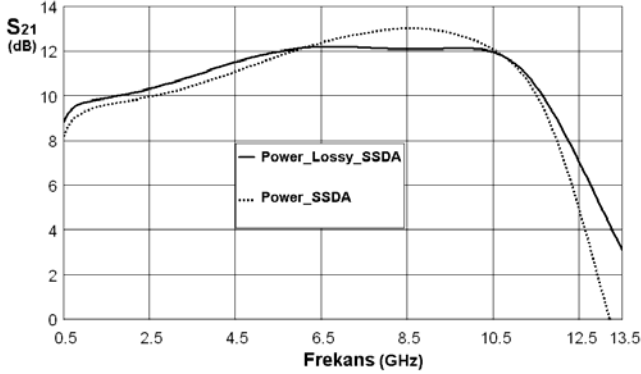
empedansdır. L_d endüktansı çıkışta C_{ds} kapasitesi ile birlikte Z_{opt} elde etmek amacıyla kullanılmıştır. L_y isimli hatlar ayrıık elemanların serim sırasında yerleştirilebilmeleri için kullanılmıştır. Tranzistör giriş ve çıkışında bulunan L_i isimli hatlar DA uygulamalarında genel başarımı iyileştirmek amacıyla sıkça kullanılan hatlarla aynı amaçla kullanılmışlardır. L_{50} isimli hatlar 50Ω karakteristik empedans değerine sahip hatlardır (giriş ve çıkış portları 50Ω olarak tasarlandığından bu hatlar devrenin performansını değiştirmezler). C_{DC} ve C_{ac} elemanları geniş bantlı davranış elde etmek amacıyla birden daha çok ayrıık kondansatörden oluşan ve DC olarak açık devre ac olarak ise geniş bantlı kısa devre davranış veren yapılarıdır. L_{Bg} ve L_{Bd} endüktansları DC kutuplamada boğucu bobin amacıyla kullanılmışlardır. Şemattikte ayrıca taban malzemesini, 90° dik eleman yerleşmelerini ve hat genişliklerinin süreksizliğini modelleyen isimlendirilmemiş elemanlar bulunmaktadır. Şekil 7'de verilen devrenin genel başarımını karşılaştırmak amacıyla bir başka devre daha (Güç_SSSA) tasarlanmıştır. Bu devrede fazladan yapay hat parçaları kullanılmakta ama bu hatlarda kayıp elemanı içermemektedir. Şekil 7'de verilen şematik gösterilimi (R direnci ve yerleştirme amacıyla kullanılan L_{y1} hat elemanı hariç) karşılaştırma amacıyla kullanılan devre için geçerlidir. Tablo 1'de Kayıplı_Güç_SSSA ve Güç_SSSA devrelerinin eleman değerleri verilmektedir. Tablodan görüldüğü gibi Güç_SSSA devresi için R (ve dolayısıyla L_{y1}) elemanı kullanılmamaktadır.

Tablo 1: Kayıplı_Güç_SSSA ve Güç_SSSA devrelerinde kullanılan eleman değerleri

	Kayıplı Güç SSSA	Güç SSSA
Taban	$\epsilon_r=2.17$ H=0.793mm	
$L_{g1}(mm)$	W=2.4 L=1.0	W=2.8 L=8.0
$L_{g2}(mm)$	W=1.4 L=1.9	W=1.1 L=1.2
$L_{g3}(mm)$	W=1.7 L=1.2	W=1.4 L=1.0
$L_{g4}(mm)$	W=1.0 L=2.3	W=1.0 L=0.5
C_1	0.6pF	0.1pF
R	235 Ω	-
C_2	0.2pF	0.3pF
Z_{ig}	65 Ω	53
L_d	0.35nH	0.35nH
$L_{i1}(mm)$	W=1.1 L=0.1	W=0.9 L=2.9
$L_{i2}(mm)$	W=1.0 L=0.4	W=1.0 L=0.4
$L_{y1}(mm)$	W=1.0 L=1.0	-
$L_{y2}(mm)$	W=2.9 L=0.6	W=2.4 L=1.4
$L_{y3}(mm)$	W=1.9 L=0.5	W=1.0 L=0.5
$L_{y4}(mm)$	W=2.0 L=0.1	W=1.5 L=0.1
$L_{y5}(mm)$	W=2.0 L=0.1	W=0.5 L=0.2
$L_{y6}(mm)$	W=1.1 L=0.1	W=2.0 L=0.1
$L_{y7}(mm)$	W=0.5 L=0.1	W=0.5 L=0.1
$L_{y8}(mm)$	W=0.5 L=0.1	W=0.5 L=0.1
$L_{y9}(mm)$	W=0.2 L=0.2	W=0.2 L=0.2
$L_{y10}(mm)$	W=1.0 L=0.2	W=1.0 L=0.2
L_{Bg}	20nH	20nH
L_{Bd}	20nH	20nH

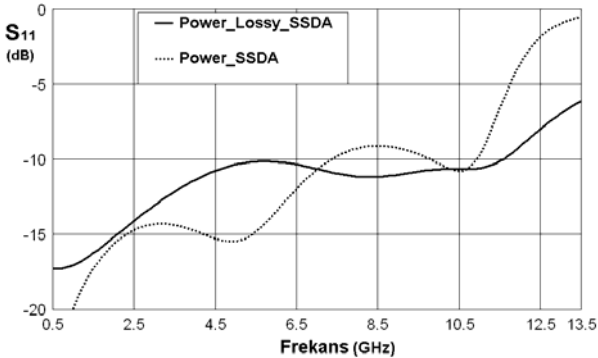
Şekil 8'de NE3210S01 tranzistörü kullanılarak tasarlanmış ve optimize edilmiş Kayıplı_Güç_SSSA ve Güç_SSSA devrelerinin S_{21} başarımları verilmektedir. Bu şekil yukarıda tranzistör üzerinden yapılan incelemede elde edilen bant genişliği ($11GHz$) ve kazanç ($11dB$) değerlerini yaklaşık olarak doğrulamaktadır. Ayrıca Kayıplı_Güç_SSSA devresinin geniş bantlı düzgün kazanç başarımı açısından frekansa bağlı kayıplı hat kullanmayan Güç_SSSA devresine

göre daha iyi bir başarımlarını göstermektedir. Özellikle 1dB bant genişliği açısından her iki devre karşılaştırılırsa Kayıplı_Güç_SSDA devresi yaklaşık olarak 3.5GHz ile 11.5 GHz arasında olmak üzere 8GHz'lik bant genişliği verirken Güç_SSDA devresi yaklaşık olarak 5.7GHz ile 10.5GHz arasında olmak üzere 4.8 GHz lik bant genişliği vermektedir. Diğer taraftan kuvvetlendiricilerin 3dB bant genişlikleri 11.5GHz ve 8GHz olarak elde edilmiştir.

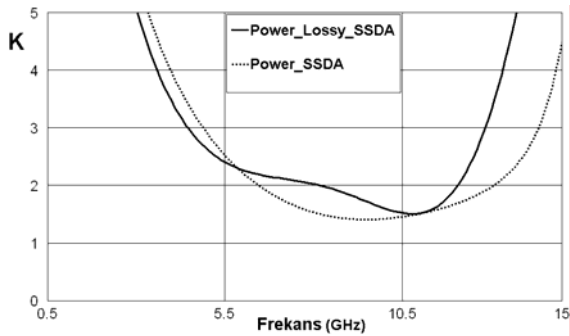


Şekil 8: Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin kazanç başarımları.

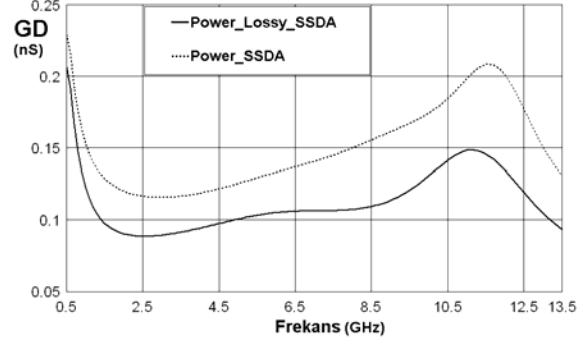
Şekil 8'deki S_{21} başarımlarında her iki devre için alçak frekanslarda görülen azalma kutuplama amacıyla kullanılmış olan endüktanslardan kaynaklanmaktadır. Her iki devrede S_{21} dışındaki başarımlar için genel olarak ciddi bir fark beklenmemektedir. Buna rağmen aşağıda önemli olan başarımların karşılaştırılması verilecektir.



Şekil 9: Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin giriş eşleştirme başarımları



Şekil 10: Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin kararlılık faktörü başarımları.



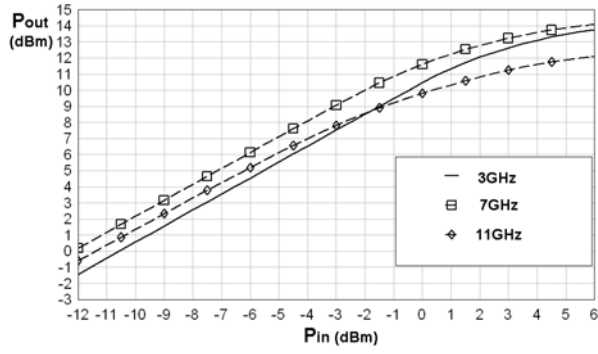
Şekil 11: Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin grup geçikmesi başarımları.

Şekil 9'da Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin S_{11} başarımları verilmektedir. Bu şekilden görüldüğü gibi her iki kuvvetlendiricinin giriş eşleştirme başarımları geniş bantlı uygulama açısından kazanç bandı içinde yeterli düzeydedir ($S_{11} < -10$ dB). Şekil 10'da Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin kararlılık faktörü (K) başarımları verilmektedir. Bu şekilden görüldüğü gibi her iki kuvvetlendirici için K bütün frekans bölgelerinde 1'den büyüktür. Dolayısıyla kararlılık açısından herhangi bir problem gözükmemektedir. Diğer taraftan kayıp elemanı olarak R'yi kullanan Kayıplı_Güç_SSDA devresinin kararlılık açısından Güç_SSDA devresine göre genel olarak daha avantajlı olduğu açıktır. Şekil 11'de ise Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin grup geçikmesi (GD) başarımları verilmektedir. Bu şekilden görüldüğü gibi GD'nin bant içindeki değişimi her iki devre için makul düzeydedir.

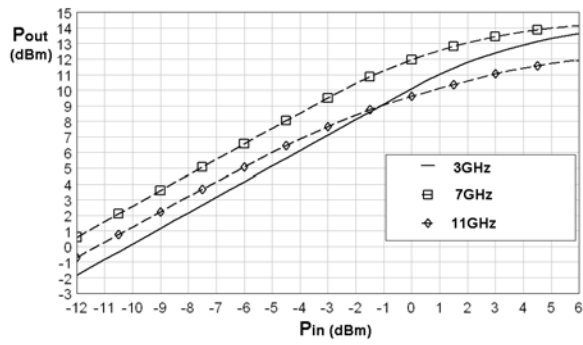
Yukarıda Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin önemli küçük işaret başarımları verilmiştir. Geniş bantlı düzgün S_{21} başarımları açısından Kayıplı_Güç_SSDA devresinin avantajı net olarak görülmektedir. Aynı zamanda S_{11} açısından da yüksek frekanslarda daha iyi bir başarımlar gözlenmektedir. Elde edilen sonuçlar teorik olarak verilmiş analizleri desteklemektedir. Diğer önemli bir konu frekansa bağlı kayıplı hatların güç (büyük işaret) başarımları üzerindeki etkileridir.

Bu çalışmada Kayıplı_Güç_SSDA ve Güç_SSDA devrelerinin 1dB bastırma noktasındaki çıkış gücü ve verim (Power added efficiency) değişimleri de incelenmiştir. Şekil 12'de 3GHz, 7GHz ve 11GHz'de elde edilmiş olan çıkış gücü-giriş gücü değişimleri verilmektedir. 1dBm bastırma noktasındaki çıkış gücü seviyeleri Şekil 12a ve 12b'den kolayca elde edilebilir. Şekil 12 a ve b bize göstermektedir ki kayıplı hat kullanılması 1dB bastırma noktasındaki güç seviyeleri açısından bir farklılık getirmemektedir. Şekil 12'den elde edilen bir diğer sonuç 1dB bastırma noktasındaki çıkış gücü seviyesinin her iki yapıda da frekans ile azalmasıdır. Bunun en önemli sebebi C_{gs} kapasitesinin nonlineerliğinin devre üzerinde frekansla artan bir etkisinin olmasıdır. Ayrıca tranzistorun çıkış direnci frekans arttıkça azalmakta ve 11GHz'de 60Ω 'a kadar düşmektedir (tranzistorun çıkış direncinin büyük işaret açısından da kabaca aynı şekilde değişeceğini söylemek mümkündür). Sonuç olarak, bantın alt frekans bölgesi ile üst frekans bölgesi arasında 1dB bastırma noktasındaki çıkış gücü

seviyesi açısından 3.5dBm'lik bir farklılık ortaya çıkmaktadır.

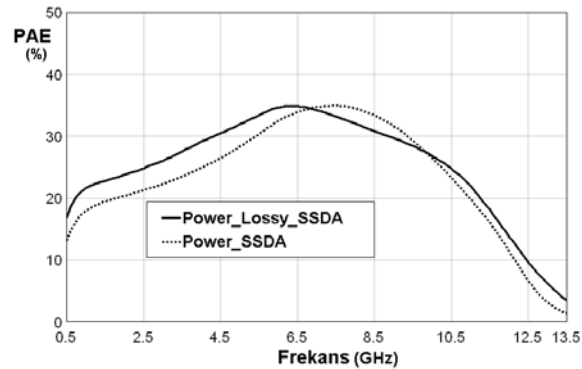


a)



b)

Şekil 12: a) Kayıplı Güç_SSDA ve b) Güç_SSDA devrelerinin farklı frekanslarda giriş gücüyle değişimi



Şekil 13: Kayıplı Güç_SSDA ve Güç_SSDA devrelerinin verim başarımlarının frekans ile değişimi.

Şekil 13'te Kayıplı Güç_SSDA ve Güç_SSDA devrelerinin verim başarımlarının frekans ile değişimi verilmektedir. Şekilden görüldüğü gibi her iki devre yaklaşık olarak aynı verim başarımlarını temin etmektedir.

3. Sonuçlar

Bu çalışmada tek tranzistorlu dağılmış parametrelili kuvvetlendirici incelenmiş ve girişinde frekansa bağlı kayıplı hat kullanılması geniş bantlı düzgün kazanç başarımını iyileştirdiği gösterilmiştir. Karşılaştırma amacıyla frekansa bağlı kayıplı hat kullanmayan (Güç_SSDA) ve kullanan (Kayıplı_Güç_SSDA) iki devre incelenmiş ve kayıplı hat kullanan devrede 1dB bant genişliği %65 ve 3dB bant

genişliği ise %44 daha fazla olarak elde edilmiştir. Diğer taraftan frakansa bağlı kayıplı hat kullanılması devrenin güç başarımı üzerinde herhangi bir etkisi olmamıştır.

Bu çalışma Türkiye Bilimsel ve Teknolojik Araştırma Kurumu (TÜBİTAK) tarafından desteklenmektedir.

4. Kaynaklar

- [1] W. S. Percival, "Thermionic valve circuits", *British Patent*, pp. 460-562, Jan. 25, 1937.
- [2] E. L. Ginzton, W. R. Hewlett, J. H. Jasberg and J. D. Noe, "Distributed Amplification", *Proc. IRE*, vol. 36, pp. 956-969, Aug. 1948
- [3] Chen, W. K. "The insertion of an Extra Section into the Networks of a Distributed Amplifier", *IEEE Trans. Circuit Theory*, vol. CT-15, pp.152-156, June 1968.
- [4] Ayashi, Y., Vorhaus, J. L., Mozzi, R. and Reynolds, L. "Monolithic GaAs travelling-Wave Amplifier" *Electronics Letters*. Vol. 17, No. 12, pp. 413-414, June 1981.
- [5] Beyer, J. B., Prasad, S. N., Becker, R. C., Nordman, J. E. and Hohenwarter, G. K. "MESFET Distributed Amplifier Design Guidelines" *IEEE Transactions on Microwave Theory and Techniques*, Vol. MTT-32, No. 3, pp. 268-284, March 1984.
- [6] Virdee, A. S. ve Virdee, B. S. "Experimental Performance of Ultra Broadband Amplifier Design Concept Employing Cascaded Reactively Terminated Single-Stage Distributed Amplifier Configuration" *Electronics Letters*, Vol. 36, No. 18, pp. 1554-1555, August 2000
- [7] Banyamin, B. Y. ve Berwick, M. "Analysis of the performance of Four-Cascaded Single-Stage Distributed Amplifiers" *IEEE Transactions on Microwave Theory and Techniques*, Vol. 48, No. 12, pp. 2657-2663, December 2000
- [8] Wong, T. T. Y. "Fundamentals of Distributed Amplifiers", *Artech House*, Boston, 1993.
- [9] Virdee, B. S., Yazgi, M. ve Virdee, A. "Cascaded Single-Stage Amplifier With Improved Gain-Frequency Performance Using Frequency-Dependent Lossy Artificial Lines", *Proceedings of the 2nd European Microwave Integrated Circuits Conference (EUMIC'07)*, pp. 184-186, Munich-Germany, October 2007.
- [10] Shapiro, E. S., Xu, J., Nagra, A. S., Williams, F. Jr., Mishra, U. K., ve York, R. A. "A high-efficiency traveling-wave power amplifier topology using improved Power-combining techniques". *IEEE microwave and guided wave letters*, vol. 8, no. 3, pp.133-135; March 1998.
- [11] Krishnamurthy, K. Long, S. I., Rodwell, J. W. "Cascode-delay-matched distributed amplifiers for efficient broadband microwave power amplification", *IEEE MTT-S International Microwave Symposium Digest*, Vol. 2 of 4, Anaheim, CA, pp. 819-822, June 1999
- [12] Yazgi, M. ve Toker, A. "Dağılmış Parametrelili Kuvvetlendiricinin Nonlineer Davranışının Volterra Serileri Yardımıyla İncelenmesi" *Elektrik-Elektronik Mühendisliği Ulusal Kongresi, ELECE'2000*, Bursa, Kasım 2000
- [13] NEC/ NE3210S01 Data Sheet, <http://www.datasheetcatalog.org/datasheet/nec/NE3210S01.pdf>
- [14] Converting GaAs FET Models For Different Nonlinear Simulators, Application Note, California Eastern Laboratories, <http://www.cel.com/pdf/appnotes/an1023.pdf>
- [15] NE3210S01 Nonlinear Model, California Eastern Laboratories, <http://ee.sharif.edu/~banai/3210s01.pdf>