

# Yüksek Hızlı Dijital Entegrelerin Çok Katmanlı Baskı Devre Kartlarında Meydana Getirdiği Diyafoeni Etkisi

Mustafa Deha Turan<sup>1</sup>

Ali Karacaörenli<sup>2</sup>

Selçuk Çömlekçi<sup>3</sup>

<sup>1,2,3</sup> Elektronik ve Haberleşme Mühendisliği Bölümü, Süleyman Demirel Üniversitesi, Isparta

<sup>1</sup>e-posta: mdturan20002000@yahoo.com

<sup>2</sup>e-posta: alikaracaorenli@yahoo.com

<sup>3</sup>e-posta: scom@mmf.sdu.edu.tr

## Özetçe

Dijital sistemlerde haberleşme sürücü ve alıcı entegre arasında gerçekleşmektedir. Hızla büyüyen yüksek performans teknoloji ürünleri artan hız nedeniyle baskı devre kartlarında bulunan bu sistemlerde elektromanyetik alanların meydana getireceği diyafoeni etkisi ile istenmeyen veri iletimine sebep olacaktır. Bu da devrenin yanlış çalışmasına sebep olacaktır. Dizayn mühendislerinin çoğu zaman göz önünde bulundurmadığı elektromanyetik etki, baskı devre üreticilerinin piyasaya çıkardıkları ürünleri tekrar gözden geçirmesine neden olacaktır. Bu nedenle baskı devre dizaynı aşamasında gerekli önlemler alınmalıdır. Yaptığımız bu çalışmada yüksek hızlı dijital entegrelerin çok katmanlı baskı devre kartlarında meydana getirdiği diyafoeni etkisi incelenmiştir.

## 1. Giriş

Günümüzde dijital sistemlerdeki sinyal anahtarlama frekansı gigahertz mertebesinde ve her yıl artmaktadır. Bu yüksek performans sistemleri farklı baskı devre kartlarındaki entegre devreleri, veri yolu yapısı (örneğin, anakart) ile birbirine bağlayan bağlantıların noktadan noktaya yüksek kalitede olması gerekmektedir. Birçok baskı devre kartı işlevsel alt bölüm veya alanlardan oluşmaktadır. Örneğin tipik bir kişisel bilgisayar; merkezi işlem birimi, hafıza, ASIC, yol arayüzü, sistem denetleyicisi, PCI yolu, SCSI yolu, evrensel seri yol (USB), çevresel arayüz, video, ses gibi bileşenleri içermektedir. İlgili her bir bölge çeşitli bant genişliğinde radyo frekansı enerji içermektedir. Dijital bileşenler frekans spektrumu boyunca radyo frekansı enerjisi üretirler. Sinyalin frekans bileşenini ne kadar artırırsak (düşük yükselme/düşme zamanı), çalışma frekansı ile birlikte dijital sinyal geçişlerinin zamanla değişen kenarları tarafından üretilen radyo frekansı spektral enerjisinin bant genişliği de o kadar büyüyecektir. Bant genişliği gereksinimi arttığı zaman, bağlantıların elektriksel özellikleri dijital sinyalin bütünlüğünü etkileyecektir [1]. Bu yüzden artan saat darbesi hızları tasarım uygulamalarının tekrar gözden geçirilmesine neden olmaktadır. Örneğin bilgisayarlardaki saat darbesi hızı 3GHz mertebesinde ve saat darbelerinin kenar değişim hızı (yükselme/düşme süreleri) pikosaniyeler mertebesinde [2]. Bilgisayar sistemleri, yerel alan bilgisayar ağı, geniş alan ağı, hücrel ve optik fiber sistemlerin kullanımı gün geçtikçe yaygınlaşmaktadır. Saat darbeleri, radyo frekansı enerjisinin oluşmasına en büyük katkıda bulunan sinyallerdir. Çünkü saat darbeleri periyodiktir ve yaklaşık olarak %50 çevrim zamanına sahiptir. Bugünün yüksek hızlı, yüksek teknoloji ürünleri (74ACT, 74F gibi) oldukça hızlı bir şekilde lojik kenar değişimi yapmaktadır [3]. Basit bir verici-alıcı devresi

düşünelim. Verici-alıcı arasındaki hat uzunluğu kısa ve saat darbesi hızı düşük olduğu sürece hat metalik rezistans görevi görecektir ve alıcı verici için yük olacaktır. Fakat sinyalin yükselme ve düşme zamanları hattın yayılma gecikmesine eşit olduğunda, yani hat yeteri kadar uzun olduğunda, hattın parazitik indüktans ve kapasitans etkilerinden dolayı alıcı ve vericiyi birbirinden izole edecektir. Alıcı artık verici için yük olmayacak bunun yerine sinyalin yüksek ve düşük voltaj seviyeleri arasındaki geçiş zamanları içerisinde hattın empedansı verici için yük, alıcı için giriş empedansı olacaktır. Bu yüzden düşük hızlı lojik aile bileşenleri seçilmelidir. Düşük hızlı lojik aile seçimi diyafoenin oluşturduğu etkileri azaltacaktır. 2 ns'lik bir maksimum kenar değişim hızına sahip dijital bir entegrenin gerçekte kenar değişim hızı 0,5 ns ile 1 ns arasında olabilir. Genellikle üretici firmaların ürün katalogunda verdikleri tipik kenar değişim hızının maksimum ve minimum kenar değişim hızı, verilen değer 1,2 ile çarpılarak maksimum ve 0,6 ile çarpılarak minimum kenar değişim hızı bulunur [3]. Örneğin 1ns'lik kenar değişim hızına sahip 5 MHz osilatör süren 74F04 bileşenin oluşturduğu radyo frekansı enerji, 50 MHz osilatör süren 4 ns'lik kenar değişim hızına sahip 74ALS04 bileşenin meydana getirdiği radyo frekansı enerjiden daha fazladır. Çünkü 1ns'lik kenar değişim hızına sahip 74F04 bileşenin oluşturduğu en yüksek radyo frekansı spektral bileşeni yaklaşık 300 MHz mertebesinde, 74ALS04 bileşenin ise yaklaşık 250 MHz mertebesinde. Kenar değişim hızının bilinmesi gerekir, çünkü radyo frekansı enerjinin oluşmasındaki en büyük sebep çalışma frekansı değil, kenar değişim hızıdır. Kenar değişim hızı, baskı devre tasarımı aşamasında en çok sıklıkla gözden kaçırılan ve unutulmuş bileşen parametresidir. Yüksek hızlı baskı devre tasarımı mühendisleri bir uygulama için bileşen seçerken genellikle bileşenin işlevsellik, çalışma hızı ve içsel lojik kapılarındaki yayılma gecikmeleri ile ilgilenirler. Elektromanyetik etkileri çoğu tarafından göz önünde bulundurulmaz. Bileşenlerin hızı arttığında (içsel yayılma gecikmesi azaldığında) radyo frekansı akımı, diyafoeni, yansıma ve çınlama artacaktır [4]. Bileşenlerin baskı devredeki yerleşimi ve yolların yönlendirilmesi yapıldıktan sonra elektromanyetik uyumluluk için yapılacak değişiklikler firmaya çok pahalıya mal olabilir. Bunun için bileşenlerin yerleşimi aşamasında elektromanyetik etkiler göz önünde bulundurulmalıdır. Diyafoeni, çok katmanlı yüksek hızlı dijital entegrelerin kullanıldığı baskı devre kartlarında çok sık karşılaşılan ve anlaşılması zor bir elektromanyetik etkidir. Tasarım aşamasında bileşenlerin yerleşim planı yapılırken baskı devre yolları arasında, kablo ve telleri arasında ve elektriksel bileşenler arasında istenmeyen elektromanyetik kuplajlama etkisi yaratan diyafoeniden dolayı tasarlanan

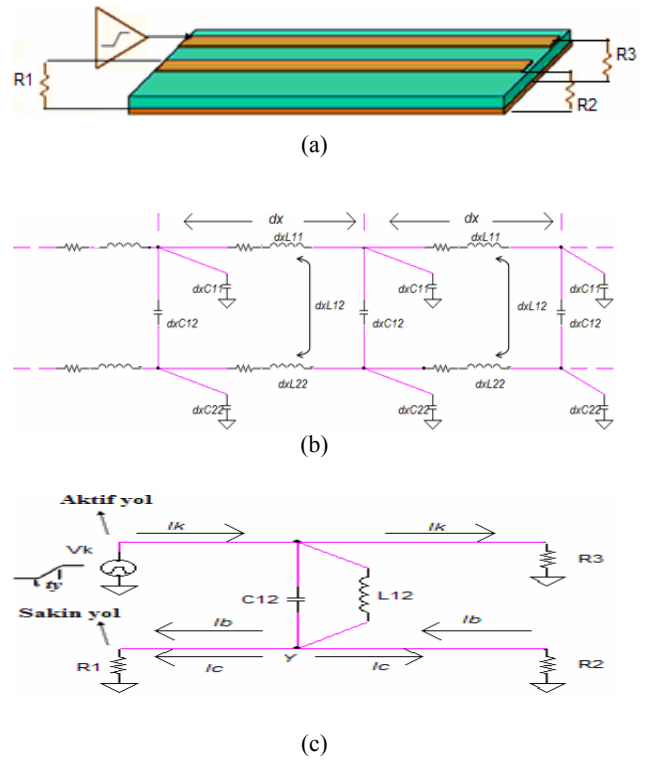
devrenin yanlış çalışmasına veya meydana gelebilecek gecikmelerden dolayı çalışma süresinin artmasına yol açabilir. Bu istenmeyen etki sadece saat darbesi veya periyodik sinyallerle ilgili değildir, ayrıca diğer kritik sistem ağları ile de ilgilidir. Diyafoeni ve kuplajlama etkilerinden dolayı veri, adres, kontrol yolları ve I/O etkilenebilir. Diyafoeni dolaylı olarak gürültüden etkilenen ağlara sakın ağ, diyafoeni oluşturulan ağa ise aktif ağ denir [5].

Yapılan bu araştırmada yüksek hızlı dijital entegrelerin çok katmanlı baskı devre kartlarında meydana getirebileceği diyafoeni etkisi ve bu etkiyi önlemeye yarayacak tasarım teknikleri incelenmiştir.

## 2. Diyafoeni Çeşitleri

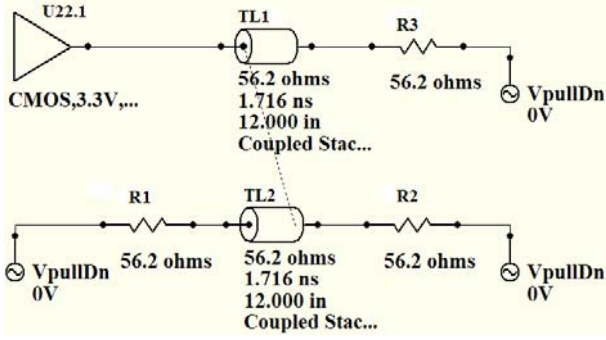
Diyafoeniye ele alırken hat iletkenleri ve çevreleyen ortam tarafından meydana gelecek kayıplar diyafoenin temel etki mekanizmasını anlatabilmek için ihmal edilmiştir. Şekil 1.a'daki gibi herhangi iki birbirine paralel baskı devre yollarımız olsun. Şekil 1.a'daki gibi entegrenin sinyal darbesini sürdüğü yolu aktif yol diğer yolu ise sakın yol olarak adlandıralım. Bu birbirine paralel iki yolun kuplajlanmış devre modelini sonsuz küçük dx parçalarından oluşmuş Şekil 1.b'deki devre gibi düşünelim. Sonsuz çok küçük bir dx segmentini göz önüne alırsak devreyi Şekil 1.c'ye indirgemiş oluruz. Aktif yolda Şekil 1.c'deki gibi bir  $I_k$  akımı aktığında akan bu akım yakınındaki yolda kuplajlama yapacaktır. Bu iki yol arasındaki ortak indüktanstan dolayı manyetik alan kuplajlama (indüktif kuplajlama) ve ortak kapasitanstan dolayı elektrik alan kuplajlama (kapasitif kuplajlama) meydana gelecektir. Şekil 1.c'deki devrede aktif yoldan akan  $I_k$  akımının aktif yolda bir Y noktasına geldiğini düşünelim. Elektronlar negatif yüklü parçacıklardır. Benzer yükler birbirini ittiği için sakın yol boyunca bu Y noktasında bulunan elektronlar Y noktasından uzağa doğru itileceklerdir. Bu elektronlar sakın yolda her iki yönde, yani hem ileri hemde geri yönde, bu etkiye karşı bir  $I_c$  akımının akmasına neden olacaklardır. Çünkü  $I_c$  akımı ortak kapasite olan  $C_{12}$  üzerinden aktığında her iki yönde eşit değerde bir hat empedansı ile karşılaşacaktır. Bu yüzden Şekil 1.c'deki gibi  $I_c$  akımı sakın yolda her iki yönde akar. Kapasitörlerde de gördüğümüz bir plakaya akan elektronlar diğer plakadan elektronları itecektir. Bu yüzden bu akıma kapasitif olarak kuplajlanmıştır. Aktif yolda akan  $I_k$  akımı yol etrafında bir manyetik alan meydana getirecektir. Bu alan sakın yolu kesecektir ve aktif yolda akan akıma zıt yönde akan Şekil 1.c'deki gibi bir  $I_b$  akımını sakın yolda indükleyecektir. Bu indüklenmiş akım indüktif olarak kuplajlanmıştır. Bu kuplajlamaların olabilmesi için aktif yolda akan akımın değişken olması gerekir. Sabit bir DC akımı ile bu kuplajlama etkileri oluşmaz. Akımın AC akım olması gerekir. Akımın değişme hızı arttığında (frekans yükseldikçe veya yükselme/düşme zamanı azaldığında), yollar arasındaki kuplajlama daha çok artacaktır. Bu yüzden diyafoeni azaltmak için yapılması gerekenlerin başında sinyal darbesini yavaşlatmak ve yollar arasındaki kuplajlama bölgesini azaltmak için yolları birbirinden uzağa yerleştirmektir. Kapasitif ve indüktif olarak kuplajlanmış diyafoeni sakın yolda geriye doğru aynı yönde akım bileşenlerine sebep oldukları

çin geri yönde birbirini güçlendirmeye eğilimlidirler. Fakat ileriye doğru da zıt yönde akım bileşenlerine sebep oldukları için ileri yönde birbirlerini yok etmeye eğilimlidirler. Bu iki kuplajlama ile sakın yolda oluşan akım bileşenleri özellikle şerit hat ortamında ileri yönde birbirini hemen hemen tamamen yok edeceklerdir. Çünkü iki yolda homojen bir ortam içerisinde, fakat mikro şerit hat ortamında ise ortam homojen olmadığı için indüktif bileşen kapasitif bileşenden daha büyük olacaktır. Bu yüzden diyafoeni azaltmanın diğer bir yolu ise duyarlı yolların şerit hat ortamında tutulmasıdır.

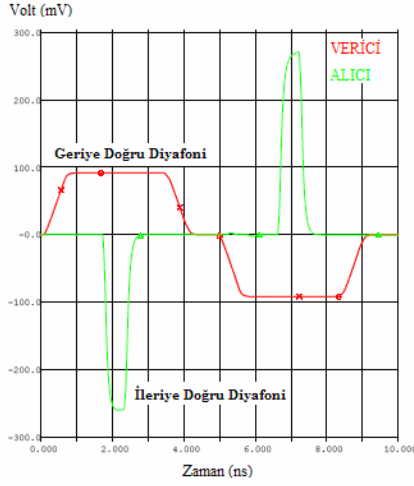


Şekil 1. a) Birbirine kuplajlanmış iki iletim hattı. b) Devre modeli. c) Çok küçük bir dx segmenti.

iki çeşit kuplajlama yöntemiyle oluşacak iki çeşit diyafoeni vardır. Bunlar kapasitif ve indüktif kuplajlama yöntemleriyle oluşan ileriye doğru diyafoeni ve geriye doğru diyafoenidir. Şekil 2.'de birbirine mikro şerit hat ortamında kuplajlanmış iki yol görülmektedir. Kuplajlanmış yolların uzunluğu 12 in., hat empedansı yaklaşık 56 ohm, yayılma süresi 1,716 ns ve hızı yaklaşık 7 in./ns'dir. Aktif yoldaki 0,6 ns'lik bir kenar hızına sahip CMOS 3.3V hızlı dijital entegre, 100 MHz'lik bir osilatörü sürdüğü zaman entegrenin lojik '0' ve '1' değerlerine çok hızlı bir şekilde anahtarlaması sırasında sakın yolda bulunan alıcı ve verici dijital entegrelerde diyafoeni meydana gelecektir. Şekil 3'te sakın yolda bulunan verici entegrede (kırmızı) hat uyumundan dolayı yansımalar olmayacağı için alıcı entegrede (yeşil) sadece ileri doğru diyafoeni meydana gelecektir. Verici entegrede (kırmızı) de sadece geriye doğru diyafoeni meydana gelecektir.



Şekil 2. Birbirine kuplajlanmış yollar.



Şekil 3. Mikro şerit hat ortamında birbirine kuplajlanmış iki yoldan biri olan sakın yolda bulunan vericide (kırmızı) meydana gelen geriye doğru diyafoni ve alıcıda (yeşil) meydana gelen ileri doğru diyafoni.

Şekil 3.'ten görüldüğü üzere geriye doğru diyafoni genişliği, kuplajlanmış hat uzunluğunun iki ile çarpımının entegrenin yükselme hızı ile toplamına eşittir. Bunun için aşağıdaki denklem 1 yazılabilir.

$$t_{gdd} = 2 * t_{ys} + t_y \quad (1)$$

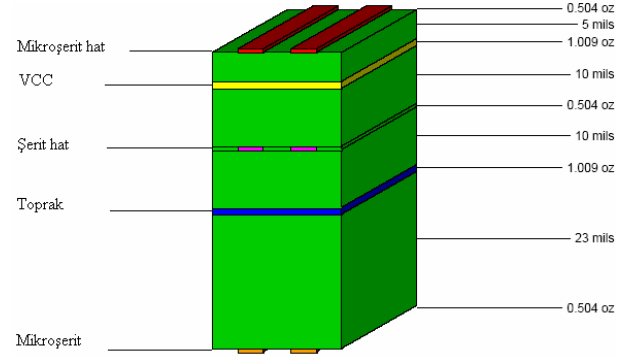
Burada  $t_{gdd}$  geriye doğru diyafoni genişliği süresi,  $t_{ys}$  kuplajlanmış iletim hattındaki yayılma süresi ve  $t_y$  aktif yolda bulunan anahtarlamayı gerçekleştiren dijital entegrenin yükselme zamanıdır. Denklem 1'den  $t_{gdd}$  4,032 ns çıkmaktadır. Alıcı entegrede meydana gelen ileriye doğru diyafoni genişliği süresi ise 100 Mhz'lik osilatörü süren aktif yoldaki 0,6 ns'lik yükselme hızına sahip dijital entegrenin yükselme süresine eşittir. Bunun için aşağıdaki denklem 2 yazılabilir.

$$t_{idd} = t_y \quad (2)$$

Burada  $t_{idd}$  ileriye doğru diyafoni genişliği süresi ve  $t_y$  aktif yolda bulunan anahtarlamayı gerçekleştiren dijital entegrenin yükselme zamanıdır. İleriye doğru diyafoninin genişliği geriye doğru oluşan diyafoninin genişliğinden her zaman büyüktür. Çünkü kuplajlanmış yol uzunluğu arttıkça ileri yönde diyafoni genişliği artar, fakat geriye doğru diyafoni genişliği saturasyon uzunluğundan sonra artmaz ve sabit bir noktaya ulaşır. Bunun için kuplajlama yol uzunlukları her zaman kısa tutulmaya çalışılmalıdır.

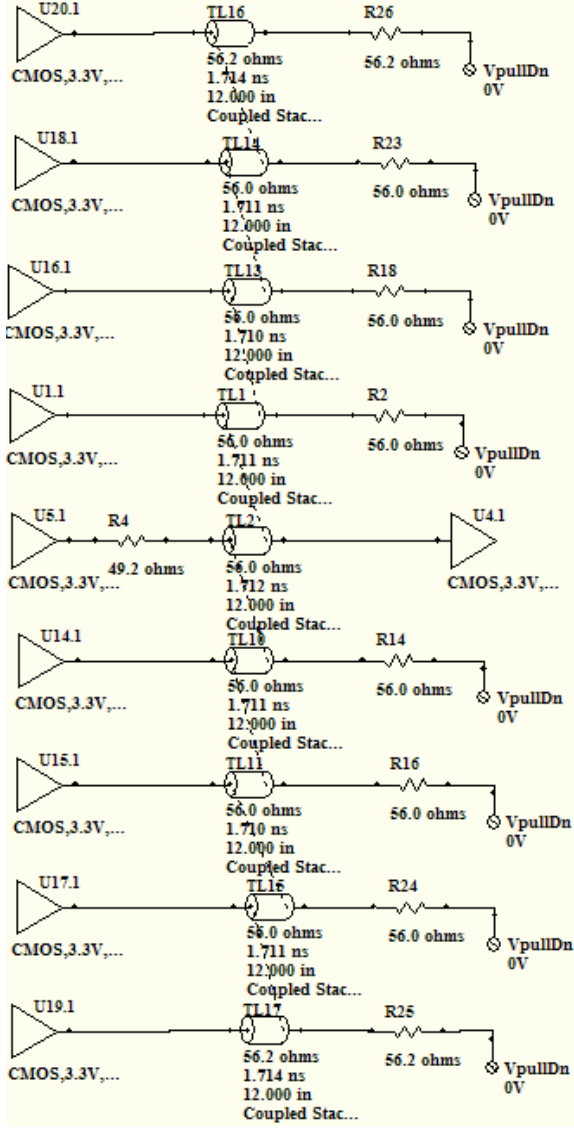
### 3. Diyafoni Nedenleri

Diyafoni doğrudan, seçilen dijital entegrelerin kenar hızlarına (yükselme/düşme zamanı), kullanılan referans plakalarına, yollar arasındaki yakınlığa, kuplajlanmış yolların uzunluğuna, yolların referans plakalarına ( $V_{cc}$ /toprak) olan uzaklığına, hat sonlandırılmasına bağlıdır. Sadece diyafoninin meydana getirdiği etkileri ortaya çıkarabilmek için simülasyonlarda kullanılan dirençlerin parazitik etkileri en aza indirilmiştir ve hat kayıpsız yapılmıştır. Oluşturulan baskı devre kartı katmanları ve karakteristikleri Şekil 4.'te görülmektedir. Baskı devre kartı mikro şerit hattı,  $V_{cc}$  katmanı, şerit hat katmanı, toprak katmanı ve mikro şerit hattı katmanı olmak üzere 5 katmandan oluşmaktadır.



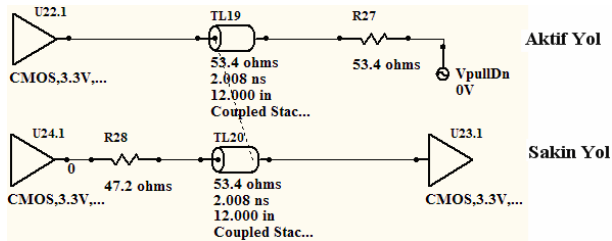
Şekil 4. Çok katmanlı baskı devre kartı.

Bir sakın yol ve bu yolun her iki yanında dört tane aktif yolun bulunduğu Şekil 5.'teki gibi hem mikro şerit hemde şerit hat ortamında bir veri yolu meydana getirilmiştir. Her iki ortamda veri yolu oluşturan aktif yollar uyumlu sonlandırılmışlardır. Her iki ortamdaki sakın yollar ise dijital alıcı entegre ile sonlandırılmışlardır. Aktif yollardaki dijital entegreler aynı olup 0,6 ns'lik bir kenar hızına sahip tipik CMOS 3.3V hızlı entegrelerdir. Yolların genişliği 8 mil, yollar arası uzaklık 12 mil ve kuplajlanmış yolların uzunluğu 12 in.'dir. Osilatör frekansı 100 MHz, mikro şerit hat ortamında sinyalin hızı 7 in/ns ve şerit hat ortamında ise 6 in/ns'dir. Aktif yollardaki sinyalin genişliği 3.3 voltur.

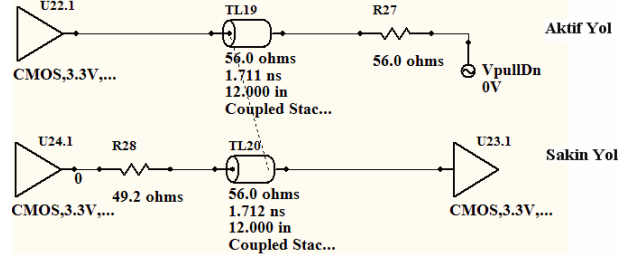


Şekil 5. Mikro şerit hat ortamındaki veri yolu.

Şerit hat ortamında veri yolunu oluşturan aktif yollar ve sakin yol Şekil 6.'daki gibidir. Mikro şerit hat ortamında veri yolunu oluşturan aktif yollar ve sakin yol Şekil 7.'deki gibidir. Mikro şerit ve şerit hat ortamındaki veri yolu kesitsel görüntüleri sırasıyla Şekil 8-9'da gösterilmiştir.



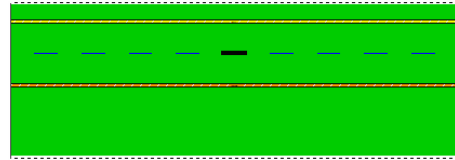
Şekil 6. Veri yolunda bulunan şerit hat ortamındaki sakin ve aktif yol karakteristikleri.



Şekil 7. Veri yolunda bulunan mikro şerit hat ortamındaki sakin ve aktif yol karakteristikleri.



Şekil 8. Birbirine kupaşlanmış mikro şerit hat ortamında bulunan yolların kesitsel görüntüsü.



Şekil 9. Birbirine kupaşlanmış şerit hat ortamında bulunan yolların kesitsel görüntüsü.

Mikro şerit hat ortamında kupaşlanmış yol sayısını arttırdığımızda diyafoni her iki yönde de artmaktadır. Fakat bu artış yollar arasındaki uzaklıkla değişmektedir. Tablo 1.'de gösterildiği gibi mikro şerit ortamında kupaşlanmış yol sayısı 3 iken meydana gelen diyafoni değeri yol sayısı arttığında oluşan değerden büyüktür. Yani, yollar arası uzaklık arttığında gittikçe uzaklaşan yolların meydana getireceği diyafoni değeri azalmaktadır. Şerit hat ortamında meydana gelen diyafoni mikro şerit hat ortamında meydana gelen diyafoni etkisinden daha azdır. Tablo 1.'de görüldüğü gibi şerit hat ortamında sakin yolda alıcıda meydana gelen ileri yönde diyafoni sıfırdır. Bunun nedeni, kapasitif ve indüktif kupaşlamaların eşit olması nedeniyle. Geriye doğru diyafoni ise mikro şerit hat ortamındaki değerın 1/3 katı kadardır. Bu da diyafoniye duyarlı yolların şerit hat ortamında tutulması gerektiğini göstermektedir.

Tablo 1: Diyafoni değerleri

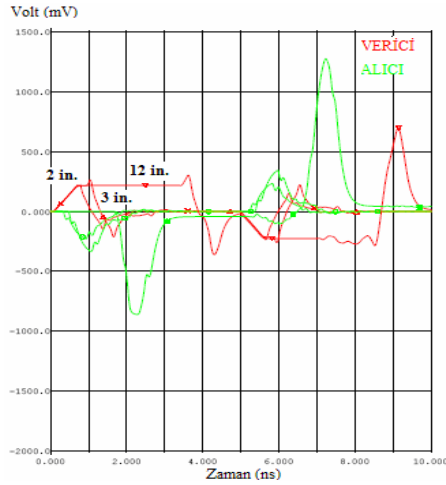
MİKROŞERİT HAT ORTAMI		
Kuplajlanmış Yol Sayısı	Geriyeye Doğru Diyafoni (mV)	İleri Doğru Diyafoni (mV)
3	530	951
5	647	1.154
7	681	1.228
9	699	1.272
ŞERİT HAT ORTAMI		
Kuplajlanmış Yol Sayısı	Geriyeye Doğru Diyafoni (mV)	İleri Doğru Diyafoni (mV)
3	210	0
5	214	0
7	214	0
9	214	0

### 3.1. Kuplajlanmış Yol Uzunluğunun Diyafoniye Etkisi

Diyafoni en çok mikro şerit hat ortamında meydana geldiği için bu ortamı ele alınmıştır. Kuplajlanmış yol uzunluğunu arttırdığımız zaman Şekil 10.'da görüldüğü gibi ileriye doğru diyafoni orantılı bir şekilde artmakta ve genişliği ise sinyalin yükselme zamanına eşittir, değişmemektedir. Fakat geriye doğru diyafoni genişliği, yolun uzunluğu satürasyon uzunluğunun yarısı olan 2 in. olduğunda maksimum değerine ulaşmaktadır ve daha sonra yol uzunluğu artsada genişliği sabit kalmaktadır. Sinyalin yükselme süresi 0,6 ns ve mikro şerit hattaki hızı 7 in/ns olduğu için satürasyon uzunluğu

$$l_{sat} = 7 * 0.6 = 4.2 \text{ in.} \quad (3)$$

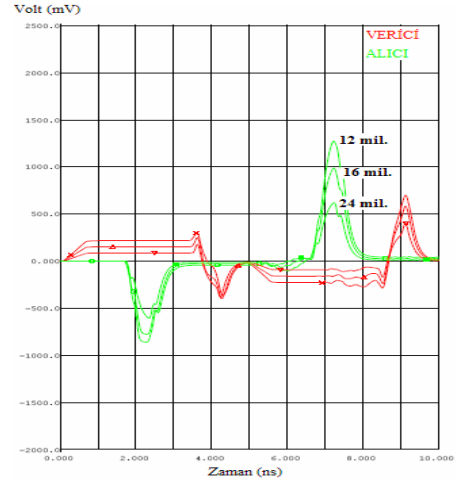
Fakat genişliği yolun uzunluğu ile orantılı bir biçimde artmaktadır. Bu nedenle baskı devrelerde kuplajlı yollar diyafoni nedeniyle kısa tutulmalıdır.



Şekil 10. Mikro şerit hat ortamında birbirine kuplajlanmış yolların uzunluğu değiştiğinde, verici (kırmızı) ve alıcı (yeşil) üzerindeki ileriye ve geriye doğru diyafoni.

### 3.2. Yollar Arasındaki Uzaklığın Diyafoniye Etkisi

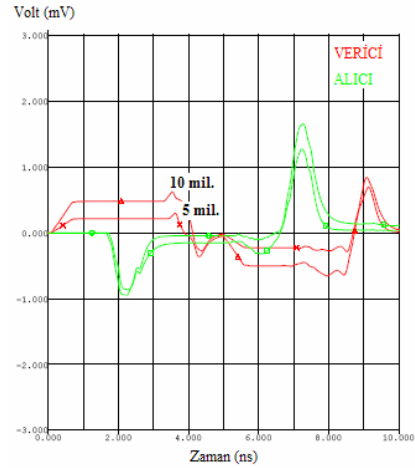
Mikro şerit hat ortamında bulunan yolların arasındaki uzaklık Şekil 11.'deki gibi arttırıldığında her iki yöne doğru diyafoni değeri azalmaktadır.



Şekil 11. Mikro şerit hat ortamında birbirine kuplajlanmış yolların arasındaki uzaklık değiştiğinde, verici (kırmızı) ve alıcı (yeşil) üzerindeki ileriye ve geriye doğru diyafoni.

### 3.3. Referans Düzlemi Uzaklığının Diyafoniye Etkisi

Mikro şerit hat ortamında VCC plakasının yollara olan uzaklığı 10 mil olduğunda diyafoni her iki yönde de artmaktadır. Plakanın yollara yaklaştırılmasıyla plaka ile yollar arasındaki mesafe azalacağından  $C_{11}$  artacak ve diyafoni azalacaktır. Plaka yollara yaklaştırıldığında karakteristik empedans, azalan dielektrik kalınlığından dolayı düşecektir. Bu nedenle yollarda uygun sonlandırmalar yapılmalıdır.

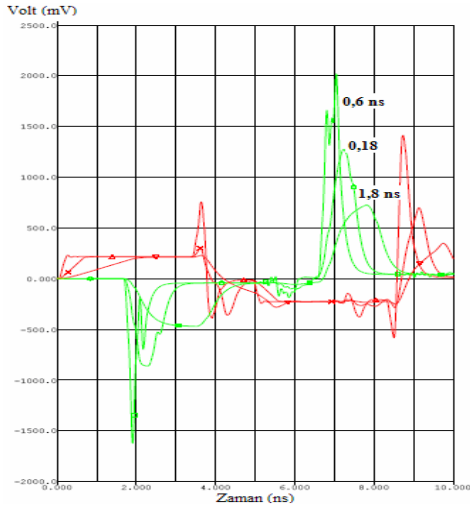


Şekil 12. Mikro şerit hat ortamında birbirine kuplajlanmış yolların referans düzlemine uzaklığı değiştiğinde, verici (kırmızı) ve alıcı (yeşil) üzerindeki ileriye ve geri yönde diyafoni.

### 3.4. Yükselme Zamanının Diyafoniye Etkisi

Mikro şerit hat ortamında bulunan 0,6 ns'lik kenar hızına sahip CMOS 3.3V hızlı dijital entegre yerine 1,8 ns'lik kenar hızına sahip CMOS 3.3V orta hızlı ve 0,18 ns'lik kenar hızına sahip CMOS 3.3V yüksek hızlı dijital entegreleri

kullanıldığında Şekil 13.'deki gibi 0,18 ns'lik kenar hızına sahip dijital entegrenin meydana getirdiği diyafoni değerlerinden azdır. Bu nedenle belirlenen hız gereksiniminden daha hızlı entegreler kullanılmamalıdır. Çünkü diyafoni etkisi yüksektir.



Şekil 13. CMOS 3.3V orta hızlı, hızlı, yüksek hızlı dijital entegrelerin diyafoni etkisi.

#### 4. Sonuç

Baskı devrelerde diyafoniye tamamen yok etmenin bir yöntemi bulunmamaktadır, fakat azaltılabilmektedir. Diyafoniye azaltan özellikler ise baskı devre yapımı için gerekli bütçenin artmasına sebep olmaktadır. Kabul edilen diyafoni sınırlarında düşük maliyet başarabilmek için beklenen diyafoninin önceden doğru bir şekilde tahmin edilmesi gerekmektedir. Referans olarak plakaların kullanılması, kuplajlanmış yolların uzunluğunun kısaltılması, yollar arası uzaklığın artırılması, gerekli hız koşullarını sağlayan entegrelerden daha hızlı entegreler kullanılmaması, referans plakalarının yollara yaklaştırılması, yolların şerit hat ortamında yönlendirilmesi diyafoniye azaltan baskı devre tasarım yöntemleridir.

#### 5. Teşekkür

12. EEBBM Ulusal Kongresi'nin düzenlenmesini sağlayan ve bize bilgilerin paylaşılması olanağını sağlayacak olan düzenleme komitesine teşekkür ederiz.

#### 6. Kaynakça

- [1] Montrose, M. I., Printed Circuit Board Design Techniques for EMC Compliance: A Handbook for Designers, Piscataway, IEEE Pres, 2000.
- [2] Clayton, P., Introduction to Electromagnetic Compatibility, John Wiley & Sons, 2006.
- [3] Montrose, M. I., EMC and the Printed Circuit Board, Piscataway, IEEE Press, 1999.
- [4] Brooks, D., Signal Integrity Issues and Printed Circuit Board Design, Prentice Hall PTR, 2003.
- [5] Bogatin, E., Signal Integrity-Simplified, Prentice Hall PTR, 2003.