

Benzetilmiş Tavlama ile Flyback Mikro-eviricide Güç Kaybı Optimizasyonu

Power Loss Optimization in Flyback Micro-inverter Using Simulated Annealing

Sinan ZENGİN, Mutlu BOZTEPE, Engin KARATEPE

Ege Üniversitesi, Mühendislik Fakültesi, Elektrik ve Elektronik Mühendisliği Bölümü
zengin.sinan@hotmail.com, mutlu.boztepe@ege.edu.tr, engin.karatepe@ege.edu.tr

Özet

Fotovoltaik (FV) sistemlerde, mikro-eviricilerin merkezi ve dizi eviricilere karşı avantajlarından dolayı mikro-evirici kullanımı son zamanlarda artmıştır. Mikro-eviriciler tek aşamalı veya iki aşamalı olarak tasarlanır. İki aşamalı eviricilerin iletim kayıpları, ilk aşamada evirici giriş geriliminin yükseltilmesi sonucunda azaltılır. Dolayısıyla mikro-eviricinin toplam verimi iyileştirilir. Bu çalışmada şebekeye bağlı iki aşamalı flyback mikro eviricinin güç kayıpları, benzetilmiş tavlama (simulated annealing) optimizasyon metodu kullanılarak en aza indirilmeye çalışılmıştır. Transformator sarım oranı, her iki aşamadaki anahtarlama frekansları ve DC bara gerilimi parametre olarak alınmış ve bu parametrelere bağlı analitik kayıp denklemleri elde edilmiştir. Sonuç olarak benzetilmiş tavlama yönteminin iyi bir yaklaşımla parametrelerin optimum değerini bulabildiği görülmektedir.

Abstract

In photovoltaic systems, due to advantages versus central and string inverters the usage of micro inverters have been increased recently. Micro-inverters are designed as single stage or two stage. Two stage inverter's conduction losses are reduced as the result of boosting the inverter's input voltage at the first stage. Hence, micro-inverter's overall efficiency is improved. In this study, grid connected two stage flyback micro-inverter's power losses are tried to be minimized with simulated annealing optimization method. Transformer turn ratio, switching frequencies of two stage and Dc bus voltage were taken as parameter and analytical loss equations are achieved that are dependent of these parameters. Consequently, it can be seen that, simulated annealing method can find optimal parameters value with a good convergence.

1. Giriş

Fotovoltaik sistemlerde, şebekeden bağımsız (Stand-alone) ve şebekeye bağlı (grid-connected) olmak üzere temelde iki farklı sistem tipi bulunmaktadır. Güneş enerjisi kesikli olduğundan şebekeden bağımsız sistemlerde enerjinin sürekliliğini sağlayabilmek için sisteme bir enerji depolama elemanı, yani bir batarya ilave edilir. Şebekeye bağlı sistemlerde ise elektrik şebekesi bir anlamda depo elemanı gibi kullanıldığından batarya kullanımına gerek kalmamaktadır. Dolayısıyla üretilen elektrik enerjisi DC/AC eviricilerle doğrudan şebekeye aktarılmaktadır. Bu durum maliyet üzerinde önemli bir düşüş

sağladığından, son yıllarda şebekeye bağlı sistemler daha ön plana çıkmıştır.

Şebekeye bağlı sistemlerde kullanılan DC/AC eviriciler üç gruba ayrılırlar; merkezi-evirici, dizi-evirici ve mikro-evirici. Merkezi ve dizi evirici kullanan sistemler büyük güçlüdür ve genellikle üç fazlıdır. En az iki adet paralel fotovoltaik dizi içeren bu sistemlerde modüller arası uyumsuzluk kayıpları, kısmi gölgeleme ve seri diyotlardan kaynaklanan kayıplar nispeten büyüktür. Modül evirici teknolojisinde ise, her modülün kendi eviricisi bulunmaktadır. Bu teknoloji ile kısmi gölgeleme etkisinin sistem üzerine getirdiği dezavantaj ortadan kaldırılmıştır ve sadece tek bir modül ile sistem kurulabilmesinde esneklik sağlanmaktadır.

Literatürde çok sayıda mikro evirici topolojisi mevcuttur [1-3]. Ancak flyback tabanlı topolojiler gerek kontrolün kolay olması, gerekse eleman sayısının nispeten az olması nedeniyle ilgi çekmektedir. Özellikle açık çevrim olarak çalışabilmeleri ve şebeke akımını ölçmeye gereksinim duymamaları en önemli avantajlarıdır [4-5].

Flyback mikro eviriciler kesikli ve sürekli akım kipinde çalıştırılabilirler [6]. Sürekli akım kipinde kontrolün zor olmasından dolayı genellikle kesikli akım kipinde çalışma tercih edilir. Kesikli akım kipinde DC baradan çekilen akımın etkin değerinin yüksek olmasından dolayı iletim kayıpları yüksektir. İletim kayıpları iki aşamalı flyback mikro evirici yapısı ile azaltılabilir [7]. Bu eviricilerde ilk aşamada giriş gerilimi yükseltildiği için etkin akım değeri düşmekte ve sonuçta iletim kayıpları azalmaktadır. Bununla birlikte iki aşama arasındaki DC bara geriliminin en uygun değerinin bulunması verimi yüksek tutmak için gereklidir.

Bu çalışmada DC bara geriliminin yanında anahtarlama frekansları ve transformator sarım oranı da parametre olarak kullanılarak, iki aşamalı flyback mikro-eviricinin güç kayıpları benzetilmiş tavlama yöntemi ile en aza indirilmeye çalışılmış ve elde edilen sonuçlar sunulmuştur. Eviricinin ilk aşamasında boost dc-dc dönüştürücü topolojisi seçilmiştir [8]. İkinci bölümde kayıpların analizi yapılmıştır. Üçüncü bölümde ise benzetilmiş tavlama yöntemi ve dördüncü bölümde elde edilen sonuçlar sunulmuştur.

2. Kayıpların Analizi

Kayıp analizi yapılan flyback mikro-eviricinin prensip devre şeması Şekil 1'de verilmiştir.

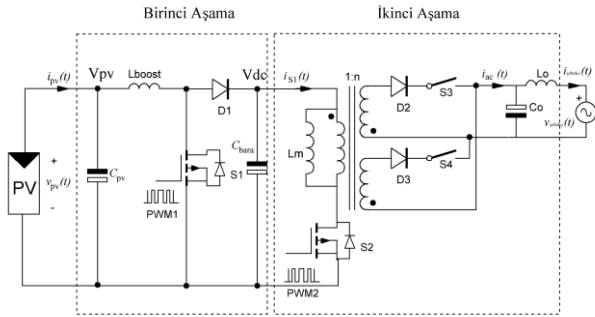
2.1. Mosfetlerin İletim Kayıpları

İlk aşamada güneş pili gerilimini yükseltme amacıyla boost tipi bir dc-dc çevirici kullanılmıştır. Bu çalışmada giriş maksimum güç noktasındaki gerilimi 18 V ve akımı 4.5 A olan OST-80 tipi bir fotovoltaik modül bağlandığı varsayılmıştır. Devredeki S1 mosfetinin etkin akımı, mosfetin görev oranı d_{boost} ve maksimum güç noktasındaki fotovoltaik pil akımı I_{pv} olmak üzere Eşitlik 1 ile hesaplanır [8].

$$I_{s1,etkin} = I_{pv} \sqrt{1 - d_{boost}} \quad (1)$$

Boost dönüştürücü sürekli-akım kipinde çalıştırıldığında d_{boost} görev oranı aşağıdaki gibi hesaplanır.

$$d_{boost} = \frac{V_{dc} - V_{pv}}{V_{pv}} \quad (2)$$



Şekil 1: İki aşamalı flyback mikro-evirici

S2 ve S3 mosfetlerinin etkin akım değerleri aşağıdaki eşitlikler yardımı hesaplanabilir [9]. Şebekenin bir alternansında S3 diğer alternansında S4 mosfeti iletimde olduğundan S4 mosfetinin etkin akım değeri S3 mosfetinin etkin akım değeri ile aynıdır.

$$I_{s2,etkin} = \sqrt{\frac{4V_{dc}^2 T_s^2 d_p^3}{9\pi L_m^2}} \quad (3)$$

$$I_{s3,etkin} = \sqrt{\frac{nV_{dc}^3 T_s^2 d_p^3}{6\pi V_{s,maks} L_m^2}}$$

Eşitlikteki T_s anahtarlama periyodu, V_{dc} DC bara gerilimi, d_p maksimum görev oranı, n transformatör sarım oranı L_m mıknatıslanma bobininin değeri ve $V_{s,maks}$ şebeke geriliminin tepe değeridir.

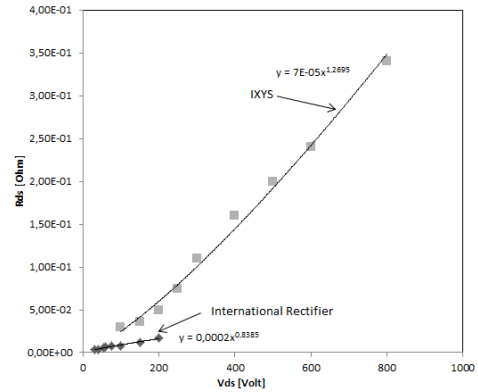
S1, S2, S3 ve S4 mosfetlerinin dayanması gereken maksimum gerilimler yardımı ile iletim dirençleri belirlenir. Mosfetlerin dayanması gereken maksimum gerilimler şöyledir;

$$\begin{aligned} V_{ds,s1} &= V_{dc} \\ V_{ds,s2} &= V_{dc} + V_{s,maks} / n + V_{cr} \\ V_{ds,s3} &= V_{ds,s4} = 2V_{s,maks} \end{aligned} \quad (4)$$

Eşitlik 4'de V_{cr} gerilimi flyback evirici RCD kenetleme (clamp) gerilimini temsil etmektedir. Bu çalışmada V_{cr} , $2V_{s,maks}/n$ alınmıştır.

$R_{ds(on)}$ iletim dirençleri sabit olmayıp mosfetlerin maksimum kırılma gerilimlerine göre değişkenlik gösterirler. Kırılma gerilimi yüksek olan mosfetlerin iletim dirençleri de yükselmektedir. İlk aşamadaki mosfetin dayanması gereken gerilim düşük, ikinci aşamadaki mosfetlerin dayanması gereken gerilimler yüksek olduğundan dolayı iki mosfet üreticisinin V_{ds} - $R_{ds(on)}$ karakteristiğinden yararlanılmıştır. International Rectifier firmasına ait mosfetlerin V_{ds} gerilimine göre $R_{ds(on)}$ direnç değişimi Şekil 2'de verilmiştir [10]. Bu üreticinin V_{ds} - $R_{ds(on)}$ karakteristiğinden yararlanılarak DC/DC boost eviricinin, $R_{ds(on)}$ direnci belirlenmiştir. Buna göre bu üreticinin V_{ds} - $R_{ds(on)}$ ilişkisi şöyledir ;

$$R_{ds,IR} = (2 \cdot 10^{-4}) V_{ds}^{0,8385} \quad (5)$$



Şekil 2: V_{ds} $R_{ds(on)}$ karakteristiği

IXYS firmasına ait mosfetlerin V_{ds} gerilimine göre $R_{ds(on)}$ direnç değişimi Şekil 2'de verilmiştir [11]. Bu üreticinin V_{ds} - $R_{ds(on)}$ karakteristiğinden yararlanılarak flyback eviricinin $R_{ds(on)}$ direnci belirlenmiştir. Buna göre bu üreticinin V_{ds} - $R_{ds(on)}$ ilişkisi şu şekildedir;

$$R_{ds,IXYS} = (7 \cdot 10^{-5}) V_{ds}^{1,2695} \quad (6)$$

Eşitlik 1, 2, 3, 4, 5 ve 6 kullanılarak mosfetlerin iletim kayıpları Eşitlik 7 yardımı ile bulunur.

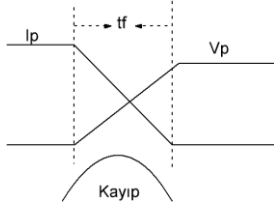
$$\begin{aligned} P_{s1,il} &= I_{s1,etkin}^2 R_{ds(on),s1}, P_{s2,il} = I_{s2,etkin}^2 R_{ds(on),s2} \\ P_{s3,il} &= I_{s3,etkin}^2 R_{ds(on),s3}, P_{s4,il} = I_{s4,etkin}^2 R_{ds(on),s4} \end{aligned} \quad (7)$$

2.2. Mosfetlerin Anahtarlama Kayıpları

Anahtarlama anlarında mosfetlerin akım ve gerilim çarpımları sıfır değildir. Dolayısıyla mosfetlerde anahtarlama kayıpları oluşur. Şekil 3'deki gibi akım ve gerilimin doğrusal değiştiği kabul edilirse anahtarlama kaybı Eşitlik 8 ile hesaplanabilir.

$$P_{anahtarlama} = \frac{V_p I_p t_f}{6} \quad (8)$$

Burada t_f mosfetlerin açılma ve kapanma zamanıdır. Bu çalışmada 100 ns alınmıştır. V_p ve I_p sırasıyla gerilimin ve akımın ulaştığı en büyük değerlerdir.



Şekil 3: Mosfet anahtarlama kaybı

2.3. Diyot Kayıpları

Flyback mikro-eviricide birinci aşamada D1 diyotu, ikinci aşamada ise D2 ve D3 diyotları bulunmaktadır. D2 ve D3 diyotları kesikli akım kipinde çalıştığı için bu diyotların anahtarlama kayıpları ihmal edilebilir. Dolayısıyla sadece iletim kaybı bulunmaktadır. İki diyotun toplam iletim kaybı Eşitlik 9 ile hesaplanır [9].

$$P_{ikincil,diyot} = 2V_f \left(\frac{V_{dc}^2 T_s dp^2}{V_{\phi,max} \pi L_m^2} \right) \quad (9)$$

D1 diyotunun ise hem anahtarlama hem de iletim kaybı bulunmaktadır. Anahtarlama kaybı Eşitlik 8 yardımı ile hesaplanabilir. İletim kaybı ise Eşitlik 10 ile bulunur.

$$P_{d1} = I_{pv} (1 - d_{boost}) V_f \quad (10)$$

Eşitlik 9 ve 10'daki V_f , diyotların iletim eşik gerilimleridir. Bu çalışmada 1V alınmıştır.

2.4. Flyback Trafosu İletim Kayıpları

Flyback trafosunun iletim kaybı, birincil ve ikincil sargıların sarım sayısına, akımın geçtiği iletkenin kesitine ve anahtarlama frekansına bağlıdır. Birincil ve ikincil sargıların sarım sayısı aşağıdaki eşitlikler ile hesaplanır.

$$N_{birincil} = \frac{V_{dc} d_{max} T_s}{A_c B_{max}} \quad (11)$$

$$N_{ikincil} = N_{birincil} n$$

A_c trafonun sarımının yapıldığı nüvenin kesit alanı, B_{max} maksimum manyetik akı yoğunluğudur ve bu çalışmada 0.3 T alınmıştır. Frekans arttıkça, akımın geçtiği kesit deri etkisinden dolayı daralmaktadır. Frekansa göre deri kalınlığı Eşitlik 12'de verilmiştir [12].

$$\delta = \frac{7.5}{\sqrt{f}} \text{ cm} \quad (12)$$

Eşitlik 12 dikkate alınarak yarıçapı R olan bir iletkenin akımın geçtiği etkin kesit şu şekilde hesaplanabilir:

$$S_{etkin} = \pi(R^2 - (R - \delta)^2) \quad (13)$$

Nüvenin ortalama sarım yolu l_s olmak üzere birincil ve ikincil sargı dirençleri şu şekilde bulunur:

$$R_{birincil} = \frac{\rho N_{birincil} l_s}{S_{etkin}} \quad (14)$$

$$R_{ikincil} = \frac{\rho N_{ikincil} l_s}{S_{etkin}}$$

Flyback trafosunun toplam iletim kaybı, trafonun iki adet ikincil sargısı olduğu göz önüne alındığında aşağıdaki gibi bulunur:

$$P_{trafo,iletim} = R_{birincil} I_{s2,etkin}^2 + 2R_{ikincil} I_{s3,etkin}^2 \quad (15)$$

2.5. Boost Filtre Bobini İletim Kaybı

Boost bobininin direnci flyback trafosuna benzer şekilde Eşitlik 14'deki gibi bulunur. Bobinin etkin akımı FV modül'den çekilen I_{pv} akımına eşit olduğu kabul edilirse iletim kaybı aşağıdaki gibi hesaplanır:

$$P_{bobin,iletim} = R_{boost} I_{pv}^2 \quad (16)$$

3. Benzetimli Tavlama Yöntemi

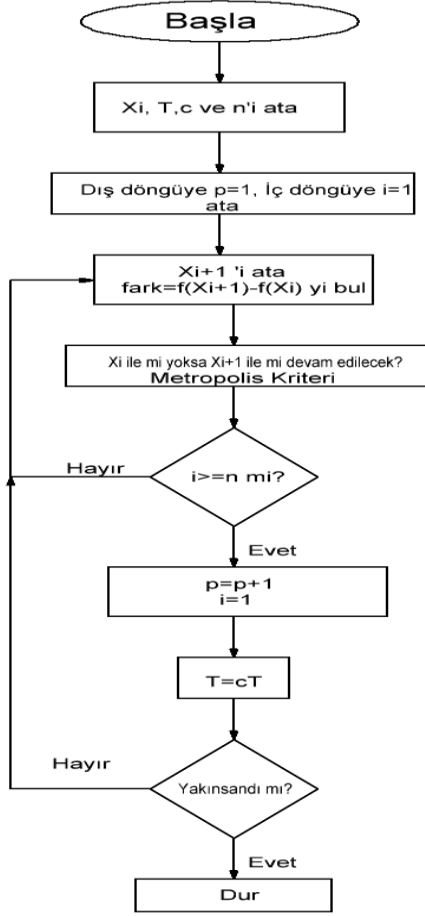
Benzetimli Tavlama (BT) yöntemi, ısınan metallerin tavllanması simülasyonuna dayanır. Bir metal erimiş duruma getirildiğinde atomlar birbirine göre bağımsız hareket eder. Soğutulmaya bırakıldığında ise, kristal yapı oluşturmak için atomlar minimum olası enerji seviyesine ulaşır. Fakat kristal yapı oluşturma, soğutma hızı ile yakından alakalıdır. Soğutma hızı yüksek olduğunda kristal yapı elde edilemez. Bunun yerine iç enerjisi daha fazla olan çok kristalli yapı oluşur. Mühendislik uygulamalarında hızlı soğutma metallerde kusura yol açar. Bu yüzden yavaş soğutma kullanılır. Bu yöntem tavlama yöntemi olarak bilinir [13]. Tavlama yöntemi optimizasyon problemlerinde bir fonksiyonun global minimumun bulunmasında kullanılır.

BT yönteminde ilk önce bir X_i tasarım noktası belirlenir. Bu noktadaki fonksiyonun değeri bulunur. İkinci aşamada, X_i noktası civarında yeni bir X_{i+1} noktası belirlenir. Şayet ikinci noktanın fonksiyon değeri ilk noktaya göre düşükse, bir sonraki döngüde X_i olarak bu nokta alınır. Tam tersi durumda Metropolis kriterine gidilir. Bu kriterde ilk olarak fonksiyon değerleri farkı bulunur.

$$\Delta E = f(X_{i+1}) - f(X_i) \quad (17)$$

İkinci olarak rastgele [0-1] arasında atanan bir sayı, T sıcaklık olmak üzere $e^{-\Delta E/T}$ ile karşılaştırılır. Rastgele atanan sayı, bu ifadeden küçükse bir sonraki döngüde ikinci tasarım noktası X_i olarak alınır. Ters durumda X_i noktası değişmez. Belli bir döngüden sonra c katsayısı ile T sıcaklığı düşürülerek global minimum noktasına yaklaşılan kadar devam edilir.

Benzetimli tavlama yönteminin akış diyagramı Şekil 4'de görülmektedir.



Şekil 4: Benzetimli Tavlama yöntemi akış diyagramı

Bu yöntemle Eşitlik 7, 8, 9, 10, 15 ve 16'da verilen kayıpların toplamını minimum yapan parametre değerleri bulunmuştur.

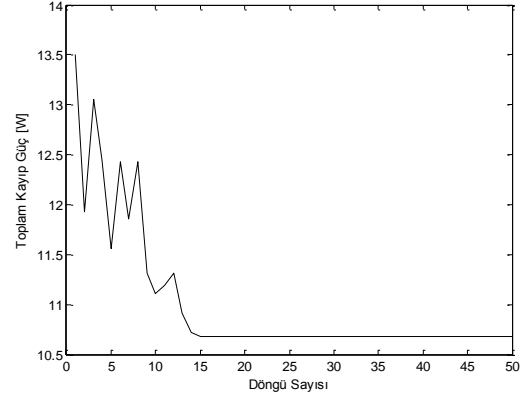
4. Optimizasyon Sonuçları

Bölüm 2'de analizi yapılan kayıpların minimumunu bulmak için benzetimli tavlama optimizasyon yöntemi kullanılmıştır. Bu optimizasyon yönteminde V_{dc} gerilimi, n trafo sarım oranı, $f_{s, flyback}$ ve $f_{s, boost}$ anahtarlama frekansları parametre olarak alınmış ve minimum kaybı veren parametre değerleri bulunmuştur. Bu değerler Tablo 1'de görülmektedir.

Parametre	Sınır şartları	Optimizasyon değeri
n	$3 < n < 7$	6.80
$f_{s, flyback}$	$50 \text{ kHz} < f_{s, flyback} < 100 \text{ kHz}$	50.41 kHz
$f_{s, boost}$	$50 \text{ kHz} < f_{s, boost} < 100 \text{ kHz}$	88.96 kHz
V_{dc}	$30 \text{ V} < V_{dc} < 120 \text{ V}$	48.24 V

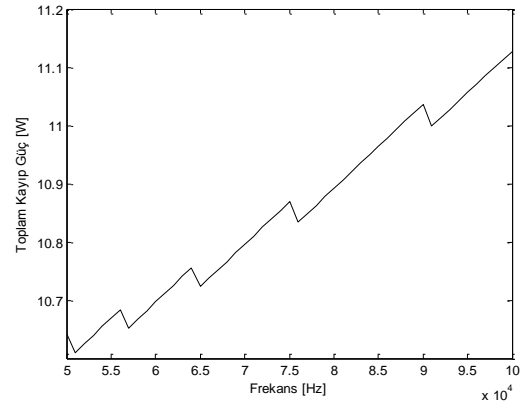
Tablo 1: Optimizasyon sonuçları

BT optimizasyonunda döngü sayısına göre toplam kayıp Şekil 5'de görülmektedir. Kayıplar en düşük 10.65 W değerine düşmektedir ve belli bir döngü sonunda sabit kalmıştır.



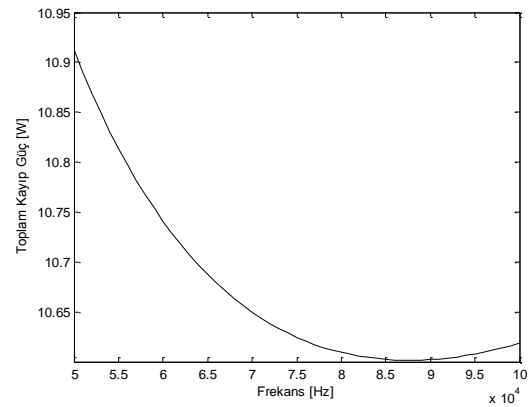
Şekil 5. Optimizasyonda döngüye göre kayıp değişimi

Bulunan bu uygun noktada dört değişkenin üçü sabit tutulup diğer değişken sınır şartları altında değiştirilerek kayıplar çizilmiştir. BT yönteminin en uygun noktayı yüksek bir yaklaşıla bulduğu görülmüştür. Şekil 6'da flyback anahtarlama frekansı sınır şartları altında değiştirilmiş ve kayıplar çizilmiştir. Görüleceği gibi minimum nokta 51 kHz civarındadır.



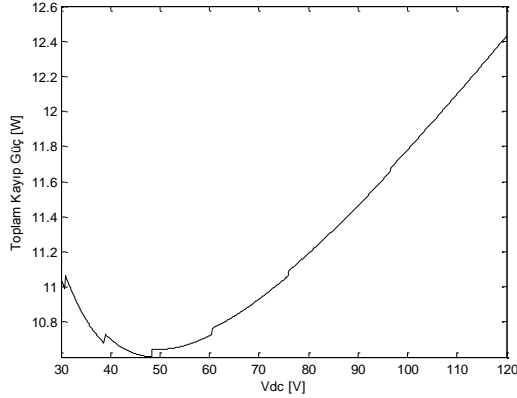
Şekil 6. Flyback anahtarlama frekansına göre kayıp değişimi

Şekil 7'de boost devresinin anahtarlama frekansı sınır şartları altında değiştirilmiş ve kayıplar çizilmiştir. Minimum nokta 88 kHz'dedir.



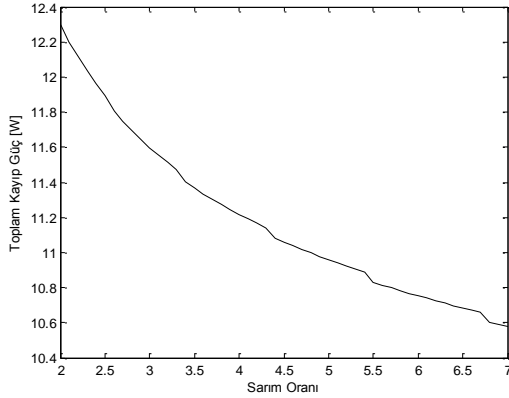
Şekil 7. Boost anahtarlama frekansına göre kayıp değişimi

Şekil 8'de DC bara gerilimi sınır şartları altında değiştirilmiş ve kayıplar çizilmiştir. Görüleceği gibi minimum nokta 48 V gerilimindedir.



Şekil 8. DC bara gerilimine göre kayıp değişimi

Şekil 9'da trafo sarım oranı sınır şartları altında değiştirilmiş ve kayıplar çizilmiştir. BT yöntemi optimum noktayı $n=6.8$ 'de bulmasına karşın, en optimum nokta $n=7$ 'dedir. Bu iki nokta arasındaki kayıp gücü miktarı ise 0.0249 W'dır. Burdan da anlaşılmaktadır ki BT yöntemi az bir hata ile optimum noktayı bulmaktadır.



Şekil 9. Trafo sarım oranına (n) göre kayıp değişimi

5. Sonuçlar

Bu çalışmada iki aşamalı flyback mikro-eviricinin kayıplarının analizi yapılmış ve toplam kaybın minimizasyonunu sağlamak için Benzetimli Tavlama (BT) optimizasyon metodu kullanılmıştır. Optimizasyonda transformatör sarım oranı, her iki aşamadaki anahtarlama frekansları ve DC bara gerilimi tasarım parametreleri olarak alınmış ve bu parametrelere bağlı analitik kayıp denklemleri elde edilmiştir. BT optimizasyon metodu ile toplam kaybı minimum yapan dört parametrenin optimum değerleri bulunduğundan sonra, üç parametre bulunan optimum değerlerde sabit tutularak diğer parametre sınır şartları altında değiştirilmiş ve optimizasyon sonucunda elde edilen optimum değerlerin doğruluğu sınanmıştır. Elde edilen sonuçlar önerilen yöntemin flyback mikro-eviricinin kayıplarının minimize edilmesinde etkin bir şekilde kullanılabileceğini göstermiştir.

6. Kaynaklar

- [1] S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg, "A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules", *IEEE Transactions on Industry Applications*, vol. 41, no. 5, pp. 1292-1306, Sep. 2005.
- [2] Y. Xue, L. Chang, S. B. Kjaer, J. Bordonau, and T. Shimizu, "Topologies of Single-Phase Inverters for Small Distributed Power Generators: An Overview," *IEEE Transactions on Power Electronics*, vol. 19, no. 5, pp. 1305-1314, Sep. 2004.
- [3] Q. Li and P. Wolfs, "A Review of the Single Phase Photovoltaic Module Integrated Converter Topologies With Three Different DC Link Configurations," *IEEE Transactions on Power Electronics*, vol. 23, no. 3, pp. 1320-1333, May. 2008.
- [4] Nobuyuki Kasa, Member, IEEE, Takahiko Iida, and Liang Chen "Flyback Inverter Controlled by Sensorless Current MPPT for Photovoltaic Power System" *IEEE Transaction on Industrial Electronics*, vol. 52, no.4, pp. 1145-1152, Aug. 2005.
- [5] A. C. Kyritsis, E. C. Tatakis, and N. P. Papanikolaou, "Optimum Design of the Current-Source Flyback Inverter for Decentralized Grid-Connected Photovoltaic Systems," *IEEE Transactions on Energy Conversion*, vol. 23, no. 1, pp. 281-293, 2008.
- [6] Y. Li and R. Oruganti, "A Flyback-CCM Inverter Scheme for Photovoltaic AC Module Application," *Australasian Universities Power Engineering Conference (AUPEC'08)*, pp. 1-6, 14-17 Dec. 2008.
- [7] G.H. Tan, J.Z. Wang, Y.C.Ji "Soft switching flyback inverter with enhanced power decoupling for photovoltaic applications" *Electric Power Applications, IET*, vol.1,issue.2, pp. 264-274, March 2007.
- [8] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, Second edition, 2001, page 22-26.
- [9] A. C. Nanakos, E. C. Tatakis, G. S. Dimitrakakis, N. P. Papanikolaou and A. C. Kyritsis "A Novel Design Methodology Maximizing the Weighted-Efficiency of Flyback Inverter for AC Photovoltaic Modules" *Power Electronics and Applications (EPE 2011)*, 2011
- [10] <http://www.irf.com/indexnsw.html/>
- [11] <http://www.ixys.com/>
- [12] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, Second edition, 2001, page 508-512
- [13] Singiresu S. Rao, *Engineering Optimization Theory and Practice*, Fourth edition, 2009, page 702-708