HARMONİKLERİN AZALTILMASINDA WALSH FONKSİYONLARININ EVİRİCİLERDE UYGULANMASI

Seda AYDEMİR¹ Bekir ÇAKIR² Mehmet UÇAR³ Engin ÖZDEMİR⁴

^{1,2}Elektrik Mühendisliği Bölümü, Mühendislik Fakültesi Kocaeli Üniversitesi, 41100, İzmit, Kocaeli ^{3,4}Elektrik Eğitimi Bölümü, Teknik Eğitim Fakültesi Kocaeli Üniversitesi, 41380, Umuttepe, Kocaeli

¹e-posta: sedaaydemir@mynet.com ³e-posta: mucar@kou.edu.tr ²e-posta: bcakir@kou.edu.tr ⁴e-posta: eozdemir@kou.edu.tr

Anahtar sözcükler: Walsh Fonksiyonları, Harmonik Azaltımı, Eviriciler

ABSTRACT

This study is related to reduction of selected harmonics in single phase half bridge inverter. In first part, trigger angels are calculated for the inverter model by using the Walsh functions. In second part, designed and constructed test circuit is explained. This circuit is designed as an application of Walsh functions for reduction of the inverter harmonics. When the test circuit experimental data graphs were analyzed, it was observed that success of the Walsh function in reduction of the selected harmonics.

1. GİRİŞ

Kullanımı artan doğrultucu, evirici gibi güç elektroniği düzeneklerinden dolayı günümüzde güç kalitesi konusu çok önemli hale gelmektedir. Güç elektroniği düzeneklerinin yüksek gerilim, endüstriyel ısıtma, motor sürücüleri, bilgisayarlar, yazıcılar ve televizyon gibi bircok kullanım alanı mevcuttur. Yük olarak kullanılan bu düzenekler temel frekanstaki akım ve gerilimin yanında bu frekansın tam katlarında akım ve gerilim değerlerine sahip dalga sekilleri icermektedir. Bu dalga sekilleri motor, iletken. koruma cihazlarının bozulmasına, güç sistemlerinin erken yaşlanmasına sebep olmaktadır.

Harmonik kaynaklarından biri olan eviricilerin fonksiyonu, bir DA giriş gerilimini; simetrik, istenilen genlik ve frekansta bir alternatif gerilime dönüştürmektir. Eviriciler, değişken hızlı AA motor sürücüleri, endüksiyonla ısıtma, AA gerilim regülatörleri, Kesintisiz Güç Kaynakları (KGS) sistemleri gibi birçok endüstriyel uygulamalarda yaygın olarak kullanılmaktadır. Pratik eviricilerin çıkış gerilimleri ise sinüsoidal değildir ve belli harmonikler içerir. Yüksek hızlı yarı iletken güç elemanlarının uygunluğu doğrultusunda, çıkış gerilimindeki harmonik bileşenleri azaltılabilir yada çeşitli anahtarlama teknikleri ile önemli miktarda düşürülebilir [1].

Doğrusal zaman sabitli sistemlerde sinüs ve kosinüs fonksiyonlarının bazı istenilen özelliklerinin kullanılamadığı durumlarda, sistemin tamamını gösteren ortogonal fonksiyonlar, dijital teknikler ve yarı iletken teknolojilerinin uygulamalarında daha direk uygulanabilirlik avantajı sağlamaktadır.

Bu çalışmada, seçilen harmoniklerin azaltılması için Darbe Genişlik Ayarı (DGA) yapılabilen eviricide bir orthogonal fonksiyon olan Walsh fonksiyonları kullanılmaktadır. Walsh fonksiyonları analizi, mevcut yöntemlerle karşılaştırıldığında belli şartlar kabul edildiğinde; izin verilen birden fazla açı ve verilen bir aralık içinde fourier analizine göre daha kolay ve hızlıdır. Cebirsel işlemler içeren Walsh fonksiyonları, dijital uygulamalar için büyük kolaylık sağlar ve hesabı kolaylaştırır. İstenilen doğruluk derecesinde çözüm elde etmek için, Walsh fonksiyonları, tümüyle sentez yapılabilir, analiz edilebilir. [2].

2. WALSH FONKSİYONLARI İLE DGA YÖNTEMİ

Walsh serileri sinüs ve kosinüs serileriyle benzerlik göstermektedir. Bu benzerlik (1) eşitliğindeki gibi ifade edilebilir. Walsh fonksiyonları orta veya sıfır zaman noktasıyla ilişkili olarak simetriktir. Fonksiyon $-1/2 \le t \le 1/2$ aralığında tanımlandığında doğrudan simetriktir (Cal fonksiyonu) veya ters olarak simetriktir (Sal fonksiyonu) [3].

$$Wal(2n,t) = Cal(n,t)$$

 $Wal(2n-1,t) = Sal(n,t)$ $n = 1, 2, ..., N/2$ (1)

Bu çalışmada, Hadamard matrisini kullanarak Walsh fonksiyonları elde edilmektedir. Hadamard matrisi, yalnızca +1 ve -1 değerlerini alan tüm kolonları karşılıklı ortogonal olan matristir. N=16 alt aralık için Hadamard matrisi aracılıyla üretilen Walsh fonksiyonları Şekil 1'de görülmektedir [4].



Şekil 1. N=16 için ardışık düzenlenmiş Walsh fonksiyonları.

Walsh fonksiyonları, evirici denetimlerinde yaygın olarak kullanılan harmonik azaltma yöntemidir ve çevrimdışı (off-line) dijital DGA tekniğine dayanmaktadır. Çevrimdışı DGA teknikleri, evirici sabit bir gerilimde çalıştığı zaman daha iyi bir gerilim kullanımı ve daha düşük bir anahtarlama frekansı sağlamaktadır. Evirici çıkış dalga şekli Walsh fonksiyonlarıyla elde etmekteki amaç seçilen harmonikleri azaltmak için istenilen çıkış dalga şeklini oluşturmaktır. Tipik bir DGA çeyrek periyod dalga şekli Şekil 2'de gösterilmektedir.



Şekil 2. Tipik bir DGA çeyrek periyot dalga şekli.

Bir çeyrek periyotta K-1 tane harmonik azaltmak için sadece K tane anahtarlama açısını hesaplamaya ihtiyaç

duyulmaktadır. Walsh fonksiyonlarıyla oluşturulan algoritma, hesaplanacak tetikleme açıları için, başlangıç değerleri gerektirir ve belirlenen bu başlangıç değerleri gerekli çözüm için daima yakınsamaz. Şekil 3'de Walsh fonksiyonları kullanılarak evirici harmoniklerinin azaltılmasında izlenecek işlem basamakları ifade edilmektedir.



Şekil 3. Harmonik azaltmada Walsh fonksiyonunun kullanımına ilişkin algoritma.

Bu çalışmada, Şekil 4'de görülen tek fazlı yarım köprü (half-bridge, bipolar) eviricide temel bilesenin 0.784-1.007 değerinde olması koşulunu sağlayarak 3., 5., 7. harmoniklerin azaltılması için gerekli tetikleme açıları $(\alpha_1, \alpha_2, \alpha_3, \alpha_4)$ hesaplanmaktadır [5]. Çözüm fonksiyonu için, öncelikle aralık belirlenmektedir. 7. harmoniğe kadar değerlendirme yapabilmek için Walsh fonksiyonları 64 alt aralıkta seçilmesi yeterlidir. Bir periyot 64 örnekleme aralığına bölünmektedir. Doğru bölgesel bir çözüm sağlamak için uygun bir hipotez gereklidir. N=64 alt aralıkta incelenirse ve α_1 , α_2 , α_3 , α_4 . aralıkları (2) eşitliğindeki gibi için başlangıç seçilmektedir.

$$\frac{2}{64} \langle \alpha_1 \langle \frac{3}{64}, \frac{7}{64} \langle \alpha_2 \langle \frac{8}{64}, \frac{11}{64} \langle \alpha_3 \langle \frac{12}{64}, \frac{15}{64} \langle \alpha_4 \langle \frac{16}{64} \rangle (2) \rangle \langle \alpha_4 \rangle \langle \frac{16}{64} \rangle (2)$$



Şekil 4. Tek fazlı yarım köprü evirici modeli.

DGA çıkış dalga şekli, f(t) Şekil 5'de görüldüğü gibi birim genliğe ve sabit DA gerilim kaynağıyla çeyrek dalga şeklinde simetriye sahiptir. Tablo 1'de tek fazlı yarım köprü evirici çıkış gerilimindeki 3., 5., 7. harmoniğin azaltılması için hesaplanan açı değerleri verilmektedir.



Şekil 5. Yarım-Köprü evirici çıkışı dalga şekli.

DGA çıkış dalga şekli, f(t) Şekil 5'te de görüldüğü gibi birim genliğe ve sabit DA gerilim kaynağıyla çeyrek dalga şeklinde simetriye sahiptir. Fourier serisini kullanarak çıkış dalga şekli f(t) tanımlanırsa (3), (4) eşitliği elde edilir. Burada k toplam harmonik sayısını ifadesini etmektedir.

$$f(t) = \sum_{k=1}^{K} a_{2k-1} \cdot \sin[(2k-1)w_0 t]$$
(3)

$$a_{2k-1} = \frac{2}{T} \int_{0}^{T} f(t) \cdot \sin[(2k-1)w_0 t] dt$$
(4)

(3) ve (4) eşitliğindeki Fourier serilerine benzer şekilde Walsh serileri (5) ve (6) eşitliğindeki gibi ifade edilebilir. Bu soruda evirici çıkış dalga şekli çeyrek periyotta simetriye sahip olduğundan analiz sinyalin çeyrek periyodu için yapılabilir.

$$f(t) = \sum_{n=1}^{N} W_{4n-3} \cdot Wal(4n-3,t)$$
(5)

$$W_{4n-3} = \int_{0}^{1} f(t) \cdot Wal(4n-3,t) dt$$
(6)

(5) eşitliği, (4) eşitliğinde yerine konursa (7) eşitliği elde edilmektedir.

$$a_{2k-1} = \sum_{n=1}^{N} W_{4n-3} \cdot \left[\frac{2}{T} \int_{0}^{T} Wal(4n-3) \cdot \sin[(2k-1)w_0 t] dt \right]$$
(7)

(7) eşitliği düzenlenerek (8) eşitliği elde edilmektedir.

$$a_{2k-1} = \sum_{n=1}^{N} B_{2k-1,4n-3} \cdot W_{4n-3}$$
(8)

$$B_{2k-1,4n-3} = \frac{2}{T} \int_{0}^{T} Wal(4n-3) \cdot \sin[(2k-1)w_0t] dt$$
⁽⁹⁾

Elde edilmesi gereken eşitlikler bir matris haline getirilirse (10) eşitliği elde edilir.

$$\begin{array}{c} a_{1} \\ a_{3} \\ \vdots \\ a_{2k-1} \end{array} = \begin{bmatrix} B_{1,1} & B_{1,5} & B_{1,9} & \cdots & B_{1,4n-3} \\ B_{3,1} & B_{3,5} & B_{3,9} & \cdots & B_{3,4n-3} \\ \vdots & & & & & \vdots \\ \vdots & & & & & & \vdots \\ B_{2k-1,1} & \vdots & \vdots & \vdots & \vdots & B_{2k-1,4n-3} \end{bmatrix} \begin{bmatrix} W_{1} \\ W_{5} \\ \vdots \\ W_{4n-3} \end{bmatrix}$$
(10)

(10) eşitliği daha genel bir formda ifade edilirse eşitlik(11) yazılabilir.

$$[A] = [B] \cdot [W] \tag{11}$$

(11) eşitliğine bağlı olarak 3., 5., 7. harmonik bileşenlerini azaltmak için hesaplanan tetikleme açı değerleri Tablo 1'de gösterilmektedir.

Tablo 1. 3., 5.,7. harmoniğin azaltılması için hesaplanan açı değerleri

	α1	α_2	α3	α_4
N=64	0.0386	0.1143	0.1848	0.2477
	(13.914°)	(41.162°)	(66.528°)	(89.204°)

3. TASARIM VE UYGULAMA

Bu çalışmada, Walsh fonksiyonları kullanılarak harmoniklerin azaltılması için tek fazlı yarım köprü devresinin tasarımı ve uygulanması gerçekleştirilmiştir. Hesaplanan anahtarlama açıları tek fazlı yarım köprü eviriciye uygulanmaktadır. Uygulama devresi, doğrultucu devresi, güç devresi, sürme ve yalıtım devresi ve denetim devresi olmak üzere dört kısımdan meydana gelmektedir. Uygulama devresinin genel blok devresi diyagramı Şekil 6'da gösterilmektedir. Bu blok devreye uygun kurulan deney düzeneğinin fotoğrafı ise Şekil 7'de gösterilmektedir.



Şekil 6. Uygulama devresi blok şeması.



Şekil 7. Tek fazlı yarım köprü evirici uygulama düzeneği fotoğrafı.

<u>Doğrultucu devresi</u>: Bu sistemde denetimsiz tam dalga orta uçlu doğrultucu devresi kullanılmaktadır. Şekil 8'de doğrultucu devre şeması gösterilmektedir.



Şekil 8. Doğrultucu devre şeması.

Doğrultucu devresinde, orta uçlu transformatör 220 V'luk şebeke gerilimini 110 V' a düşürmektedir. Bu gerilim, tek fazlı köprü doğrultucu ile DA gerilime dönüştürülerek ve kondansatörler ile filtrelenerek sabit çıkış gerilimi elde edilmektedir.

<u>Denetim devresi</u>: Bu çalışmada, Microchip'in PIC (Peripheral Interface Controlller) serisi 16F84 denetleyicisi kullanılmaktadır. PIC mikrodenetleyicisi hesaplanan anahtarlama açılarına göre assembly dilinde programlanarak gerekli anahtarlama sinyalleri üretilmektedir.

Evirici güç devresi: Evirici güç devresinde en yüksek dayanma akımı (25°C'de) ve gerilimi 75A, 600V olan IGBT yarı iletken anahtarlama elemanı kullanılmaktadır.

<u>Sürme ve yalıtım devresi</u>: Denetim devresinden gelen anahtarlama sinyallerinin genlikleri, IGBT'leri sürmeye yeterli olmadığı için sinyallerin genlikleri sürme devresi tarafından yükseltilmektedir. Bu devrede, TLP250 sürücü entegresi kullanılarak IGBT'lerin sürme işlemi optik yalıtımlı olarak gerçekleştirilmektedir. Sistemdeki yarım köprü evirici güç devresinde IGBT'lerin hiçbir zaman aynı anda tetiklenmemesi gerekir. Bu durumu önlemek amacıyla sürme devresinde 74HC123 ve 74HC02 entegresi kullanılmaktadır. Denetim devresinden gelen sinyal 74HC123 entegresinin sağladığı ölü zaman gecikmesi ile tekrar üretilmekte ve 74HC02 entegresi ile terslenmektedir. Üretilen bu iki sinyal TLP250 sürücü entegrelerinin girişlerine uygulanmaktadır.

4. DENEYSEL SONUÇLAR

Walsh fonksiyonları kullanılarak 3., 5., 7. harmoniklerin azaltılması için hesaplanan anahtarlama açılarına göre uygulama düzeneğinden deneysel sonuçlar elde edilmektedir. Uygulama sistemi, R ve R-L yükler ile test edilmiştir (R = 22Ω , L = 149mH). Uygulama devresinde ayrıca yüke seri olarak koruma amaçlı seri bir filtre bobini bağlanmıştır. Şekil 9'da R-L yük için N=64 aralıkta Walsh fonksiyonu ile DGA (WFDGA) denetimli eviricinin çıkış gerilimi harmonik dağılımları görülmektedir. Şekil 10'da R-L yük için N=64 aralıkta Walsh fonksiyonu ile DGA denetimli eviricinin (a) çıkış gerilim ve (b) akım dalga şekilleri görülmektedir.



Şekil 9. R-L yük için N=64 aralıkta WFDGA denetimli eviricinin çıkış gerilimi harmonik dağılımları.



Şekil 10. R-L yük için N=64 aralıkta WFDGA denetimli eviricinin (a) çıkış gerilim, (b) akım dalga şekilleri.

Tablo 2'de 3., 5., 7. tek fazlı bir eviricinin çıkış gerilimindeki harmonik bileşenlerinin azaltılması için elde edilen deneysel sonuçlar gösterilmektedir.

$V_1 = 1.V_S$					$R = 22\Omega$ L _k = 2.5mH yükte		R = 22 Ω, L =149 mH, L _k =2.5mH yükte	
Ν	α_1	α2	α3	α_4	THB = % 78.07		THB = % 86.3	
64	13.914°	41.162°	66.528°	89.204°	U (%)	U(V)	U (%)	U(V)
	3. Harmonik Bileşeni			3.53	2.8	2.41	2.25	
H.B.	5. Harmonik Bileşeni				1.12	0.89	3.33	3.1
	7. Harmonik Bileşeni				0.64	0.51	0.23	0.22

Tablo 2. 3., 5., 7. harmoniğin azaltılması için elde edilen deneysel sonuçlar.

5. SONUÇ

Bu çalışmada, Walsh fonksiyonları kullanılarak eviricilerde seçilen harmoniklerin azaltılması incelenmektedir. Walsh fonksiyonları ile tek fazlı yarım köprü evirici için gerekli anahtarlama açıları hesaplanmaktadır.

Evirici harmoniklerinin azaltılmasında Walsh fonksiyonlarının uygulanması amacıyla tek fazlı yarım köprü deney düzeneği gerçekleştirilmiştir. Deneysel sonuçlara göre, Walsh yönteminin seçilen harmoniklerin azaltılması konusundaki başarısı görülmektedir. Elde edilen sonuçlara göre örneğin, R= 22, L= 149 mH yükü için 3.harmonik bileşeninin gerilim değeri % 2,41, 5.harmonik bileşeninin gerilim değeri % 3,33, 7.harmonik bileşeninin gerilim değeri %0,23 ölçülmüştür.

İncelenen N=64 alt aralık değerinin $(N=2^n)$ N=128 olarak değiştirilmesi durumunda, Walsh yönteminin kendi içindeki hassasiyeti arttığından hesaplanan anahtarlama açı değerleri için daha yakın çözüm sağlanacağı önerilmektedir.

KAYNAKLAR

- [1] Beauchamp K.G., "Walsh Functions and Their Applications", LONDON NEW YORK SANFRANCISCO, 1-26, 1975.
- [2] Liang, T. J., Hoft, R. G., "Walsh Function Method of Harmonic Elemination", IEEE APEC CONF. Rec, 847-853, 1993.
- [3] Ateeq, Amin M.A Bin., Alamoud, A.R.M., "Hardware Realization of Walsh Functions and Their Applications Using VHDL and Reconfigurable Logic", IEEE TRANS. ON POWER ELECTRONICS, 58-61, 2002.
- [4] Valens, C., "The Hadamard Transform", 1999-2003.
- [5] Liang, T. J., O'Connel, M. Robert, Hoft, R. G., "Inverter Harmonic Reduction Using Walsh Function Harmonic Elimination Method", IEEE TRANS. ON POWER ELECTRONICS, pp. 971-981, 1997.
- [6] Aydemir, S., "Harmoniklerin Azaltılmasında Walsh Fonksiyonlarının Eviricilerde Uygulanması", Yük. Lisans Tezi, KOCAELİ ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ, İzmit, 2006.