

Akım Modlu Bulanık Mantık Denetleyiciler İçin Yeni Bir Üyelik Fonksiyon Devresi

Mahmut Tokmakçı¹ , Umut Özdemir²

Erciyes Üniversitesi, H.B.Sağlık Hizmetleri Meslek Yüksekokulu,
Biyomedikal Cihaz Teknolojisi programı, 38039, Kayseri, Türkiye

¹tokmakci@erciyes.edu.tr ; ²ozdemirumut@gmail.com

Özetçe

Bu çalışmada, Akım Fark Yükseltici (AFY) yapıları kullanılarak gerçekleştirilen yeni bir akım modlu Üyelik Fonksiyon devresi (ÜFD) tasarlanmış ve devrenin davranışı 0.8µm CMOS parametrelerine göre PSPICE programı ile doğrulanmıştır. Sunulan ÜFD akım modlu maksimum devreleri ve AFY yapıları ile gerçekleştirilmiştir. Tasarlanan ÜFD, üçgen, yamuk, Z-şekilli ve S-şekilli olmak üzere dört temel üyelik fonksiyonunu gerçekleştirir. Önerilen ÜFD akım modlu bulanık mantık denetleyicilerinde kullanım için uygundur. Ayrıca, devre düşük besleme voltajlarında çalıştığından dolayı, bu ÜFD düşük güçlü düşük voltajlı uygulamalar için gerçekleştirilebilir.

1. Giriş

Akım yükselteçleri, akım modunda analog sinyal işleme için kullanışlı aktif elemanlardır. Geleneksel voltaj yükselteçlerine kıyasla yüksek frekanslarda daha iyi işlem sağlarlar.

Son zamanlarda, CMOS temelli tasarımlar ve akım modlu devre yapı blokları; literatürde iyi seviyede yüksek frekans ve doğruluk performansları ve yükselteçler, filtreler, osilatörler, bulanık donanım ve işaret işleme devreleri gibi geniş bir uygulama alanına yayılan akım modlu devrelerin önemli bir sınıfı olarak tercih edilmeye başlanmıştır [1-4].

Geçen yirmi yılda, yüksek hızlı bulanık bilgi işleme için birçok donanım gerçeklemleri sunulmuştur. Gerçek-zamanlı denetim, özel amaçlı mikroişlemciler ve seri bulanık girişim sistemleri gibi yüksek hızlı işleme ihtiyaç duyan uygulama alanlarında geliştirilmişlerdir [5-9].

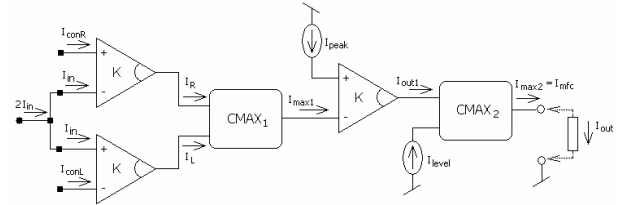
Bulanık mantık denetleyicilerde önemli birimlerden birisi Üyelik Fonksiyon Devresidir (ÜFD). Referans [10]'da sunulmuş olan BiCMOS teknolojisine dayalı bir yüksek hızlı sayısal ÜFD gerçekleştirilmiş olup, ancak bu türden devrelerin üretim maliyeti yüksektir. [11] ve [12]'deki akım modlu analog devrelerden meydana gelen ÜFD'lerin hızları düşüktür. Ayrıca, eşik-altı ÜFD referans [13]' de sunulmuştur. Bu ÜFD her ne kadar düşük güç harcama özelliğine sahip olsa da, devrenin çıkış akım doğruluğu ve doğruluğu düşüktür. Literatürdeki ÜFD'lerin çoğu genellikle üçgen ve yamuk şekilli olarak iki üyelik fonksiyonu sağlayacak şekilde tasarlanmışlardır [14-15]. Bu fonksiyonlara ek olarak, Z-şekilli ve S-şekilli üyelik fonksiyonları üretmek için, orijinal üyelik fonksiyon devresinde ilave devrelere ihtiyaç duyarlar [16-17]. Bu çalışmada, önerilen ÜFD, ilave elemanlar gerektirmeden dört temel üyelik fonksiyonunu üretme kabiliyetine sahiptir. Bu

özelliklere ek olarak, yüksek frekans sahalı Akım Fark Yükseltici (AFY), yüksek frekans sahasına ve oldukça geniş giriş akım seviyelerinde çalışma özelliklerine sahiptir.

Bölüm 2 kısaca bir temel AFY ve Akım modlu Maksimum Devresi (CMAX) yapısı tanımlar. Aynı zamanda ÜFD, detaylı bir şekilde tanımlanmıştır. Bölüm 3'te tasarlanan devre PSPICE-DC ve geçiş (Transient) analizleri kullanılarak benzetim sonuçları ile ortaya konulmuştur. Bölüm 4'de ise elde edilen sonuçlar değerlendirilmiştir.

2. Devre Tanımı

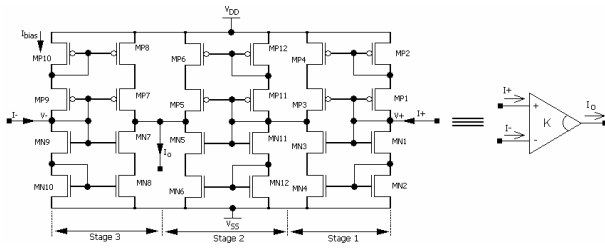
Önerilen ÜFD'nin blok yapısı Şekil.1' de gösterilmiştir. Bu ÜFD, esasen üç AFY ve iki CMAX'dan oluşur. ÜFD, düşük güçlü ve düşük voltajlı tasarımlar için uygundur, çünkü devreler düşük güç voltajlarıyla (≤ 2.5 V) çalışabilir.



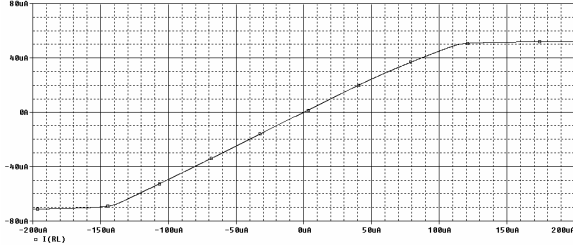
Şekil.1. Üyelik fonksiyon devresinin (ÜFD) blok gösterimi

Birçok AFY topolojisi çeşitli yollarla birbirine bağlı akım aynası bloklarından oluşur. AFY, bir veya iki akım aynası kullanılarak türetilir [1-3, 19]. Bütün bu yükselteçlerin doğal bir dezavantajı, çıkışta bozulma olmaksızın izin verilebilir maksimum giriş akımı büyüklüğünün akım aynası kutuplama akımının sadece küçük bir bölümünü oluşturmasıdır. Sonuç olarak, devrelerin dinamik sahası kısıtlanmıştır. Simetrik akım aynaları kullanarak bu problemin üstesinden gelinebilir.

AFY yapısı Şekil.2' de gösterilen üç akım aynası katına dayanır. 1. Kat akım kazanç evirici birimi iken, 2. ve 3. katlar yükseltme katıdır. AFY, girişlerin etrafında simetrik olarak bağlıdır. Bu nedenle, yükseltecin giriş sinyal salınımı maksimize edilir. İki yükseltme katındaki bütün NMOS ve PMOS transistörler birbirleriyle aynı boyutlardadır. Bu yüzden, devrenin tasarımı oldukça basittir.



(a)



(b)

Şekil.2. (a) Akım fark yükselteci (AFY) ve sembolü
(b) AFY' nin DC transfer karakteristiği
(RL=10 KΩ)

Ayrıca yükselteç topolojisi modüler yapıya sahip olduğu için AFY ilave işlemler gerekmeden analog kırmık (IC) formda kolayca gerçekleştirilebilir.

AFY devrenin çıkış akımı şu şekildedir:

$$I_o = K(I_+ - I_-) \quad (1)$$

Burada K, eleman geometrisine bağlı teknolojik parametredir. Aynı zamanda K, transistör boyutlarının oranından elde edilir, yükseltecin akım kazancından belirlenir. Bu yüzden, kanal genişliğinin transistörlerin uzunluğuna oranı (W/L), AFY' nin simetrik çıkış akımı için kat 1 ve kat 2' deki benzerdir. AFY biriminin akım kazancı K aşağıdaki gibi hesaplanır.

$$K = \frac{(W/L)_{MNi}}{(W/L)_{MNj}} = \frac{(W/L)_{MPi}}{(W/L)_{MPj}} \quad \begin{matrix} i = 5, \dots, 8 \\ j = 9, \dots, 12 \end{matrix} \quad (2)$$

ÜFD' de kullanılan maksimum devresinin devre diyagramı ve DC cevabı sırasıyla Şekil.3(a) ve Şekil.3(b)' de gösterilmiştir. Maksimum devresinin girişleri NMOS transistörlerden oluşturulduğundan dolayı, maksimum devresi Şekil.3(b)' de gösterildiği gibi pozitif giriş akımlarına göre çalışır. Bundan dolayı çıkış akımının negatif eksen altındaki doğrusal olmayan parçaları elenir ve sıfır akım seviyesi için düzleştirilir.

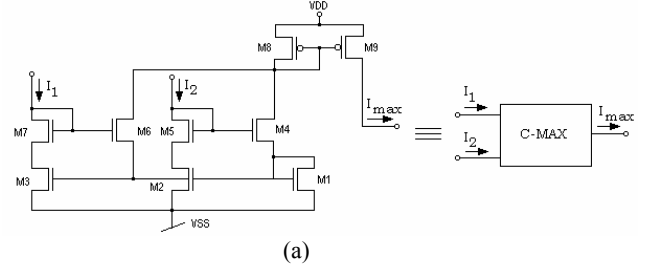
Şekil.1' de gösterildiği gibi sunulan ÜFD' de, ilk akım modlu maksimum devresi (CMAX1), iki AFY' nin parçalı doğrusal çıkış karakteristiklerini maksimize eder. Her bir AFY' nin çıkış akımları (I_L, I_R) eşitlik 3 ve 4' le belirlenmiştir.

$$I_L = K(I_{in} - I_{conL}) \quad (3)$$

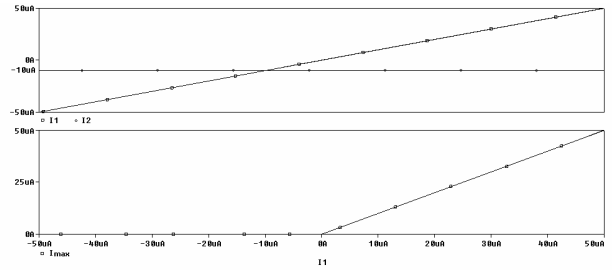
$$I_R = K(I_{conR} - I_{in}) \quad (4)$$

I_{conL} ve I_{conR}, sırasıyla sola ve sağa doğru her bir AFY' nin eğimini sağlayan sol ve sağ kontrol akımlarıdır. CMAX1 devresinin çıkış akımı şu şekilde ifade edilir:

$$I_{max1} = \max\{I_R, I_L\} \quad (5)$$



(a)



(b)

Şekil.3. (a) Akım modlu maksimum devresi (CMAX) ve sembolü (b) CMAX' nin DC cevabı I1=-10 µA, and -50 µA < I2 < 50 µA

ÜFD' nin çıkış üyelik fonksiyonunun doğrusal sahasında işlem yapması sağlamak amacıyla, ÜFD' nin bir normalizasyon parçası olarak ikinci akım modlu maksimum devresi CMAX2 kullanılır. Burada I_{peak} akım kaynağı çıkış sinyali ÜFD' nin tepe seviyesini belirlerken, I_{level} akım kaynağı çıkış sinyali ÜFD' nin base seviyesini belirlemek için kullanılır. Çalışmamızda çıkış sinyalinin base seviyesi sıfır seviyesine sabitlenmiştir (yani 0 µA). ÜFD çıkışının tepe değeri çıkış akımı I_{out1} olan üçüncü AFY birimiyle gerçekleştirilmiştir ve şu şekilde belirlenir.

$$I_{out1} = K(I_{peak} - I_{max1}) \quad (6)$$

Buradaki K doğrusal çıkış için 1' e eşittir. Sonuç olarak ÜFD çıkışı ÜFD' yi oluşturan CMAX2 devresinin çıkış akımı şu ifadeyle verilir.

$$I_{mfc} = \max\{I_{out1}, I_{level}\} \quad (7)$$

3. Benzetim Sonuçları

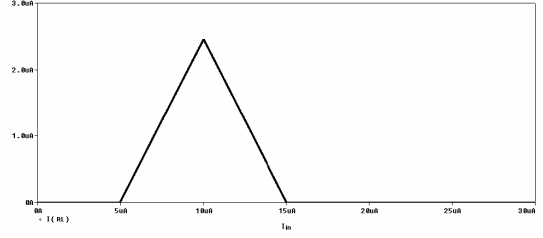
Sunulan akım modlu ÜFD tasarımında bütün transistörler doyum bölgesinde çalışmaktadırlar. Ayrıca benzetim deneylerimizdeki devre parametre değerleri şu şekilde belirlenmiştir: $I_{peak}=[2.5 \mu A; 10 \mu A]$, $I_{level}=0 \mu A$, ve besleme voltajları $VDD=2.5 V$ ve $VSS=-2.5 V$. Uygulanan akım modlu ÜFD' nin davranışı PSPICE benzetimleri tarafından $0.8 \mu m$ CMOS işlem parametreleri ile doğrulanmıştır.

Önerilen ÜFD tarafından gerçekleştirilen dört temel üyelik fonksiyonu benzetim sonuçları Şekil.4'de gösterilmiştir. Üçgen fonksiyon $I_{conR}=I_{conL}$ koşulunda ve yamuk fonksiyon $I_{conR}>I_{conL}$ koşulunda, sırasıyla Şekil.4(a) ve Şekil.4(b) gösterildiği gibi elde edilmiştir. Eğer akımları ayarlama pozisyonu $I_{conL}=0 \mu A$ ve $0 < I_{conR} < I_{in(max)}(30 \mu A)$ olarak belirlenmişse akım modlu ÜFD' nin çıkış fonksiyonu I_{conR} ' ye bağlı olan Z-şekilli formda olacaktır (Şekil.4(c)). Eğer tüm bu akımlar $I_{conR}=I_{in(max)}(30 \mu A)$ ve $0 < I_{conL} < I_{in(max)}$ olarak belirlenmişlerse ÜFD' nin çıkış fonksiyonu I_{conL} ' ye bağlı olan S-şekilli olacaktır (Şekil.4(d)). Ayrıca ÜFD bu tasarımda yüksek frekans sahasına sahip olan AFY yapıları kullanmasından dolayı yüksek hızlı işlem kapasitesine sahiptir. ÜFD' nin frekans cevabı Şekil.5' de gösterilmiştir. ÜFD' lerin 266 Mhz (-20 dB için) civarındaki bant genişliği yine Şekil.5' de gösterildiği gibidir. Düşük güç düşük voltaj teknolojisi, transistörlerin kaynak ve gövdelerine bağlantı olasılığı sunar. Bu durumda giriş akım sınımları artar fakat beklendiği gibi bant genişliği büyük ölçüde azalır.

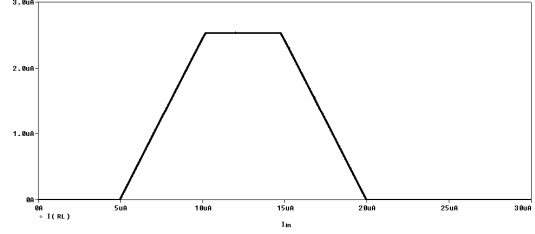
4. Sonuç

Yeni bir akım modlu ÜFD tasarlanmış ve incelenmiştir. Devrenin davranışı $0.8 \mu m$ CMOS işlem parametreleri kullanılarak PSPICE benzetimleri ile doğrulanmıştır. CMAX devresi ve AFY'lerin modüler yapıları ve basit devre yapılarına sahip olmalarından dolayı tasarlanan ÜFD, basit akım modlu donanıma sahiptir. Bu yüzden ÜFD akım modlu bulanık mantık denetleyicileri için uygundur. Ayrıca sunulan ÜFD hem yüksek frekans cevabına hem de geniş giriş akım sahasına sahiptir. Bu özelliklere ek olarak dört temel üyelik fonksiyonu (Üçgen, Yamuk, Z-şekilli ve S-şekilli) bu ÜFD tarafından bazı akım kaynaklarını ayarlamak için gerçekleştirilebilir. ÜFD Z ve S şekilli üyelik fonksiyonları elde etmek için ek bir eleman gerektirmez. Üstelik sunulan ÜFD düşük kaynak voltajlarında ($<2.5V$) işlem yapabilmesinden dolayı düşük güçlü düşük voltajlı tasarımlar için uygundur.

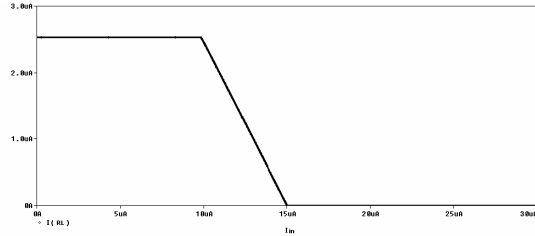
Sonuç olarak, Şekil.1' deki akım modlu ÜFD' nin özellikleri Tablo-1' de özetlenmiştir.



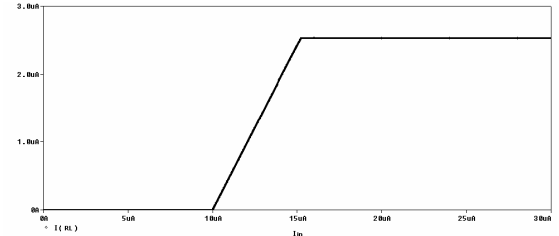
(a)



(b)



(c)



(d)

Şekil.4. ÜFD' nin temel üyelik fonksiyon çıkış grafiği ($I_{peak}=2.5 \mu A$, $I_{level}=0 \mu A$) (a) Üçgen ($I_{conL}=I_{conR}=10 \mu A$), (b) Yamuk ($I_{conL}=10 \mu A$, $I_{conR}=15 \mu A$), (c) Z-şekilli ($I_{conL}=0 \mu A$, $I_{conR}=10 \mu A$), and (d) S-şekilli ($I_{conL}=15 \mu A$, $I_{conR}=30 \mu A$).

Elektriksel Karakteristikler	Değer	Birim
Besleme Voltajı	± 2.5	V
Giriş Akım sahası, I_{in} (min;max)	(0; 30)	μA
Çıkış akımının tepe değeri, I_{peak} (min; max)	(2.5; 15)	μA
Giriş Direnci, R_{in} (AFY)	20.83	k Ω
± 5 V için maksimum kutuplama akımı, I_{bias}	21	μA
Kontrol akımının maksimum değeri (sol), I_{conL}	15	μA
Kontrol akımının maksimum değeri (sağ), I_{conR}	15	μA

MOST model: SCN08H by HP 0.8 μ technology

5. Kaynakça

- [1] R.J. Baker, H.W. Li, D.E. Boyce, CMOS Circuit Design, Layout and Simulation, IEEE Press: New York, 1998.
- [2] G.W. Roberts, and A. S. Sedra, "A General class of current amplifier-based biquadratic filter circuits", IEEE Trans. On Circuits and Systems-I: Fundamental Theory and Applications, vol. 39, no.4, pp. 257-263, 1992.
- [3] G. Souliotis, A. Chrisanthopoulos, and I. Haritantis, "Current Differential Amplifiers: new circuits and applications", Int. J. Circ. Theor. Appl., vol. 29, pp. 553-574, 2001.
- [4] S. Jun, D. M. Kim, "Fully Differential Current Operational Amplifier", Electronics Letters, vol. 34, no.1, pp. 62-63, 1998.
- [5] T. Yamakawa, and T. Miki, "The current mode fuzzy logic integrated circuits fabricated by the standard CMOS process", IEEE Trans. On Computers, vol. C-35, no.2, pp. 161-167, 1986.
- [6] M. Sasaki, T. Inoue, Y. Shirai, and F. Ueno, "Fuzzy multi-input maximum and minimum circuits in current mode and their analysis using bounded-difference equations", IEEE Trans. on Computers, vol. C-39, no. 6, pp. 768-774, 1990.
- [7] H. Watanabe, W. Dettloff, and E. Yount, "A VLSI Fuzzy Logic Inference Engine for real-time Process Control", IEEE Journal of Solid-State Circuits, vol. 25, no. 2, pp. 376-382, 1990.
- [8] H. Ikeda, N. Kisu, Y. Harimoto, and S. Nakamura, "A fuzzy Inference coprocessor using a flexible Active-Rule-Driven Architecture", Proc. Int. Conf. Fuzzy Systems, San Diego, pp. 451-457, March 1992.
- [9] T. Miki, H. Matsumoto, K. Ohto, T. Yamakawa, "Silicon Implementation for a Novel High-speed Fuzzy Inference Engine: Mega-FLIPS Analog Fuzzy Processor", Journal of Intelligent & Fuzzy Systems, vol. 1, no. 1, pp. 27-42, 1993.
- [10] D.G. Zrilic, J. Ramirez-Angulo, B. Yuan, "Hardware Implementations of Fuzzy Membership Functions, Operations, and Inference", Computers and Electrical Engineering, vol. 26, pp. 85-105, 2000.
- [11] T. Kettner, C. Heite, and K. Schumacher, "Analog CMOS Realization of Fuzzy Logic Membership Functions", IEEE Jour. of Solid-State Circuits, vol. 28, no.7, pp. 857-861, 1993.
- [12] M. Tokmakçı, M. Alçı, and R. Kılıç, "A simple CMOS-based Membership Function Circuit", Analog Integrated Circuits and Signal Processing, vol. 32, pp. 83-88, 2002.
- [13] S. Collins, G.F. Marshall, "Subthreshold Membership Function Circuit", Electronics Letters, vol. 34, no. 11, pp. 1113-1114, 1998.
- [14] I. Baturone, S. Sánchez-Solano, Á. Barriga, and J. L. Huertas, "Implementation of CMOS Fuzzy Controllers as Mixed-Signal Integrated Circuits", IEEE Trans. on Fuzzy Systems, Vol.5, No.1, pp.1-19, Feb.1997.
- [15] S. Bouras, M. Kontronakis, K. Suyama, and Y. Tsvividis, "Mixed Analog-Digital Fuzzy Logic Controller with Continuous-Amplitude Fuzzy Inferences and Defuzzification", IEEE Trans. on Fuzzy Systems, vol.6, No.2, 205-215, 1998.
- [16] R.G. Carvajal, A. Torralba, F. Colodro, and L.G. Franquela, "Mixed-Signal CMOS Fuzzifier with Emphasis in Power Consumption", IEEE 42nd Midwest Symp. on Circuits and Systems, vol.2, pp. 929-933, , 2000.
- [17] P. Saavedra, A. López, J. Zrilic, and J. Ramirez-Angulo, "New Analog Current-mode/Voltage-mode Fuzzifier with continuously Adjustable Parameters", IEEE Proc. 40th Midwest Symposium on Circuits and Systems, USA, vol.1, pp. 31-34, 1997.
- [18] I. Baturone, J. L. Huertas, Á. Barriga, S. Sánchez-Solano, "Current-mode Multi-Input Max Circuit", Electronics Letters, vol.30, no.9, pp.678-680, 1994.
- [19] P.A. Allen, D.R. Holberg, CMOS Analogue Circuit Design, Oxford University Press: Oxford, 1987.
- [20] M. Ismail, T. Fiez, Analog VLSI Signal and Information Processing, McGraw-Hill: New York, 1994.
- [21] D. Johns, K. Martin, Analog Integrated Circuit Design, Wiley: New York, 1997.
- [22] I. Mucha, "Low-voltage current operational amplifier with a very low current consumption, Proc. IEEE ISCAS'96, Atlanta, vol. 1, pp. 525-528, 1996.