

DXCCII VE DOYMASIZ MOSFETLER KULLANARAK SABİT KAZANÇLI KUVVETLENDİRİCİ TASARIMI

Ali ZEKİ

Ali TOKER

İstanbul Teknik Üniversitesi, Elektrik-Elektronik Fakültesi
Elektronik ve Haberleşme Müh. Bölümü, 34469, Maslak, İstanbul, Türkiye.
e-mail: alizeki@ehb.itu.edu.tr e-mail: alitoker@ehb.itu.edu.tr

Anahtar sözcükler: Sabit kazançlı kuvvetlendirici, ikili X uçlu akım taşıyıcı, DXCCII, lineer çalışan MOSFET.

ÖZET

Bu çalışmada, yakın geçmişte tanıtılmış bir aktif eleman olan ikili X uçlu ikinci nesil akım taşıyıcı (DXCCII) ve doymasız bölgede çalışan iki MOSFET kullanan sabit kazançlı bir kuvvetlendirici yapısı önerilmektedir. Yapı dirence ihtiyaç duymadığı için tümdevre tekniğine çok uygundur ve kazancı basitçe iki MOSFET'in kanat açıklıkları oranı ile istenilen değere ayarlanmaktadır. Gerek duyulması halinde, daha hassas bir ayar, MOSFETlerin geçit gerilimleri değiştirilerek yapılabilmektedir. DXCCII sayesinde doymasız MOSFETlerin savak-kaynak uçları arasında gelen gerilimin tam dengeli olması, iyi bir doğrusallık sağlamaktadır. Biri x2, biri x5 kazançlı olmak üzere, tasarlanan iki kuvvetlendiricinin SPICE benzetimleri ile elde edilen performansları, işlevselliklerini ortaya koymaktadır. Benzetimlerde, daha önce önerilmiş bir CMOS DXCCII devresi kullanılmıştır.

1. GİRİŞ

İşlemsel kuvvetlendirici veya benzer yüksek kazançlı kuvvetlendiricilere doğrusal pasif elemanlarla negatif geribesleme uygulanarak, kazancı kesin bir değere ayarlanmış sabit kazançlı kuvvetlendiricilerin yapılabileceği bilinen bir gerçektir. Bununla birlikte, bu tür devrelerin hız ve bant genişliği açısından performansları yetersiz olmaktadır. Buna karşılık, açık çevrimde çalışan sabit kazançlı kuvvetlendiricilerin, büyük bant genişliği, kısa yerleşme süresi gibi özelliklere sahip olduğu bilinmektedir [1,2]. Bu tür kuvvetlendiricilerden doğrusal olanları, örnekle-tut düzenlerinde, analog-sayısal çeviricilerde ve kimi analog süzgeç yapılarında kullanıldığından, tümleşik devre tekniğine elverişli, açık çevrimli, sabit kazançlı kuvvetlendiricilerin yüksek performanslı uygulamalar için tasarımı, artan düzeyde ilgi çekmektedir [3-7].

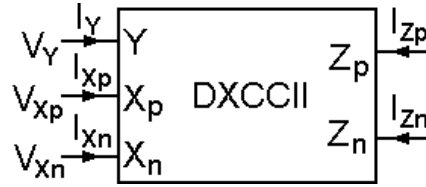
Yakın geçmişte önerilen yeni bir aktif eleman, ikili X uçlu ikinci nesil akım taşıyıcı (DXCCII: dual-X second generation current conveyor) elektronik olarak ayarlanabilen sürekli zaman süzgeçlerinin tasarımında önemli kolaylık ve esneklikler sağlamaktadır [8,9].

Bu çalışmada, bir DXCCII ve doymasız MOSFETler kullanılarak, oldukça doğrusal çalışan sabit kazançlı kuvvetlendiricilerin tasarımı incelenmektedir.

2. KUVVETLENDİRİCİ TASARIMI

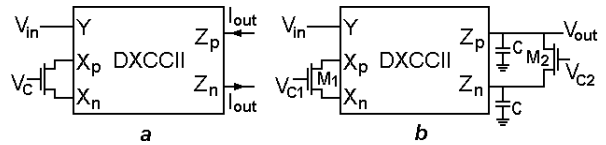
Şekil 1'de devre simgesi görülen DXCCII'nin tanım bağıntıları aşağıdaki gibidir:

$$I_Y=0, V_{Xp}=V_Y, V_{Xn}=-V_Y, I_{Zp}=I_{Xp}, I_{Zn}=I_{Xn} \quad (1)$$



Şekil 1. DXCCII sembolü.

Şekil 2 (a)'da ise, DXCCII temelli gerilim modlu ve ayarlanabilir geçiş iletkenliği (transkondüktans) yapısı görülmektedir [8]. Elektronik ayar, doymasız (triyot) bölgede çalışan MOSFET'in geçit gerilimi (V_C) aracılığıyla yapılmaktadır. DXCCII'nin bir arada bulunan eviren ve evirmeyen X uçlarının sağladığı $V_{Xp}=V_Y$ ve $V_{Xn}=-V_Y$ özellikleri sayesinde, doymasız MOSFET'in savak-kaynak gerilimi tam olarak farkesaldır. Bu durum, doymasız MOSFET direncin doğrusallığını artırmaktadır [8].



Şekil 2. a) DXCCII temelli ayarlanabilen geçiş iletkenliği devresi, b) DXCCII temelli ayarlanabilen kayıplı entegral alıcı.

Şekil 2(b)'de, DXCCII ile gerçekleştirilen kayıplı entegral alıcı devresi görülmektedir [8]. Çıkış uçlarına bağlı olan MOSFET de doymasız bölgede çalıştırılmakta ve gösterdiği direnç devrenin kaybını belirlemektedir. Gösterilebilir ki, M_2 uçları arasında da tam farkesal bir gerilim oluşmaktadır [8]. Bu nedenle, gösterdiği eşdeğer direncin (kaybın) doğrusallığı oldukça iyidir. Bu kayıplı entegral alıcının transfer fonksiyonu,

$$\frac{V_{out}}{V_{in}} = \frac{\frac{2}{R_{M1}C}}{s + \frac{2}{R_{M2}C}} \quad (2)$$

bağıntısıyla verilebilmektedir. Buradaki R_{M1} ve R_{M2} , sırasıyla M_1 ve M_2 'nin, $R_{M1}=[\beta_1(V_{C1}-V_{Tn})]^{-1}$ ve $R_{M2}=[\beta_2(V_{C2}-V_{Tn})]^{-1}$ eşitlikleri ile iyi bir yaklaşıklıkla hesaplanabilen savak-kaynak arası dirençleridir [8]. Burada ilginç olan şudur ki, Şekil 2(b)'deki devre, M_2 'nin bağlandığı uçlara yük olarak doğrusal bir direnç bağlanmış olan benzerine göre daha doğrusal bir davranış sergilemektedir, çünkü bu durumda M_1 ve M_2 'nin doğrusallıktan kayma etkileri birbirlerini hissedilir ölçüde yok etmekte ve sonuçta daha doğrusal bir davranış sağlanmaktadır.



Şekil 3. DXCCII temelli kuvvetlendirici.

Şekil 3'te, DXCCII temelli sabit kazançlı doğrusal kuvvetlendirici görülmektedir. Çıkış gerilimi V_{out1} olmak üzere, bu devrenin kazancı, (2) bağıntısında $C=0$ (yani $2/C = \infty$) alınarak kolayca bulunabilir:

$$V_{out1}/V_{in} = R_{M2}/R_{M1} \quad (3)$$

MOSFETlerin bu devredeki bağlantı biçimi sonucu V_{out1} ve V_{out2} zıt fazlı olduğundan V_{out2}/V_{in} kazancı da $-R_{M2}/R_{M1}$ olur. Çıkış gerilimi V_{out1} ve V_{out2} uçları arasından simetrik olarak ($V_{out,d}=V_{out1}-V_{out2}$) da alınabilir. Bu durumda kazanç, (3) bağıntısı ile verilenin iki katı olacaktır. $R_{M1}=[\beta_1(V_{C1}-V_{Tn})]^{-1}$ ve $R_{M2}=[\beta_2(V_{C2}-V_{Tn})]^{-1}$ kullanılırsa, devrenin gerilim kazancı ifadeleri aşağıdaki gibi elde edilir:

$$V_{out1}/V_{in} = [\beta_1(V_{C1}-V_{Tn})] / [\beta_2(V_{C2}-V_{Tn})] \quad (4a)$$

$$V_{out2}/V_{in} = -[\beta_1(V_{C1}-V_{Tn})] / [\beta_2(V_{C2}-V_{Tn})] \quad (4b)$$

$$V_{out,d}/V_{in} = 2[\beta_1(V_{C1}-V_{Tn})] / [\beta_2(V_{C2}-V_{Tn})] \quad (4c)$$

M_1 'in doymasız bölgede çalışmasını sağlama alabilmek için, $V_{G1} > V_{D1} + V_{Tn}$ koşuluyla eşdeğer olan

$$V_{C1} > V_{in} + V_{Tn} \quad (5)$$

koşulu, V_{in} geriliminin en büyük değeri için bile sağlanmalıdır. (4) bağıntılarından, $V_{C1}=V_{C2}$ koşulu altında, gerilim kazançlarının

$$V_{out1}/V_{in} = \beta_1 / \beta_2 \quad (6a)$$

$$V_{out2}/V_{in} = -\beta_1 / \beta_2 \quad (6b)$$

$$V_{out,d}/V_{in} = 2\beta_1 / \beta_2 \quad (6b)$$

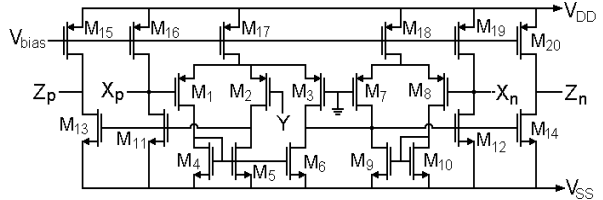
bağıntılarıyla hesaplanabileceği görülmektedir. Başka bir deyişle, kazanç sadece M_1 ve M_2 'nin (W/L) oranlarına bağlı sabit bir değer olacaktır ve doğrusallığı bozan terimler içermeyecektir. Buna karşın, $V_{C1}=V_{C2}$ eşitliği bir miktar bozulmak suretiyle geçit gerilimlerinden biri değiştirilerek kazanç için ince ayar da söz konusudur. Ayrıca şunu hatırlatmakta yarar vardır ki, (6) bağıntıları 1. seviye MOS modellerinden hareketle elde edilmiştir. Gösterilebilir ki, doymasız çalışan MOS transistörler için daha doğru model bağıntıları kullanıldığında da, $V_{C1}=V_{C2}$ koşulunun sağlanması durumunda, (6) bağıntılarının doğrusallığını bozacak terimler çok küçük kalır [10]. Buna karşılık, çıkışta M_2 yerine bir yük direnci (R_L) kullanıldığında, kazanç bağıntısı, çıkış V_{out1} olmak üzere,

$$V_{out1}/V_{in} = R_L/R_{M1} = R_L\beta_1(V_{C1}-V_{Tn}) \quad (7)$$

olarak elde edilir. (7) bağıntısı 1. seviye modeller ile elde edilmiş olup, doğrusal görünmesine karşılık gerçekte doğrusallığı bozan terimler içermektedir. Bu nedenle, Şekil 3'teki devre, dirençle yüklü devreye göre daha doğrusal çalışmaktadır. Pasif dirençlerin tümleşik devre ortamında kapladıkları alan, mutlak toleranslar, yüksek sıcaklık katsayıları gibi sakıncaları nedeniyle, bu çalışmada önerilen Şekil 3'teki DXCCII temelli salt aktif sabit kazançlı kuvvetlendirici önemli avantajlara sahiptir.

3. BENZETİM SONUÇLARI

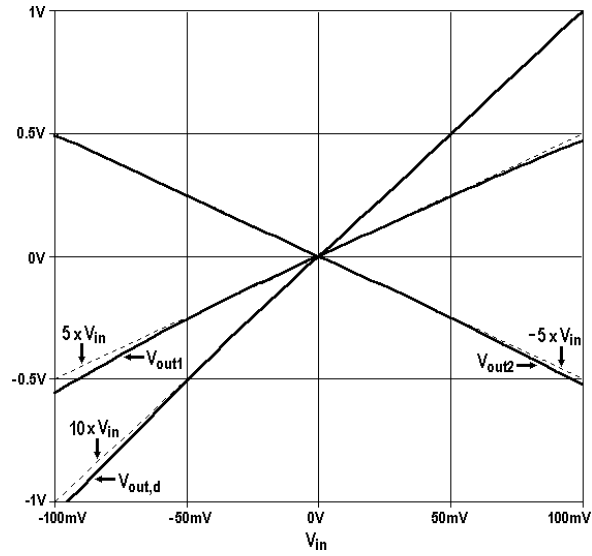
Önerilen yapının özelliklerini ve performansını ortaya koymak amacıyla SPICE benzetimleri yürütülmüştür. PSpice9.0 ve n kuyulu $0.35\mu\text{m}$ 5V 'luk bir CMOS prosesinin BSIM3v3 model parametreleri kullanılmış, DXCCII olarak Şekil 4'te görülen CMOS devreden yararlanılmıştır. Bu devrenin çalışma ilkesi, tasarım kriterleri, eleman boyutları ve performans özellikleri [8]'de verilmiştir. Beslemeler, $V_{DD}=-V_{SS}=1.65\text{V}$ 'tur. Doymasız MOSFETlere $V_{C1}=V_{C2}=1.65\text{V}$ biçiminde geçit gerilimi uygulanmıştır. Kanat açıklığı oranları ise, $(W/L)_2=0.5\mu\text{m}/2\mu\text{m}$ ve K gerçekleştirilecek gerilim kazancı olmak üzere, $(W/L)_1=K(0.5\mu\text{m})/2\mu\text{m}$ 'dir.



Şekil 4. DXCCII'nin bir CMOS gerçekleştirilmesi [8].

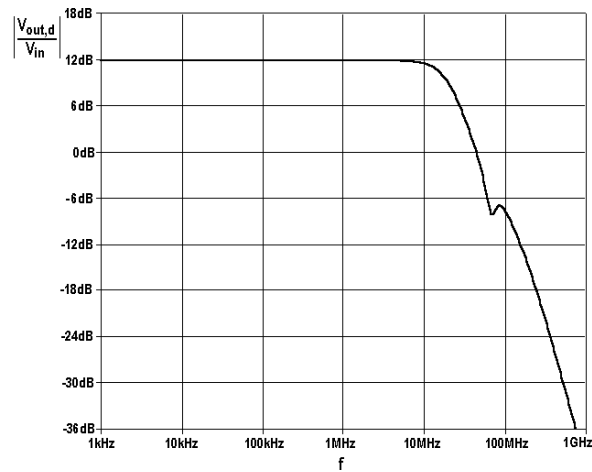
Kuvvetlendiricinin $K=5$ için DC gerilim geçiş eğrileri Şekil 5'te görülmektedir. Karşılaştırma amaçlı olarak, benzetim sonuçlarıyla birlikte ideal eğriler de (kesikli çizgiler) gösterilmiştir. Şekilden görüldüğü üzere, her iki çıkışa ait idealden, yani doğrusallıktan sapma miktarları farklı olmaktadır. Bunların eşit olması ve böylece doğrusallığın iyileştirilerek performansın

artırılması, Şekil 4'teki CMOS devre yerine, özellikle X uçları açısından daha simetrik bir CMOS DXCCII devresi kullanmakla mümkün olacaktır.



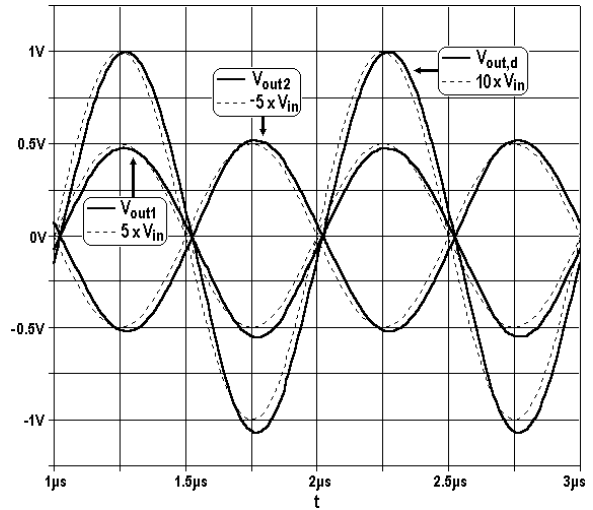
Şekil 5. Tek uçlu x5 kazanç için $V_{out1}-V_{in}$, $V_{out2}-V_{in}$ ve $V_{out,d}-V_{in}$ DC geçiş eğrileri.

Şekil 6, tek uçlu x2 (farksal x4) kazanç için frekans eğrisini göstermektedir. 20MHz civarındaki bant genişliğinin, 0.18µm CMOS teknolojisi ile ve iki X ucu daha simetrik yapıda bir DXCCII gerçekleştirilmesiyle 100MHz üzerine çıkarılması kolaylıkla mümkündür.

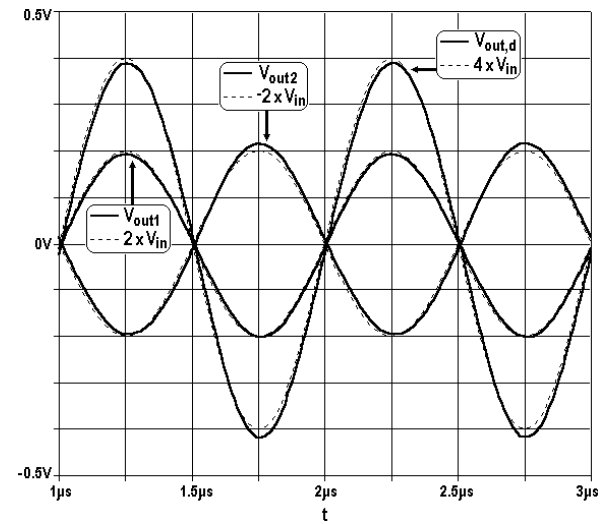


Şekil 6. x2 sabit kazançlı kuvvetlendiricinin farksal çıkışı için ($K=2 \rightarrow K_d=4$) frekans eğrisi.

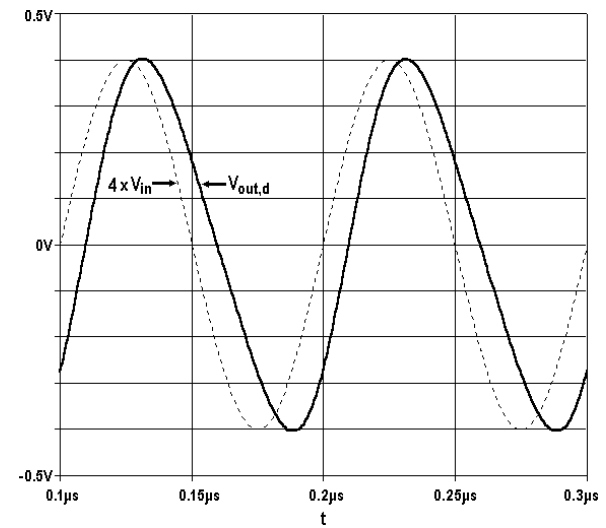
Şekil 7'de, $f=1\text{MHz}$ 'lik 0.1V genlikli sinüs biçimli giriş için tek uçlu x5 (farksal olarak x10) kazanç sağlayan kuvvetlendiricinin büyük işaret davranışı, ideal davranışla birlikte gösterilmektedir. Benzer davranış, tek uçlu x2 (farksal x4) kazanç için Şekil 8'de gösterilmektedir. Şekil 9'da ise, tek uçlu x2 (farksal x4) kazanç için, gerçek ve ideal farksal çıkış bu kez $f=10\text{MHz}$ için gösterilmiştir. Görüldüğü gibi, bu frekansta çıkışın girişi izlemesi biraz kötüleşmiştir.



Şekil 7. Tek uçlu x5 kazanç için V_{out1} , V_{out2} ve $V_{out,d}$ zaman domeni cevabı ($f=1\text{MHz}$, $V_{in}=0.1V_{peak}$).



Şekil 8. Tek uçlu x2 kazanç için V_{out1} , V_{out2} ve $V_{out,d}$ zaman domeni cevabı ($f=1\text{MHz}$, $V_{in}=0.1V_{peak}$).



Şekil 9. Tek uçlu x2 kazanç için $V_{out,d}$ zaman domeni cevabı ($f=10\text{MHz}$, $V_{in}=0.1V_{peak}$).

Tablo 1. Tek uçlu ve farksal çıkışlarda, toplam harmonik distorsiyonunun işaret frekansıyla değişimi

Devre	f	THD [%]		
		@V _{out1}	@V _{out2}	@V _{out,d}
x2 kazançlı devre	1kHz	1.56	1.36	1.46
	1MHz	1.88	3.08	1.92
x5 kazançlı devre	1kHz	3.86	1.44	1.65
	1MHz	4.07	2.72	2.51

Şekil 7 ve 8’de görülen 1MHz’lik sinüs biçimli tek uçlu ve farksal çıkış gerilimleri için toplam harmonik distorsiyonu (THD) değerleri Tablo 1’de verilmiştir. Doğrusallığın yüksek frekanslarda kötüleştiğini göstermek ve düşük frekanslardaki doğrusallıkla ilgili fikir vermek üzere, ayrıca 1kHz’lik giriş işareti için de aynı çıkış işaretlerinin THD değerleri elde edilmiş ve yine Tablo 1’de verilmiştir. Görüldüğü gibi, çıkışı farksal almak tüm durumlar için düşük bir THD elde etmeyi garanti etmektedir. Özellikle işaret frekansı arttıkça THD’nin tek uçlu çıkışlardan birinden başlayarak kötüleştiği gözlenmektedir. İşaret arttıkça böyle bir davranış görülmesinin başlıca nedeni, daha önce sözü edildiği gibi, yapıda yararlanılan CMOS DXCCII’nin tam simetrik olmayan yapısıdır (Özellikle Y’den X_p’ye ve Y’den X_n’ye frekans yanıtları yüksek frekanslar için yeterince benzer değildir). Düşük frekanslarda THD’nin V_{out1} veya V_{out2}’den hangisinde daha kötü olacağı ise, daha çok giriş ve çıkış işareti genlikleriyle ilgilidir (İlki M₁’in, ikincisi ise M₂’nin daha nonlineer çalışmasına veya triyottan çıkmasına neden olabilir). Bu yüzden, giriş genliği arttıkça hangi tek uçlu çıkışta daha fazla bozulmanın başlayacağı, gerçekleştirilen kazançla bağlıdır. Örneğin, büyük kazançlarda giriş genliği küçük olduğundan, M₁’in doğrusallığı ile ilgili etkiler oldukça az olacaktır.

4. SONUÇ

Bu çalışmada, ikili X uçlu ikinci nesil akım taşıyıcı (DXCCII) ve doymasız çalışan MOSFETler kullanarak sabit kazançlı kuvvetlendiricilerin tasarımı ele alınmıştır. Açık çevrimde çalışan sabit kazançlı kuvvetlendiricilerin uygulamadaki önemleri ve pasif eleman içermeyen devre topolojilerinin tümleşik devre tekniği açısından elverişli olmaları dikkate alınarak, standart CMOS üretim süreçleriyle gerçekleştirilmeye uygun yeni bir kuvvetlendirici devre önerilmektedir. Bu devre, direnç yerine doymasız bölgede çalışan ve uçlarında DXXCCII sayesinde farksal gerilimler oluştuğundan oldukça doğrusal davranan MOSFETer kullanılmaktadır. Devre benzetimleri, daha önce süzgeç benzeri amaçlar için tasarlanmış CMOS DXCCII ile gerçekleştirildiği

halde oldukça iyi sonuçlar elde edilmiştir. Özellikle X uçları açısından daha simetrik yapıları bir CMOS DXCCII ve daha güncel bir üretim süreci ile çok daha tatminkar sonuçların elde edileceği kuşkusuzdur. Bunların dışında, devrenin kazancının bir DC gerilim yardımıyla ayarlanabilmesi de önemli avantajdır.

KAYNAKLAR

- [1] [1] Gregorian R. and Temes G. C., Analog MOS Integrated Circuits for Signal Processing”, John Wiley and Sons, NewYork, 1986.
- [2] Erdi G., A 300V/μsec Monolithic Voltage Follower”, IEEE JOURNAL SOLID-STATE CIRCUITS, Vol. SC-14, Iss. 6, pp. 1059-1065, 1979.
- [3] Razavi B., Design of a 100-MHz 10-mW 3-V Sample-and-Hold Amplifier in Digital Bipolar Technology, IEEE JOURNAL SOLID-STATE CIRCUITS, Vol. SC-30, No. 7, pp. 724-730, 1995.
- [4] Chen C. C. and Tsao H.-W., 5V, 8bit, 100MS/s Fully Differential CMOS Sample-and-Hold Amplifier, ELECTRONICS LETTERS, Vol. 32, Iss. 4, pp. 287-288, 1996.
- [5] Boni A. and Pierazzi A., A 150MHz Track-and-Hold Amplifier in 0.35μm CMOS, Proc. Int. Conference on Advanced A/D and D/A Conversion Techniques and their Applications, pp. 90-93, 27-28 July 1999.
- [6] Seo D., Weil A. and Feng M., A Very Wide-Band 14Bit, 1GS/s Track-and-Hold Amplifier, Proc. Int. Symposium on Circuits and Systems (ISCAS’2000), Vol. V, pp. 549-552, May 28-31, Geneva, 2000.
- [7] Chen Yu-H and Lee T.-C., A 6-bit 500MS/s Digital Self-Calibrated Pipelined Analog-to-Digital Converter, Proc. Int. IEEE Asia-Pacific Conference on Advanced Systems Integrated Circuits (AP-ASIC’2004), pp. 98-101, August 4-5, 2004.
- [8] Zeki A. and Toker A., The Dual-X Current Conveyor (DXCCII): A New Active Device for Tunable Continuous-Time Filters, INTERNATIONAL JOURNAL OF ELECTRONICS, Vol. 69, Iss. 12, pp. 913-923, 2002.
- [9] Zeki A. and Toker A., DXCCII-based Tunable Gyrator, INTERNATIONAL JOURNAL OF ELECTRONICS AND COMMUNICATIONS (AEÜ), Vol. 59, Iss. 1, pp. 59-62, 2005.
- [10] Penny N. M. and Lau L., MOS Integrated Circuits, New York: Van Nostrand Reinhold, pp. 60-92, 1972.