

MOS TRANZİSTORLARDA SICAK TAŞIYICI ETKİSİNİN İSTATİSTİKSEL YÖNTEMLERLE İNCELENMESİ

Fırat KAÇAR¹ Ayten KUNTMAN² Hakan KUNTMAN³

^{1,2}Elektrik-Elektronik Mühendisliği Bölümü
Mühendislik Fakültesi, İstanbul Üniversitesi, 34800,
Avcılar, İstanbul

³Elektronik ve Haberleşme Mühendisliği Bölümü
Elektrik-Elektronik Fakültesi
İstanbul Teknik Üniversitesi, 80626, Maslak, İstanbul

¹e-posta: fkacar@istanbul.edu.tr

²e-posta: akuntman@istanbul.edu.tr

³e-posta: kuntman@ehb.itu.edu.tr

Anahtar sözcükler: MOS tranzistor, Sıcak Taşıyıcılar, MOS modelleri

ABSTRACT

Hot-carrier-induced degradation of MOSFET parameters over time is an important reliability concern in modern microcircuits. High energy carriers also called hot carriers are generated in the MOSFET by the large channel electric fields near the drain region. The electric fields accelerate the carriers to effective temperatures well above the lattice temperature. These hot carriers transfer energy to the lattice through phonon emission and break bonds at the Si/SiO₂ interface.

In this study the degradation in the drain current is observed by operating the MOSFET under voltage stress conditions. The linear regression method is used to estimate the Power, Power-Log-I and Power-log-II parameters and the correlation coefficient is used to confirm the results. The observed and the estimated values of the degradation are compared with each other.

1. GİRİŞ

MOS tranzistorlarda sıcak taşıyıcı etkisi ile yorulma akademik bir araştırma konusu iken son yıllarda VLSI-MOSFET üretim ve tasarımcıları için önemli bir sorun olmaya başlamıştır. Bu nedenle çok sayıda çalışmalar yapılmaktadır[1-11]. Yapılan çalışmalarda tranzistorun yorulması ve faydalı ömrünün belirlenmesi için kanal boyu, kanal geçiş iletkenliği, kanal genişliği gibi büyüklükler gözönüne alınmıştır [2, 4, 6]. Bazı çalışmalarda ise tranzistor yorulması ve ömür tahmini yük-pompa yöntemi ile belirlenmiştir[8].

Sıcak taşıyıcı etkisi ile oluşan değişimin modellenmesi içinde çeşitli çalışmalar yapılmıştır. Bunların bazıları tümüyle fiziksel büyüklüklere dayandırılmıştır [7]; diğer bir grup çalışma ise fiziksel büyüklüklerle davranış karakteristiklerini bir araya getirmektedir [5]. Bu iki tür modelleme yöntemi de karmaşık ve yorucu işlemler gerektirmekte, kullanıcı açısından zorluklar göstermektedir. Bizim daha önce yaptığımız çalışmalarda ise gözlem sonucuna dayalı büyüklükleri karakterize eden yaklaşımlarda bulunulmuştur[8,9].

Bu çalışmada, sıcak taşıyıcıların NMOS tranzistorların savak akımı üzerindeki etkileri istatistiksel olarak incelenmiş yapılan çalışmalara bir alternatif oluşturmak üzere, bir yöntem önerilmiştir. Üç farklı istatistiksel yöntem kullanılarak yorulmanın zamana ve kanal boyuna bağlı ifadeleri çıkarılmıştır.

İncelemelerde teknolojileri aynı kanal boyları birbirinden farklı 5 adet tranzistor kullanılmıştır. Kullanılan tranzistorların proses parametreleri $t_{ox}=15\text{nm}$, $x_j=400\text{nm}$ ve boyutları $W=10\mu\text{m}$, $L=1\mu\text{m}$, $L=1.2\mu\text{m}$, $L=1.5\mu\text{m}$, $L=2\mu\text{m}$ ve $L=3\mu\text{m}$ şeklindedir. Belirli stres gerilimleri sonucunda elde edilen savak akımlarının zamanla değişimlerinden yararlanılarak istatistiksel analizi sonucunda savak akımının zamanla değişimini veren fonksiyonlar elde edilmiştir.

Elde edilen fonksiyonların zamana ve kanal boyuna bağlı olması ve farklı kanal boyları için tek bir fonksiyonla ifade edilmesi ve ayrıca basit ifadesiyle kullanıcıya kolaylık getireceği düşünülmektedir.

Önerilen yöntemde, belirli bir proses için tranzistorun sıcak taşıyıcılardan ne şekilde etkilendiği başta deneysel olarak belirlenmekte, bu davranışa bir istatistiksel fonksiyon ait katsayılar üretilmekte, elde

edilen sonuçlar aynı proses yardımıyla üretilecek tüm tranzistörler için uygulanabilmektedir.

2. SICAK TAŞIYICILARIN MODELLENMESİ

Sıcak taşıyıcıların neden olduğu tranzistör bozunmaları bir güvenlik sorununu beraberinde getirdiğini bilmekteyiz. Bu nedenle sadece tek bir tranzistörün sıcak taşıyıcısının modellenmesi yeterli olmamaktadır. Aynı zamanda tüm devreye olan etkisinin sonucunda devrenin belirli bir karakteristiği belirli bir değere ne kadar zaman sonra ulaştığı veya belirli bir sürenin sonunda devrenin karakteristiğinin ne kadar bozunuma uğradığını verebilmesi gerekmektedir.

İki farklı yöntemle sıcak taşıyıcılar ve bunların devrenin çıkış karakteristiği üzerindeki etkisi modellenmektedir. Bunlar sırasıyla

- Direkt parametre yöntemi
- Yeni model yöntemi

Direkt parametre yönteminde herhangi bir mevcut MOSFET modeli kullanılarak sıcak taşıyıcılar modellenir. Bu yöntemde MOSFET modelin denklemlerine sadece sıcak taşıyıcıların modellenmesi için ilaveler veya değişiklikler yapılmaktadır [10,11].

Yeni model yönteminde ise simülasyon programına ilave bir model eklenir. Bu ilave model ile sıcak taşıyıcılar modellenir [12,13].

Bu iki modelin birbirine göre üstün olan yanları sırasıyla

- Direkt parametre yöntemi sadece seçilen MOSFET modelinde kullanılabilirken yeni model yöntemi tüm simülasyon programlarında kullanılabilir.
- Direkt parametre yöntemi mevcut bir modelin üzerine kurulduğu için geliştirilmesi yeni model oluşturulmasından daha kolay olmaktadır.

Bizim bu çalışmada kullanacağımız yöntem yeni bir yaklaşım olup bunu gerçekleştiren birkaç istatistiksel yöntemden yararlanılmıştır.

3. KULLANILAN İSTATİSTİKSEL YÖNTEMLER

Bu çalışmada teknolojileri aynı kanal boyları birbirinden farklı 5 adet tranzistör kullanılmıştır. Kullanılan tranzistörlerin proses parametreleri $t_{ox}=15nm$, $x_j=400nm$ ve boyutları $W=10\mu m$ $L=1\mu m$ $L=1.2\mu m$ $L=1.5\mu m$ $L=2\mu m$ $L=3\mu m$ şeklindedir. Belirli stres gerilimleri sonucunda elde edilen savak akımlarının zamanla değişimlerinden yararlanılarak istatistiksel yöntemler incelenmiş ve modelleme bu parametreye göre yapılmıştır.

Çalışmanın bu bölümünde deneysel bulguları değerlendirmek için kullanılan istatistiksel yöntemler ;

- Power yöntemi
- Power-log-I yöntemi
- Power-log-II yöntemi

Her üç yaklaşımda da hesaplamalar lineer regresyon metoduna dayanmaktadır. Bu amaçla MATLAB programından yararlanılmıştır.

Power Dağılımı

$$F(t) = a \cdot t^b \quad (1)$$

t: zaman

a: ölçekleme parametresi

b: şekil parametresidir.

Burada a ve b katsayıları lineer regresyon yöntemi ile aşağıdaki şekilde ifade edilir.

$$B = \frac{n \sum_{i=1}^n (\ln x_i \ln y_i) - \sum_{i=1}^n (\ln x_i) \sum_{i=1}^n (\ln y_i)}{n \sum_{i=1}^n (\ln x_i)^2 - (\sum_{i=1}^n \ln x_i)^2} \quad (2)$$

$$A = \frac{\sum_{i=1}^n (\ln y_i) - B \sum_{i=1}^n (\ln x_i)}{n} \quad (3)$$

$b=B$ ve $a=e^A$ 'dır.

Power-Log-I Dağılımı

$$F(t) = a \cdot \ln(t)^b \quad (4)$$

t: zaman

a: ölçekleme parametresi

b: şekil parametresidir.

Burada a ve b katsayıları lineer regresyon yöntemi ile aşağıdaki şekilde ifade edilir.

$$B = \frac{n \sum_{i=1}^n (\ln(\ln x_i) \ln y_i) - \sum_{i=1}^n (\ln(\ln x_i)) \sum_{i=1}^n (\ln y_i)}{n \sum_{i=1}^n (\ln(\ln x_i))^2 - (\sum_{i=1}^n \ln(\ln x_i))^2} \quad (5)$$

$$A = \frac{\sum_{i=1}^n (\ln y_i) - B \sum_{i=1}^n (\ln(\ln x_i))}{n} \quad (6)$$

$b=B$ ve $a=e^A$ 'dır.

Power-Log-II Dağılımı

$$F(t) = a \cdot t^b \ln(t) \quad (7)$$

t: zaman

a: ölçekleme parametresi

b: şekil parametresidir

Önceki yöntemlerde sözedilen lineer regresyon metodunda en küçük kareler yöntemi kullanılarak benzer şekilde a ve b katsayıları bulunabilir.

4. ELDE EDİLEN SONUÇLAR

Elde edilen katsayılar arasında özellikle şekil parametreleri arasında değişim çok az olduğunu buna karşılık ölçekleme parametreleri arasında değişim olduğu görülmüştür. Fonksiyonu daha sade bir şekilde ifade edebilmek için şekil parametreleri için ortalama bir değer alınarak ölçekleme parametreleri yeniden düzenlenmiştir. Her üç yönteme ait elde edilen yeni katsayılar Tablo.1, Tablo.2 ve Tablo.3’de verilmiştir.

Tablo-1. Power yöntemi ile farklı kanal boyları için elde edilen fonksiyon katsayıları

Kanal boyu (L)	Ölçekleme parametresi (a)	Şekil parametresi (b)
1µm	0,01070	0,3267
1.2µm	0,00888	0,3267
1.5µm	0,00648	0,3267
2µm	0,00485	0,3267
3µm	0,00295	0,3267

Tablo-1’de verilen power yönetmiyle elde edilen ölçekleme parametresinin kanal boyu ile değişimi yine bir power fonksiyonu ile ifade edilmiştir. Elde edilen bu denklem power fonksiyonunun genel ifadesindeki ölçekleme parametresinin yerine konularak denklem (8)’deki fonksiyon elde edilmiştir.

$$I_d(t,L) = 0,01076 \cdot L^{-1,175} \cdot t^{0,3267} \quad (8)$$

Tablo-2. Power-Log-I yöntemi ile farklı kanal boyları için elde edilen fonksiyon katsayıları

Kanal boyu (L)	Ölçekleme parametresi (a)	Şekil parametresi (b)
1µm	0,00343	1,757
1.2µm	0,00285	1,757
1.5µm	0,00208	1,757
2µm	0,00156	1,757
3µm	0,00093	1,757

Tablo-2’de verilen power-log-I yönetmiyle elde edilen ölçekleme parametresinin kanal boyu ile değişimi bir power fonksiyonu ile ifade edilmiştir. Elde edilen bu

denklem power-log-I fonksiyonunun genel ifadesindeki ölçekleme parametresinin yerine konularak denklem (9)’deki fonksiyon elde edilmiştir.

$$I_d(t,L) = 0,003455 \cdot L^{-1,181} \cdot \ln(t)^{1,757} \quad (9)$$

Tablo-3. Power-Log-II yöntemi ile farklı kanal boyları için elde edilen fonksiyon katsayıları

Kanal boyu (L)	Ölçekleme parametresi (a)	Şekil parametresi (b)
1µm	0,00560	0,1413
1.2µm	0,00460	0,1413
1.5µm	0,00336	0,1413
2µm	0,00255	0,1413
3µm	0,00153	0,1413

Tablo-3’te verilen power-log-II yönetmiyle elde edilen ölçekleme parametresinin kanal boyu ile değişimi bir power fonksiyonu ile ifade edilmiştir. Elde edilen bu denklem power-log-II fonksiyonunun genel ifadesindeki ölçekleme parametresinin yerine konularak denklem (10)’deki fonksiyon elde edilmiştir.

$$I_d(t,L) = 0,005623 \cdot L^{-1,199} \cdot t^{0,1413} \cdot \ln(t) \quad (10)$$

Böylelikle incelenen üç yönteme ait savak akımı değişimini veren fonksiyonlar üç katsayı ve zamana ve kanal boyuna bağlı olarak ifade edilmiştir.

İncelenen her üç yöntemde 5 tranzistor için zaman ve kanal boyuna bağlı kullanıcı açısından kolaylık sağlayacak birer fonksiyon elde edildi ve elde edilen fonksiyonlar ve fonksiyonlara ait katsayılar tablo-4’de görülmektedir.

Tablo-4. İncelenen yöntemlere ait elde edilen fonksiyonlar ve fonksiyon katsayıları

İncelenen yöntem	Elde edilen fonksiyonlar	Fonksiyon katsayıları
Power	$I_d(t,L) = k \cdot L^m \cdot t^n$	k=0,01076 m= -1,175 n= 0,3267
Power-Log-I	$I_d(t,L) = k \cdot L^m \cdot \ln(t)^n$	k=0,003455 m= -1,181 n= 1,757
Power-Log-II	$I_d(t,L) = k \cdot L^m \cdot t^n \cdot \ln(t)$	k=0,005623 m= -1,199 n= 0,1413

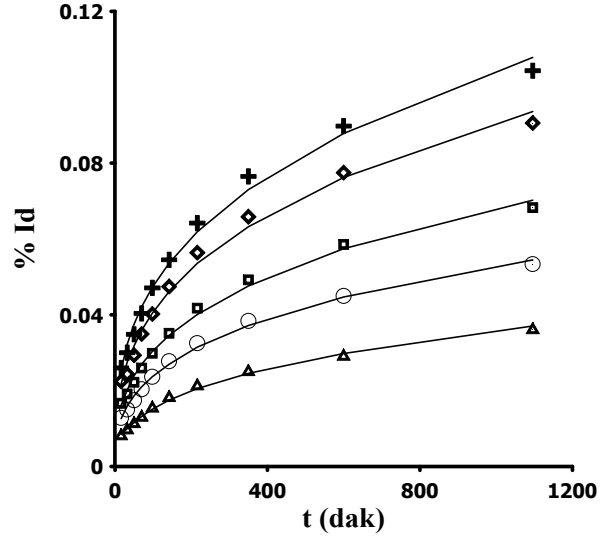
İncelenen yöntemlerden elde edilen fonksiyonların doğruluğunu göstermek için elimizde bulunan deneysel sonuçlar ile önerilen fonksiyonlar kullanılarak hesaplanan sonuçları gösteren grafikler Şekil.1, Şekil.2 ve Şekil.3'te verilmiştir. Grafiklerden deneysel sonuçlar ve hesaplanan değerler arasında iyi bir uyum olduğu görülmektedir. Ölçülen ve hesaplanan değerler arasında uyumu göstermek için korelasyon katsayıları da hesaplanmış oldukça yüksek korelasyon katsayıları elde edilmiştir ve elde edilen sonuçlar Tablo.5'te verilmiştir. Ayrıca herbir yöntem için hata hesabı yapılmış ve RMS (Root Mean Square) hata hesaplama yöntemi kullanılarak elde edilen sonuçlar Tablo.6'da verilmiş ve hata değerlerinin oldukça küçük olduğu görülmüştür. Grafiklere, korelasyon katsayılarına ve RMS hatalara bakılarak en iyi yöntemin Power-Log-II yöntemi olduğu ve sırasıyla Power-Log-I ve Power yöntemi olduğunu söyleyebiliriz.

Tablo.5. Deneysel sonuçlar ve hesaplanan sonuçlar arasındaki korelasyon katsayıları

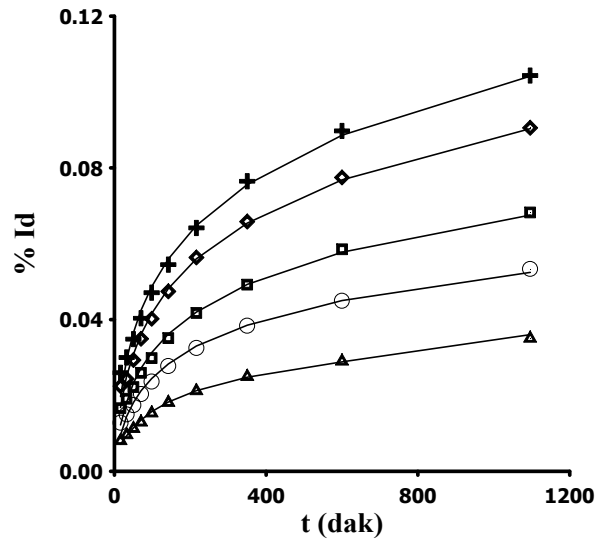
Tranzistor kanal boyu	Power-Log-II Korel. Kats.	Power-Log-I Korel. Kats	Power Korel. Kats
L=1 μ	0,9973221	0,99587683	0,996142
L=1.2 μ	0,9971093	0,99613512	0,995345
L=1.5 μ	0,9974494	0,99527379	0,995274
L=2 μ	0,99818	0,99593659	0,995937
L=3 μ	0,9992729	0,99840202	0,998402

Tablo.6. Elde edilen fonksiyonlara ait RMS hatalar

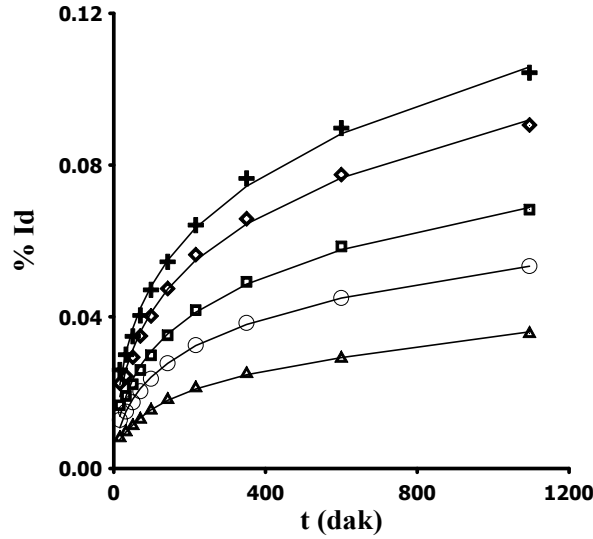
Tranzistor kanal boyu	Power-Log-II RMS hata	Power-Log-I RMS hata	Power RMS hata
L=1 μ	0,0058245	0,007364	0,0070227
L=1.2 μ	0,0052961	0,0062229	0,00699
L=1.5 μ	0,0037745	0,0052256	0,0040416
L=2 μ	0,0024823	0,0037668	0,002693
L=3 μ	0,0007759	0,0011715	0,0014742
Toplam hata	0,0091096	0,0116543	0,0111328



Şekil-1. Power yöntemi ile farklı kanal boyları için ölçülen L=1 μ m(+), L=1.2 μ m (◆), L=1.5 μ m (■), L=2 μ m(○), L=3 μ m(▲) ve hesaplanan(—) %Id değişimleri



Şekil-2. Power-Log-I yöntemi ile farklı kanal boyları için ölçülen L=1 μ m(+), L=1.2 μ m (◆), L=1.5 μ m (■), L=2 μ m(○), L=3 μ m(▲) ve hesaplanan(—) %Id değişimleri



Şekil-3. Power-Log-II yöntemi ile farklı kanal boyları için ölçülen $L=1\mu\text{m}$ (+), $L=1.2\mu\text{m}$ (◆), $L=1.5\mu\text{m}$ (□), $L=2\mu\text{m}$ (○), $L=3\mu\text{m}$ (▲) ve hesaplanan (—) %Id değişimleri

5. SONUÇ

Bu çalışmada, teknolojileri aynı kanal boyları birbirinden farklı 5 tranzistöre ait belirli süreler için uygulanan stress gerilimleri sonucunda elde edilen savak akımlarındaki değişimlerden yola çıkılarak bu datalar istatistiksel olarak incelenmiştir.

Çalışmada kullanılan istatistiksel yöntemler şunlardır; Power, Power-Log -I, Power-Log-II yöntemleridir. Belirtilen istatistiksel yöntemler kullanılarak ve lineer regresyon yöntemi ile fonksiyon katsayıları elde edilerek her bir dağılıma ait fonksiyonlar üretilmiştir. Elde edilen fonksiyonlar savak akımının zamana ve kanal boyuna bağlı yüzde değişimlerini vermektedir. Şekil.1, Şekil.2, Şekil.3'ten ve Tablo.5 Tablo.6'da verilen korelasyon katsayıları ve RMS hatalardan, hesaplanan değerler ve ölçüm değerlerinin iyi bir uyum içinde olduğu açıkça görülmektedir. İncelenen dağılımlara ait önerilen fonksiyonların karmaşık olmadığı ve doğruluğunun yüksek olması kullanıcı açısından kolaylık sağlayacağı düşünülmektedir. Önerilen bu yöntemlere ile herhangi bir t anındaki yorulma sonucunda savak akımındaki yüzde değişim bulunabilmekte ve aynı zamanda tranzistörün ömrünü tahmin etmede kullanılabilir.

KAYNAKLAR

1. Mitsubishi Electric Co., "Failure Mechanism of Semiconductor Devices", pp:11-15
2. R. Thewes, M. Brox, G. Tempel, Karl Goser. "Channel-Length-Independent Hot Carrier Degradation In Analog p-MOS Operation", IEEE Electron Device Letters, Vol:13, 1992, No:11, pp:590-592
3. W. Weber, M. Brox, A.V. Schwerin, R. Thewes. "Hot Carrier stress effect in p-MOSFETs: physical effects relevant for circuit operation", Elsevier Science Pub., 22, 1993, pp:253-260
4. Y. Pan, "A physical-based analytical model for the hot carrier induced saturation current degradation of p-MOSFETs", IEEE Trans. Electron Devices, Vol. 41, No.1, 1994, pp:84-89
5. R. Thewes, W. Weber, "effects of hot Carrier degradation in analog CMOS circuits", Micro Elec. Eng., Vol. 36, 1997, pp:285-292
6. E. Li, S. Prasad, "Channel width dependence of NMOSFET hot-carrier degradation", IEEE Trans. Electron Devices, Vol.50, No.6, 2003, pp:1545-1547.
7. A. Ravaix, D. Vuillaume, "Lifetime prediction methods for p-MOSFET's: A comparative study of standart and charge-pumping lifetime Criteria", Vol.42, No.1, 1995, pp:101-108.
8. F. Kaçar, A. Kuntman, H. Kuntman, "A Simple Approach for Modelling The Infuence of Hot-Carrier Effect On Threshold Voltage Of MOS Transistors", Proceedings of the 13th International Conference on Microelectronics (ICM'2001), pp.43-46, Rabat, Morocco.
9. A. Kuntman, A. Ardalı, H. Kuntman, F. Kaçar, "A Weibull distribution-based new approach to represent hot carrier degradation in threshold voltage of MOS transistors", *Solid-State Electronics* Vol. 48, Issue 2, pp.217-223, 2004.
10. S. Minehane, P. O'Sullivan, A. Mathewson, B. Mason, "Evolution of BSIM3v3 parameters during hot-carriers stress", IEEE IRW Final Report, pp.110-118, 1997.
11. S. Minehane, S. Healy, P. O'Sullivan, K. McCarty, A. Mathewson, B. Mason, "Direct BSIM3v3 parameter extraction of n-channel LDD MOSFETs", IEEE IRW Final Report, pp.110-118, 1997.
12. H. Wong, M. C. Poon, "Simulation of hot-carriers reliability in MOS integrated circuits", Proc. ICM, pp.625-628, 1997
13. K. N. Quader, C. C. Li, R. Tu, E. Rosenbaum, P. K. Ko, C. Hu, "A bidirectional NMOSFET current reduction model for simulation of hot-carrier circuit degradation", IEEE Trans. Electron Devices, Vol. 40, No:12, pp. 2245-2254, 1993.