

BİRİM KAZANÇLI HÜCRELER (UGC) KULLANILARAK CMOS NEGATİF EMPEDANS DÖNÜŞTÜRÜCÜ (NIC) GERÇEKLEŞTİRİLMESİ

Erhan HANCIOĞLU¹

Ali Ümit KESKİN²

^{1,2}Yeditepe Üniversitesi Elektrik Mühendisliği Bölümü
34755, Kayışdağı İstanbul

¹e-posta: ehancioglu@yahoo.com

²e-posta: auk@e-kolay.net

Anahtar sözcükler: NIC Devreleri, Negatif Direnç, Osilatör

ABSTRACT

A novel CMOS negative impedance converter (NIC) circuit is presented. This configuration is based on a cascade of current and voltage followers with unity gains. The circuit simulations show that the NIC has a wide band impedance scaling property, and is suitable for realizing high-negative-valued passive components in IC fabrication.

1. GİRİŞ

Negatif empedans dönüştürücü (NIC) devreleri sinyal işlemede kullanılan vazgeçilmez yapı taşlarıdır. Empedans uyumu için istenmeyen yüklerin kaldırılmasında, bir endüktansın yada rezonans devresinin değer katsayısını iyileştirmede veya bir osilatörün salınım şartını sağlamasına yardım etmek için kutuplarının ayarlanmasında kullanılırlar. Yakın zamanda, teorik olarak birim kazançlı hücreler (UGC) kullanılarak (gerilim ve akım takipçileri) NIC devrelerinin gerçekleştirilebileceği gösterilmiştir [1]. Bu devreler empedans ölçeklendirme özelliği sayesinde tüm devre üretiminde halen bir sorun olan büyük değerli negatif pasif elemanların tümleştirilmesinde sağladıkları yarardan dolayı önemlidirler.

Bu çalışmada UGC lerden oluşan CMOS yapıda bir NIC sunulmaktadır. Negatif direnç simülasyonu ve NIC devresi kullanılarak gerçekleştirilebilen osilatörün simülasyon sonuçları verilmiştir.

2. ÖNERİLEN DEVRELER

Akım takipçisi (CF) Şekil-1a'da görülen 2 uçlu bir devre elemanıdır ve tanım bağıntıları

$$I_o = I_i, V_i = 0 \quad (1)$$

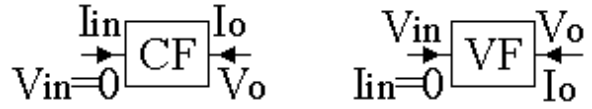
şeklinde.

Gerilim takipçisi (VF) devre elemanı Şekil-1b'de gösterilmiştir. Tanım bağıntıları

$$V_o = V_i, I_i = 0 \quad (2)$$

olarak verilmiştir.

Önerilen NIC devresi kaskad bağlı akım ve gerilim taşıyıcılardan oluşmaktadır (Şekil-2).

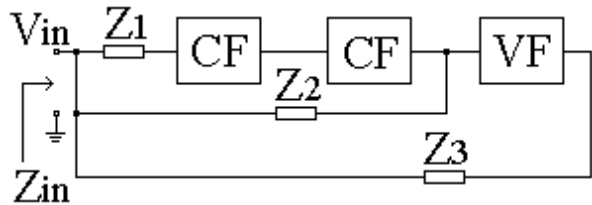


Şekil-1. a) Akım takipçisi,
b) Gerilim takipçisi sembolleri

NIC devresinin tasarım esasları [1] de açıklanmıştır. Devrenin giriş empedansı

$$Z_{in} = -Z_1 \cdot \frac{Z_3}{Z_2} \quad (3)$$

bağıntısıyla verilir.



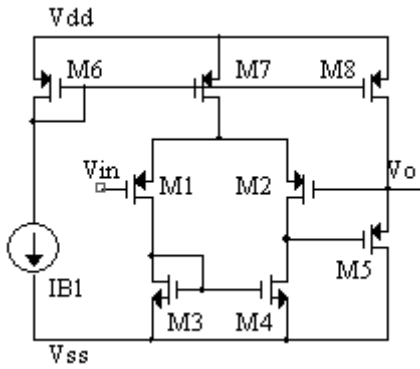
Şekil-2. UGC ler ile oluşturulan NIC

Tüm pasif komponentler direnç olduğunda, ölçeklenebilir negatif direnç elde edilir. Z_1 empedansı kondansatör olarak seçilirse ölçeklenebilir

negatif kondansatör, Z_2 empedansı kondansatör olarak seçilirse ölçülebilen negatif endüktans elde edilir.

2.1 GERİLİM TAKİPÇİSİ

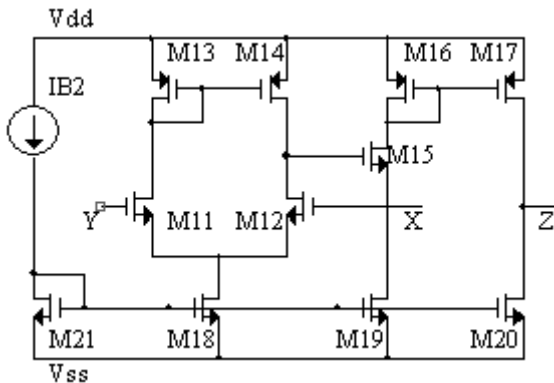
Gerilim takipçisi bir fark kuvvetlendiricisi (M1, M2, M3 ve M4) ve çıkıştan eviren girişe M5 geri besleme transistorundan oluşmaktadır. Bu geri besleme çıkış empedansının çok düşük olmasını sağlamaktadır. Kullanılan bu topoloji bir çok akım taşıyıcı devresinde kullanılan topoloji ile aynıdır. Buradaki tek fark, gerilim salınımını oldukça kısıtlayan gövde etkisinden kurtulmak için tüm nMOS ve pMOS transistorlar, pMOS ve nMOS transistorlar ile değiştirilmesidir. Şekil-3'te devrenin CMOS gerçekleştirilmesi görülmektedir.



Şekil-3. Gerilim takipçisi (VF)

2.2 AKIM TAKİPÇİSİ

Akım takipçisi (CF) olarak ikinci kuşak pozitif akım taşıyıcı (CCII+) kullanıldı [2]. Burada Surakamponorn CCII+ gerçekleştirilmesi [3] daha yüksek çıkış akımları almak için optimize edildi. Bu CCII+ gerçekleştirilmesi (M11, M12, M13 ve M14) transistorlarından oluşan gerilim takipçisi ile $V_Y = V_X$ gerilim takibini sağlamak ve (M16 ve M17) basit akım aynası ile $I_X = I_Z$ akım takibini sağlamaktadır. M15 transistoru X ucunun giriş direncini azaltmak için geri besleme amacıyla kullanılmıştır. Kullanılan devre Şekil-4'te görülmektedir.

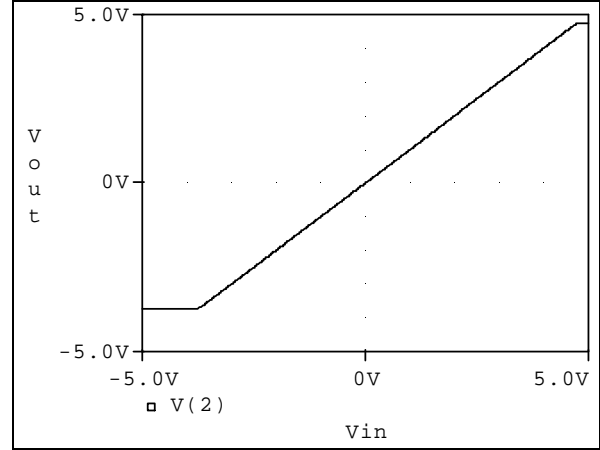


Şekil-4. İkinci nesil pozitif akım taşıyıcı (CF)

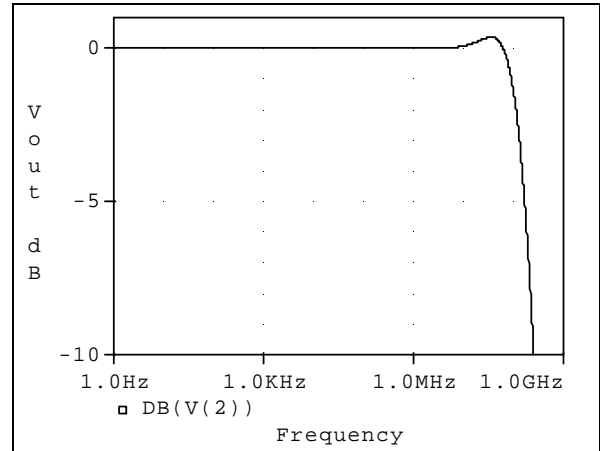
3. SİMÜLASYON SONUÇLARI

NIC devresinde kullanılan birim kazançlı gerilim ve akım takipçisi bloklarının simülasyon sonuçları Şekil-5-8'de verilmiştir.

Gerilim takipçisi için, doğrusal giriş gerilimi aralığı $-3.6V$ ve $+4.6V$ arasındadır. Devrenin -3dB bant genişliği 130MHz olarak bulunmuştur. Kullanılan geri besleme sayesinde çıkış direnci 2.5Ω olarak ölçülmüştür.

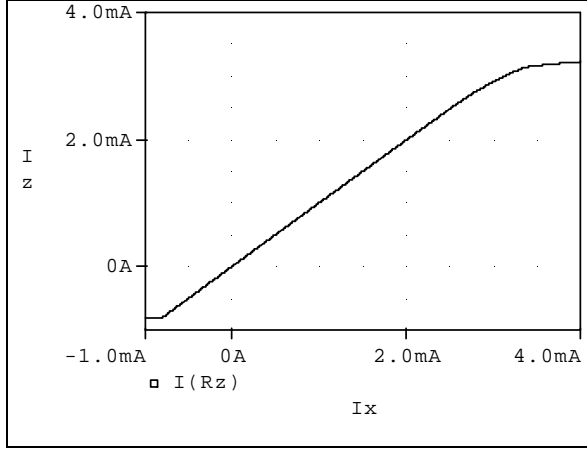


Şekil-5. Gerilim takipçisi gerilim salınımı

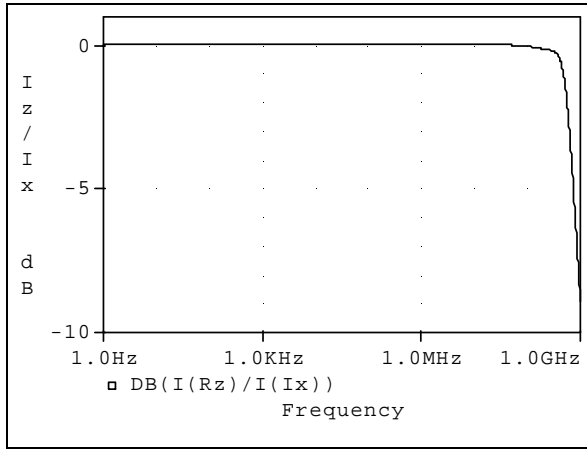


Şekil-6. Gerilim takipçisi frekans cevabı

Akım taşıyıcının doğrusal giriş akımı aralığı $-0.8mA$ ve $2.8mA$ arasındadır. Burada, -3dB bant genişliği 620MHz olarak bulunmuştur. X ucu ile toprak arasında görülen direnç 0.17Ω , Z ucu ile toprak arasında görülen direnç ise $335K\Omega$ olarak bulunmuştur.



Şekil-7. Akım takipçisi akım salınımı



Şekil-8. Akım takipçisi frekans cevabı

Kullanılan gerilim ve akım takipçilerinin transistor boyutları ve simülasyon için kullanılan $0.5\mu\text{m}$ n-kuyulu MIETEC proses parametreleri Tablo 1-3'de verilmiştir.

Tablo-1. Gerilim takipçisinin (Şekil 3) transistor oranları

Transistor	$W(\mu\text{m}) / L(\mu\text{m})$
M1, M2, M6, M7	5 / 1
M3, M4	100 / 1
M5	150 / 1
M8	225 / 1

Tablo-2. Akım takipçisinin (Şekil 4) transistor oranları

Transistor	$W(\mu\text{m}) / L(\mu\text{m})$
M11, M12	60 / 1
M13, M14	40 / 1
M15	100 / 1
M16, M17	50 / 1
M18	2 / 1
M19, M20	250 / 1
M21	2.5 / 1

Tablo-2. $0.5\mu\text{m}$ MIETEC

n-kuyulu proses parametreleri

```
.MODEL NT NMOS LEVEL=3
UO=460.5 TOX=1.0E-8 TPG=1 VTO=.62
JS=1.8E-6 XJ=.15E-6 RS=417 RSH=2.73
LD=0.04E-6 ETA=0 VMAX=130E3
NSUB=1.71E17 PB=.761 PHI=0.905
THETA=0.129 GAMMA=0.69 KAPPA=0.1
AF=1 WD=.11E-6 CJ=76.4E-5 MJ=0.357
CJSW=5.68E-10 MJSW=.302 CGSO=1.38E-10
CGDO=1.38E-10 CGBO=3.45E-10
KF=3.07E-28 DELTA=0.42 NFS=1.2E11
```

```
.MODEL PT PMOS LEVEL=3
UO=100 TOX=1E-8 TPG=1 VTO=-.58
JS=.38E-6 XJ=0.1E-6 RS=886 RSH=1.81
LD=0.03E-6 ETA=0 VMAX=113E3
NSUB=2.08E17 PB=.911 PHI=0.905
THETA=0.120 GAMMA=0.76 KAPPA=2
AF=1 WD=.14E-6 CJ=85E-5 MJ=0.429
CJSW=4.67E-10 MJSW=.631 CGSO=1.38E-10
CGDO=1.38E-10 CGBO=3.45E-10
KF=1.08E-29 DELTA=0.81 NFS=0.52E11
```

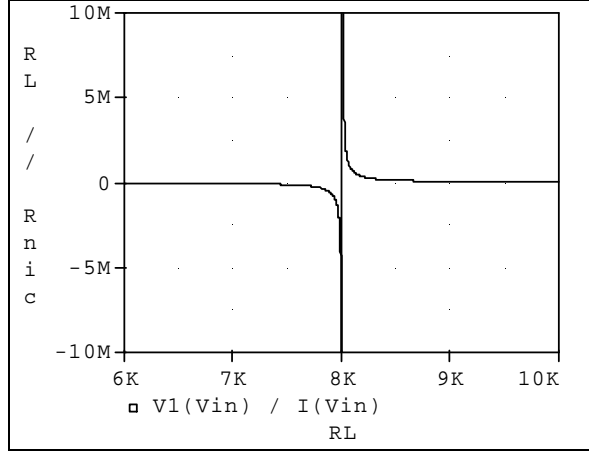
NIC devresini $-8K\Omega$ değerine ayarlandı ve simülasyon ile doğrulamak için devreye paralel bir R_L direnci bağlandı. Daha sonra bu R_L direncinin değeri $6K\Omega \sim 10K\Omega$ aralığında taratıldı. Şekil-9'da açıkça görüleceği üzere, R_L ve R_{NIC} ten oluşan eşdeğer direnç, $R_L = 8K\Omega$ değerini aldığımda sıfır olmaktadır. Buradan $R_{NIC} = -8K\Omega$ olduğu anlaşılmaktadır.

Bu simülasyon için kullanılan direnç değerleri $R_1 = 14.425K\Omega$, $R_2 = 4K\Omega$, $R_3 = 2K\Omega$ ve giriş gerilimi $V_{in} = 2V$ olarak belirlenmiştir. Kullanılan besleme gerilimleri $V_{DD} = -V_{SS} = 5V$ ve kutuplama akımları $I_{B1} = 25\mu A$ ve $I_{B2} = 50\mu A$ olarak seçilmiştir.

Negatif direnç devresi kurulurken kullanılan direnç değerleri aşağıdaki bağıntılar göz önüne alınarak seçilmelidir.

$$I_{R3} = I_{R2} \frac{R_2}{R_3} \quad (4)$$

$$V_{VF} = V_{in} \left(1 + \frac{R_2}{R_1} \right) \quad (5)$$



Şekil-9. Negatif direncin gerçekleştirilmesi ($-8K\Omega$)

3.1. OSİLATÖR GERÇEKLEMESİ

NIC devresi ile gerçekleştirilen osilatörün karakteristik denklemi $R_1 = Z_1$,

$Y_2 = 1/Z_2 = 1/R_2 + sC_2$, and $Z_3 = R_3 + 1/sC_3$ için

$$s^2 + \left(\frac{1}{R_3 C_3} + \frac{1}{R_2 C_2} - \frac{R_i}{R_1 R_3 C_2} \right) + \frac{1}{R_2 C_2 R_3 C_3} = 0$$

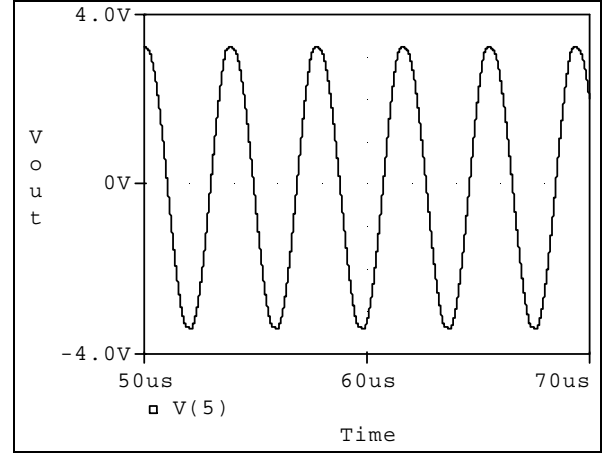
şeklinde dir. $R_i = R_1$ olarak seçildiğinde osilasyon şartı $R_2 = 2R_3$, $C_2 = C_3/2$ dir. Bu durumda $R = R_3$, $C = C_3$ olmak üzere osilasyon frekansı

$$f_0 = \frac{1}{2\pi RC} \quad (6)$$

ile bulunur. Osilasyonların genliği frekanstan bağımsız olarak $R_i = R_1$ ile ayarlanabilir.

Şekil-10 osilatörün çıkış işaretini göstermektedir. Burada kullanılan eleman değerleri $R_i = 10K\Omega$, $R_1 = 9K\Omega$, $R_2 = 12.73K\Omega$, $R_3 = 6.37K\Omega$, $C_2 = 50pF$, $C_3 = 100pF$ olarak belirlenmiştir ve

osilasyon frekansı 250KHz olarak ölçülmüştür. İşaretin genliği $6.64V_{PP}$ olarak bulunmuştur.



Şekil-10. NIC tabanlı osilatörün simülasyon sonuçları

4. SONUÇ

Bu çalışmada, CMOS olarak gerçekleştirilen birim kazançlı hücreler ile oluşturulan empedans ölçekleme özelliğine sahip NIC devresi gerçekleştirilmiştir. Sunulan devrenin özellikle tüm devre üretiminde yüksek değerli pasif komponent (R, L, C) benzetiminde ve osilatör sentezinde faydalı olacağı düşünülmektedir.

KAYNAKLAR

- [1] Ali Ümit Keskin, Ali Toker, A NIC with Impedance Scaling Properties Using Unity Gain Cells, ANALOG INTEGRATED CIRCUITS AND SIGNAL PROCESSING, Kluwer Academic Publishers, In press, Prepublication Date: 02/19/2004.
- [2] A. Sedra and K. C. Smith, A second-generation current conveyor and its applications, IEEE TRANSACTIONS ON CIRCUIT THEORY, vol. 17, 1970, pp. 132-134.
- [3] W. Surakampontrorn, V. Riewruja, K. Kumwachara, and K. Dejhan, Accurate CMOS-based current conveyors, IEEE TRANS. INSTRUMENTATION AND MEASUREMENT, vol. 40, 1991, pp. 699-702.