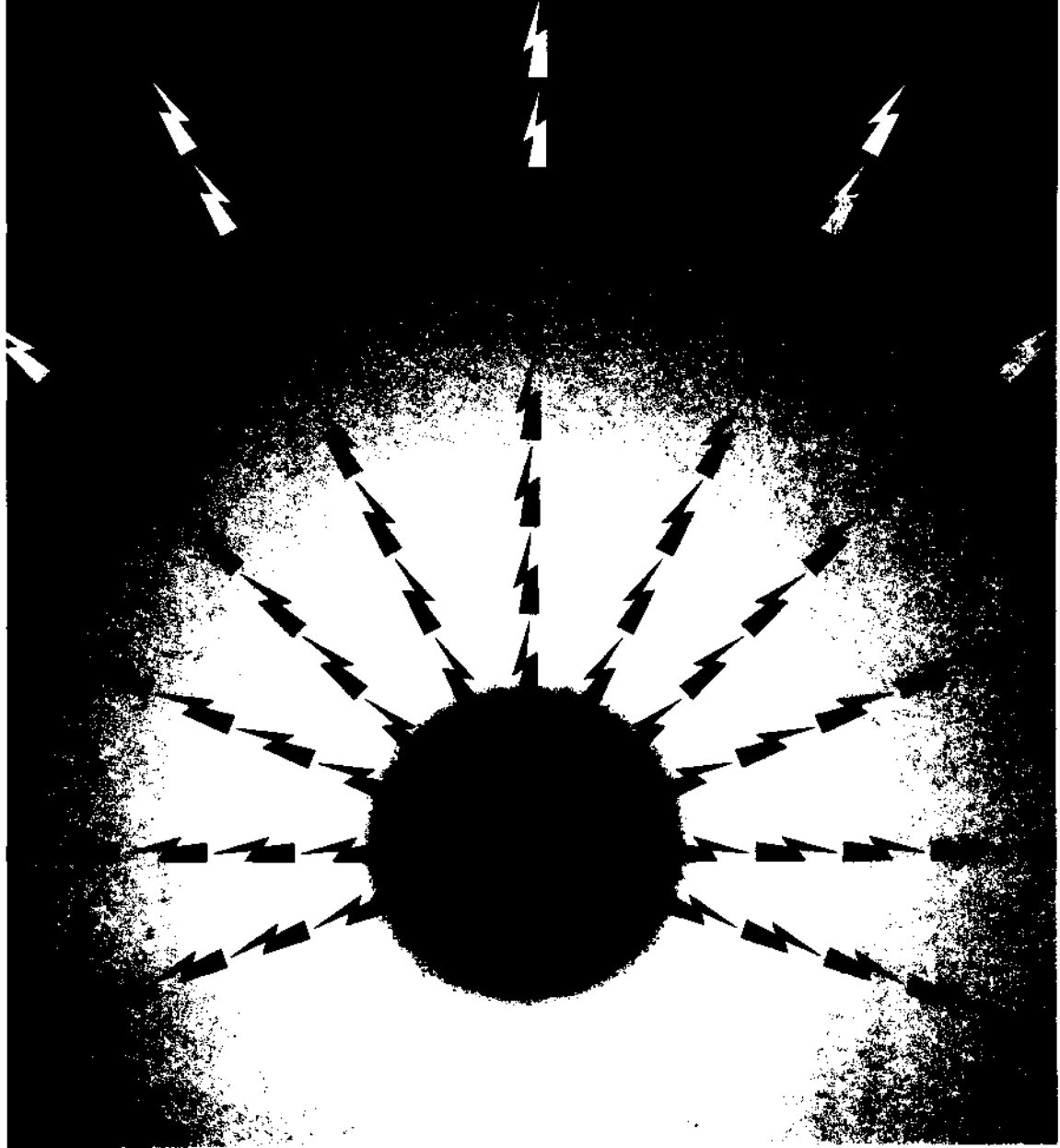


TMMOB ELEKTRİK MÜHENDİSLERİ ODASI

ELEKTRİK - ELEKTRONİK BİLGİSAYAR MÜHENDİSLİĞİ 7. ULUSAL KONGRESİ



TMMOB
ELEKTRİK MÜHENDİSLERİ ODASI
ANKARA ŞUBESİ



ODTÜ
ELEKTRİK -ELEKTRONİK
MÜHENDİSLİĞİ BÖLÜMÜ



TÜBİTAK

ÖNSÖZ

TBMMO Elektrik Mühendisleri Odası Elektrik-Elektronik-Bilgisayar Mühendisliği 7. Ulusal Kongresini ve Sergisini Orta Doğu Teknik Üniversitesi'nde gerçekleştirmiş olmaktan onur ve sevinç duymaktayız. Üniversite olarak kongreye ikinci kez evsahipliği yapmamız bizi fazlasıyla mutlu etmiştir, ama mutluluğumuz asıl geçen süre içinde Odamızın, meslek yaşamımızın ve Üniversitemizin ne kadar gelişmiş olduğunu gözlemekten kaynaklanmaktadır.

Gerçekten de ilgi alanlarımızın çeşitlenmesi, bu alanlarda belli bir beceriye ulaşılmış olması, eskiden güçlü olduğumuz dallarda da gücümüzün sürmesi Elektrik-Elektronik ve Bilgisayar Mühendislerimizin ülke genelinde giderek daha fazla söz sahibi olmaları olgusunu yaratmaktadır. Bireysel başarılarımızın kurumlanmızı da ülke ekonomisi ve gelişmesi bakımından güçlendirmekte olduğu açıktır. Nitekim bu sektörlerde faaliyet gösteren kuruluş sayısı hızla artmaktadır. Bu sayısal gelişmenin nitelik bakımından da aynı hızla sürdüğünü görmek sevindiricidir. Kongremiz ve sergimiz bunun en somut kanıtını oluşturmaktadır.

2000Mİ yılların Türkiye'sinin ihtiyaçlarını yakahyabilmek için daha çok şeyler yapılması gerekmektedir. Endüstri-Eğitim Kurumlan ve Meslek Odaları arasındaki iletişim ve karşılıklı etkileşimi güçlendirmek gerekmektedir. Bu geçmişe oranla daha sevindirici bir düzeyde sürüyor da olsa henüz gelişmiş ülkelerdeki başarılı örneklerin uzağındadır. Önümüzdeki yularda bu konuda daha fazla çabaya ihtiyaç vardır.

Tüm katılımcılara Kongre ve Sergimize vermiş oldukları güç için teşekkür ediyorum. Sizleri Üniversitemizde görmenin kıvancıyla selamlıyor saygılarımı sunuyorum.

Prof. Dr. Fatik Canatan
Yürütme Kurulu Başkanı

ELEKTRİK-ELEKTRONİK-BİLGİSAYAR MÜHENDİSLİĞİ
7. ULUSAL KONGRESİ

YÜRÜTME KURULU

Fatih CANATAN (Başkan, ODTÜ)

M. Mete BULUT (ODTÜ)
Cengiz BEŞİKÇİ (ODTÜ)
Gönül SAYAN (ODTÜ)
Cemil ARIKAN (TÜBİTAK)
M. Hacim KAMOY (ASELSAN)
Hüseyin ARABUL (BARMEK)
Aydın GÜRPINAR (ENERSİS)

M. Asım RASAN (EMO)
Cengiz GÖLTAŞ (EMO)
H. Ali YİĞİT (EMO)
Kubilay ÖZBEK (EMO)
M. Sıtkı Çiğdem (EMO)
Funda BAŞARAN (EMO)
Mustafa ÖZTÜRK (EMO)

EDİTÖRLER

Fatih CANATAN

Mehmet Mete BULUT

Darlington Kompozit Tranzistorun Negatif Giriş Direnci Bölgesi

Ali TOKER

İT.Ü. Elektrik-Elektronik Fakültesi , Elektronik ve Haberleşme Müh. Bölümü , 80626 Maslak .istanbul.

ABSTRACT

İn this work. the high frequency properties of Darlington composite transistor (DCT) has been studied and the behaviour of short current gain and input impedance at these frequencies has been investigated.

As expected, the transistor which determines the cut-off frequency of the DCT is the transistor with the lower cut-off frequency. On the other hand, the dependence of the input impedance on frequency is interesting. The real part of the input impedance is negative in a frequency range, where a special condition is satisfied. It is shown that, this negative resistance region disappears with increasing the load resistance. To increase the output voltage level the load resistance must be also increased, which causes a cancelation of the negative resistance region. To obtain a sufficient output voltage level, a common base stage is cascaded to the output of the DCT.

The newly obtained structure can be called as Darlington cascode circuit. The input impedance is practically independent of the load resistance at the output of the common base stage. The circuit is suitable to be used as an oscillator in the negative resistance region.

In this work. the results given above were derived theoretically. the validity of the results was investigated on a circuit example using SPICE simulations by changing several parameters and they have been proven experimentally.

1. GİRİŞ

Gerek Darlington kompozit tranzistor, gerekse eşlenik kompozit tranzistorun yüksek frekans özellikleri incelendiğinde , heriki tip yapının ortak bazlı akım kazançları a'nın frekansla değişimleri incelendiğinde belli bir frekans bölgesinde $|a(f)| > 1$ şartını sağladıkları sonucuna ulaşılır. Bu durum Stepowicz ve Janke tarafından etraflıca incelenmiştir [1],[2]. Bu çalışmalarda yukarıda belirtilen şartın tranzistor parametrelerine ne şekilde bağlı olduğu da irdelenmiş durumdadır. Aynı yıllarda Kachala ve Gorokhov Darlington kompozit tranzistorun statik özellikleri ile darbe devrelerindeki konum değiştirme karakteristikleri hakkında çalışmalar yapmışlar [3],[4] , daha sonra da Gupta ve Singh bu tür yapıların kazanç giriş ve çıkış empedanslarını. toplu parametrelere

eşdeğerlerini, stabilite özelliklerini sistematik olarak ele almışlardır [5],[6],[7],[8], [9],[10].

2.DARLİNGTON TRANZİSTORUN KISA DEVRE AKIM KAZANCI VE GİRİŞ EMPEDANSI

Darlington tranzistorun eşdeğeri olarak karma-7: küçük işaret modeli kullanılırsa , emetör montajında çıkış değişken işaretler bakımından kısa devre iken toplam akım kazancının frekansa bağlı ifadesi

$$\beta(f) = \frac{\beta_1}{1 + j\frac{\omega}{\omega_{\beta 1}}} + \frac{\beta_2}{1 + j\frac{\omega}{\omega_{\beta 2}}} + \frac{\beta_1 \beta_2}{\left(1 + j\frac{\omega}{\omega_{\beta 1}}\right) \left(1 + j\frac{\omega}{\omega_{\beta 2}}\right)} \quad (1)$$

olarak elde edilir [11]. Bu bağıntı yardımıyla Darlington tranzistorun kısa devre akım kazancının modül ve fazının frekansa bağımlılığı irdelenebilir. Sürücü tranzistor T1, çıkıştaki akımın büyük kısmını taşıyan tranzistor T2 olarak isimlendirilmiş olup $\omega_{\beta 1}$ ve $\omega_{\beta 2}$ T1 ve T2'nin akım kazançlarının dairesel kesim frekansları ,yani alçak frekanslardaki değerlerinin $1/\sqrt{2}$ 'sine düştüğü frekanslar olup . «» ise Darlington tranzistorun dairesel kesim frekansıdır Darlington tranzistorun kesim frekans f_{lc} :

$$\begin{aligned} \text{a) } f_{lc} &< f_{\beta 2} \text{ ise } f_{lc} \approx \frac{1}{\sqrt{2}} f_{\beta 1} \\ \text{b) } f_{\beta 2} &< f_{lc} < f_{\beta 1} \text{ ise } f_{lc} \approx \frac{1}{\sqrt{2}} f_{\beta 2} \\ \text{c) } f_{\beta 1} &= f_{\beta 2} \text{ ise } f_{lc} = \frac{1}{\sqrt{2}} f_{\beta 1} \end{aligned} \quad (2)$$

şeklinde basitleştirilebilir.

Diğer taraftan devrenin aynı şartlarda giriş empedansı analiz edildiğinde

$$Z_{in} = r_{be1} + r_{be2} \left[1 + \frac{\beta_1}{1 + j\frac{\omega}{\omega_{\beta 1}}} \right] + \frac{r_{e1}}{1 + j\frac{\omega}{\omega_{\beta 1}}} + \frac{r_{e2}}{1 + j\frac{\omega}{\omega_{\beta 2}}} \left[1 + \frac{\beta_2}{1 + j\frac{\omega}{\omega_{\beta 2}}} \right] \quad (3)$$

olarak elde edilir. Burada r_{be} :baz gövde direnci. $r_e = [3r_e]$ ortak emetörlü tranzistor giriş direnci,

$\omega_{\beta} = \frac{1}{(C_{b'e} + C_{b'o})r_e}$ akım kazancı dairesel kesim

frenkansıdır. $W/CJ|_{>10}$ şartını sağlayan frekans bölgesinde (3) bağıntısı basitleştirilerek

$$Z_m \approx r_{bb1} + r_{bb2} - \frac{\omega_{\beta 1} \omega_{\beta 2}}{\omega^2} \beta_1 r_{\pi 2} + j \frac{\omega_{\beta 1}}{\omega} \left[\beta_1 r_{bb2} + r_{e1} + r_{\pi 2} \right] \quad (4)$$

elde edilir.

Bu bağıntının reel kısmı enteresandır ve dikkatlice incelendiğinde belli koşullar sağlandığında negatif de olabileceği anlaşılır. (4) bağıntısından

$$\text{Re}\{Z_m\} = r_{bb1} + r_{bb2} - \frac{\omega_{\beta 1} \omega_{\beta 2}}{\omega^2} \beta_1 r_{\pi 2} \quad (5)$$

olduğu görülmektedir. Bu bağıntıda

$$\frac{\omega_{\beta 1} \omega_{\beta 2}}{\omega^2} \beta_1 r_{\pi 2} > (r_{bb1} + r_{bb2}) \quad (6)$$

şartının sağlandığı frekans bölgesinde ortak emetörlü Darlington kompozit tranzistorun giriş empedansının reel kısmı negatif olur.

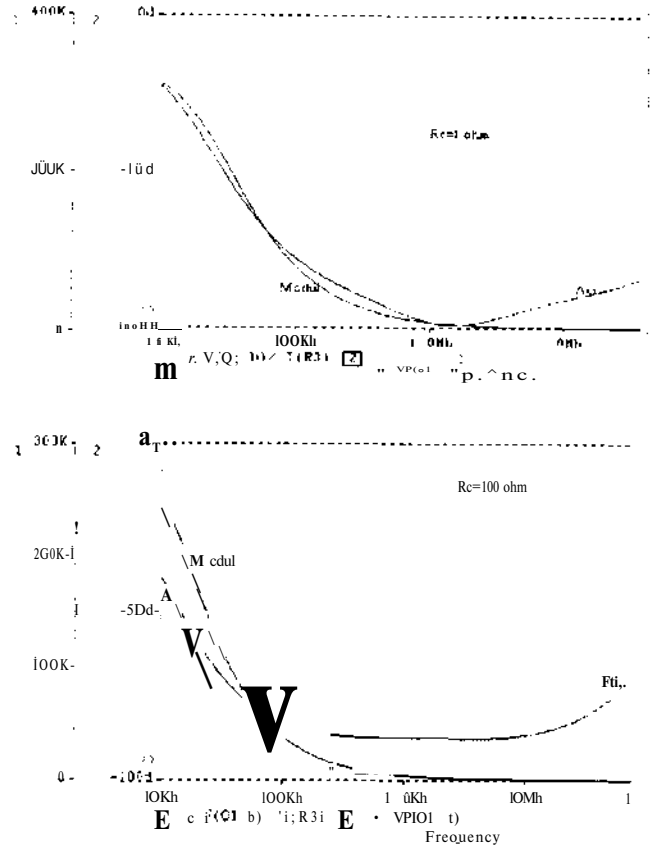
Bu çalışmada çeşitli tranzistorlar örnek alınarak giriş empedansının reel kısmının negatif olduğu bölgenin hangi parametrelere bağlı olduğu SPICE simülasyonları ile incelenmiş ve yapının bu özelliğinden yararlanılma yolları araştırılmıştır.

3. NEGATİF GİRİŞ DİRENCİNİN YÜK DİRENCİNE (KAZANCA) BAĞIMLILIĞI

(4),(5),(6) bağıntılarından çıkışı değişken işaretler bakımından kısa devre olan Darlington tranzistorun giriş direncinin negatif olma koşulları ve bölgesi elde edilebilir. Buna karşılık devrenin kazanç sağlaması için kolektöre seri bir yük direnci bağlanarak değeri artırıldığında bu bölgenin ortadan kalktığı yapılan sayısal analizlerde açıkça görülmektedir (Şekil-1)

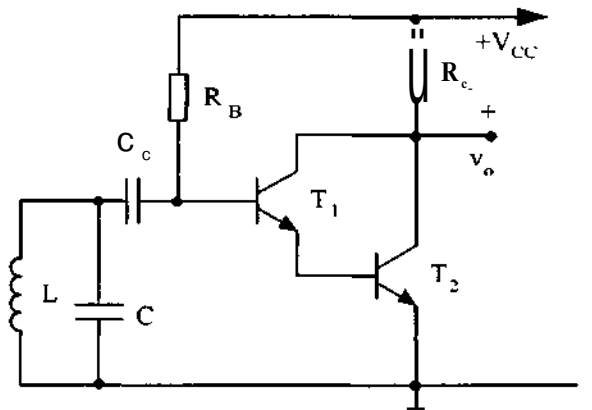
Şekil-1 deki sağdaki grafik $R_c=1$ ohm için giriş empedansının modül ve açısının frekansla değişimini vermektedir. Açının -90 dereceden daha büyük olduğu frekans bölgesi giriş direncinin negatif olduğu bölge olup, böyle bir bölgenin $R_c=100$ ohm için mevcut olmadığı sağdaki grafikten anlaşılmaktadır.

Diğer taraftan Darlington tranzistorun negatif giriş direncinden yararlanarak işaret üretmek, yani osilatör gerçekleştirmenin mümkün olduğu göz önünde tutularak, yukarıda sözü edilen problemin çözülmesi gerekir.



Şekil-1: Giriş empedansının değişik yük dirençleri için frekansa bağımlılığı

Halbuki artan yük direnci ,yani artan kazançla Miller olayına bağlı olarak negatif direnç bölgesi ortadan kalkmaktadır, O halde Şekil-2 deki klasik Darlington tranzistorlu kuvvetlendirici ile bir rezonans devresinin kaybını telafi ederek işaret üretmek de olanaksız hale gelecektir. Bu duruma çözüm getirmek üzere yeni bir yapı bir sonraki bölümde teklif edilmektedir.

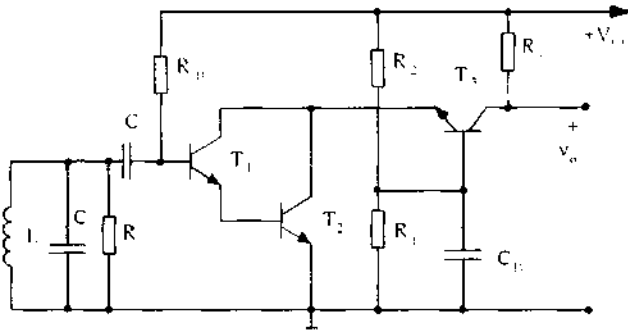


Şekil-2 : Darlington tranzistorlu negatif direnç osilatörü

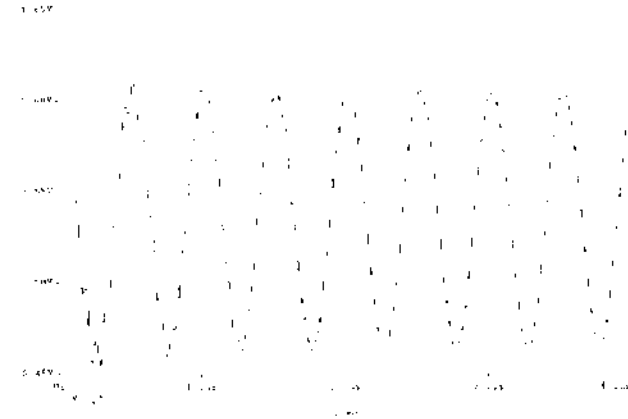
4.NEGATİF DİRENÇ OSİLATÖRÜNÜN KAZANÇTAN BAĞIMSIZ KILINMASI

Yukarıda elde edilen sonuçlar , kazancı, osilasyon şartını etkilemeden artırmak için Darlington tranzistorlu katın çıkışına . giriş direnci çok küçük , gerilim kazancı büyük bir katın kaskat bağlanması gerekliliğini ortaya koymaktadır. Böyle bir kat kolaylıkla ortak bazlı bir tranzistorla gerçekleştirilebilir. Şekil-3 de görülen böyle bir devre , aynı zaman da Darlington tranzistorlu kaskot devre olarak da anılabilir. Bu devrenin giriş empedansı pratik olarak yük direncinden bağımsız olduğu için . çok geniş bir kazanç aralığında negatif direnç osilatörü yapmaya elverişli olmaktadır.

2N2222 tranzistorları ile gerçekleştirilen bir örnek devre bilgisayar ortamında analiz edilmiş ve devrenin çıkış işaretinin zamana göre değişimi Şekil -4 de verilmiştir. Aynı devre deneysel olarak da gerçekleştirilerek sonuçların simülasyon sonuçlarına uyumluluğu denetlenmiştir.



Şekil-3 : Darlington-kaskot devre ile gerçekleştirilen negatif direnç osilatörü



Şekil-4 : Şekil-3 deki osilatörün çıkış işaretinin zamanla değişimi (SPICE analizi)

Yukarıdaki örnekte $L=50(\mu\text{H})$, $C=100\text{pF}$. $R=25\text{K}$, $R_B=47\text{M}$. $R_1=R_2=22\text{K}$ ve $R_C=500$ ohm için $I_C=2,925\text{mA}$ çalışma akımında yapılan SPICE analizi

sonucu Şekil-4 de görülmektedir. Devre bu haliyle yaklaşık 2MHz'lik ve tepe değeri 70mV'luk bir sinüsoidal işaret üretmektedir. Daha büyük genlikli işaretler besleme gerilimi değeri ile birlikte tranzistorların kutuplama akımları veya yük direncinin değeri artırılarak kolayca elde edilebilir. Elde edilen simülasyon sonuçları deneysel sonuçlarla teyit edilmiştir.

Rezonans devresinin amortismanı uygun ayarlandığında oldukça az distorsiyonlu bir işaret elde edilebildiği gibi , devrenin çalışma ilkesine bağlı olarak kazanç kontrolü da gereksiz olmaktadır.

4. SONUÇLAR

Darlington kompozit tranzistorun özellikleri için yapılan çalışmaların irdelenmesi sonucunda , bu devrenin emetör montajında kısa devre giriş empedansının reel kısmının negatif olduğu bölge ve bölgenin idamesi için gerekli şartlar irdelenmiş ve çıkışa bağlanan yük direncinin bu bölgeyi ortadan kaldırdığı gösterilmiştir. Bu durum Darlington tranzistorun negatif direnç osilatörü gerçekleştirme imkanını ortadan kaldırdığı için . çözüm olarak çıkışa kaskat bir ortak bazlı devre bağlanması önerilmiştir.

Bu şekilde giriş direnci çok küçük . gerilim kazancı büyük ortak bazlı devrenin çıkış tarafına kaskat bağlanması ile, bir nevi Darlington girişli kaskot devre yapısı önerilmektedir. Belli bir frekans aralığında giriş direnci negatif olan bu yeni yapının en önemli avantajı, giriş empedansının yük direncinden . yani devrenin toplam gerilim kazancından da bağımsız olmasıdır.

Devre yapısı dikkatlice incelendiğinde, rezonans devresi için gerekli bağlantı ucunun dışarıya alınması koşulu ile devre herhangi bir bipolar tümdevre prosesi ile son derece küçük bir alanda gerçekleştirilerek sinüsoidal işaret üretmek açısından da çok uygun bir yapı arzietmekte olup değişik amaçlar için kullanılabilir.

KAYNAKLAR:

1. Stepowicz,W.J. "Frequency Properties of a Darlington Composite Transistor" Int. Journal of Electronics, Vol.35 , No:4 , pp.507-512 ,1973.
2. Janke.W. and Stepowicz,W.J. "Frequency Performance of a Complementary Composite Transistor" AEÜ . Band 29, Heft 11. pp.464-466 ,1975.
3. Kachala.N.N. and Gorokhov,V.A. "Properties of the Static Characteristics of Composite Transistors" Radio Engineering, Vol.24 . No:7 ,pp.94-97 ,1969.

4. Gorokhov.V.A. and Kachala.N.N. "Compound Transistors in Pulse Circuits" Radio Engineering and Electronic Physics. Vol. 14, No: 8, 1969
5. Gupta.R.S. "Stability of the Darlington Composite Transistor" Int. Journal of Electronics Vol.26, No:2 , pp. 117-119, 1969.
6. Gupta.R.S. "Stability Factor of the Composite Transistor" Int. Journal of Electronics, Vol. 26, No:6. pp.533-536, 1969.
7. Singh.A. "Resistance Parameters of Composite Transistors"" Int. Journal of Electronics , Vol.27, No:6 , pp.597-600, 1969.
8. Gupta.R.S. "Amplifier Characteristics of the Super-alpha Composite Transistor" Int. Journal of Electronics , Vol. 28, No:1 , pp.95-100, 1970.
9. Gupta.R.S. "Amplifier Characteristics of Darlington Composite Transistor" Int. Journal of Electronics. Vol. 28. No:3 . pp.237-243. 1970.
10. SinghA. "Characteristics of the Composite Transistors" Int. Journal of Electronics Vol.30, No:3, pp.281-286, 1971.
11. Ammar.A."Super-alpha Composite Transistor HF Equivalent Circuit Analysis" Int. Journal of Electronics . Vol.42 , No:4, pp.339-343, 1977.

STANDART CMOS TEKNOLOJİSİ İLE ÜRETİLEBİLEN ISILKÜME TİPİ KIZILÖTESİ DEDEKTÖRLER

Kongre konu başlığı : 15, Mikroelektronik

Zeynel OLGUN", Orhan AKAR", Haluk KÜLAH' ve Tayfun AKIN**

"Orta Doğu Teknik Üniversitesi, Elektrik ve Elektronik Mühendisliği Bölümü, 06531 - ANKARA

"TÜBİTAK-BİLTEN, Orta Doğu Teknik Üniversitesi, 06531 - ANKARA

ABSTRACT

This paper reports the development of a thermopile type infrared detector using silicon micromachining on fabricated and bonded chips. The thermopile is obtained by series connection of thermocouples, which are made of n-poly/p-active layers that are available in any CMOS process. P*-active layers are placed in n-well regions, which are protected from etching by electrochemical etch-stop technique in a TMAH solution. The characterization results show that Seebeck coefficients of the n-poly and p*-active layers are -335 / .A/K and 450 / .tV/K, respectively. Tests show that a cantilever type thermopile with 21 thermocouples will result in responsivity and detectivity of 43 VAAZ and 1.06×10^7 (cm. \Hz)AA/. respectively, when n-well is present and 617 VAAZ and 1.5×10^8 (cm. \Hz)AA', respectively, when n-well is removed*

ÖNBİLGİ

Günümüzde kızılötesi dedektörler oldukça geniş bir kullanım alanına sahiptirler. özellikle endüstriyel süreç kontrol ve test aletlerinde, tıbbi ve askeri uygulamalarda kullanılan kızılötesi kameralarda, asansör ve muslukların anahtarlama kısımlarında ve alarm sistemlerinde kızılötesi dedektörler yaygın olarak kullanılmaktadır [1]. Kızılötesi ışınım, elektromanyetik ışınımın bir formu olup spektrumunda yaklaşık olarak 3×10^{11} Hz ile 4×10^{14} Hz frekansları arasında yayılmaktadır. Bir başka deyişle yayılım 075 um ile 1000 (im dalgaboyları arasındadır [1]. Bir ışınım dedektörü, dedektör üzerine gelen ışınımın ölçülebilir bir fiziksel büyüklüğe dönüştürüldüğü bir alettir. Kızılötesi ışınımın algılanması için ana olarak iki tür dedektör mevcuttur: Foton (kuantum) dedektörler ve ısı dedektörler. Foton dedektörlerde gelen kızılötesi fotonlar absorbe edilirler. Absorbe edilen fotonlar serbest yük taşıyıcıları oluşturarak dedektörün algılayıcı kısmının herhangi bir elektriksel özelliğinin değişmesine sebebiyet verirler. Bu süreç esnasında algılayıcı kısımda kayda değer bir ısı artışı olmaz [2]. Isıl dedektörlerde ise algılayıcı kısım tarafından absorbe edilen kızılötesi ışınım, algılayıcının sıcaklığının artmasına neden olur. Bu ısı değişimi, dedektörün algılanabilen herhangi bir özelliğinin değişmesine sebep olur [3], Sonuç olarak ısı dedektörler ile foton dedektörlerin algılama metodları arasındaki en önemli fark, ısı dedektörlerde yeni serbest yük taşıyıcılarının oluşturulmamasıdır.

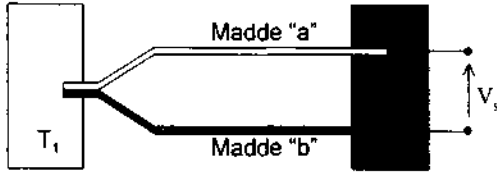
Isıl dedektörlerin foton dedektörlere göre bazı avantaj ve dezavantajları vardır. Foton dedektörler ısı dedektörlere göre görüntüyü daha hızlı tararlar. Bunun yanında foton dedektörlerde çözünürlük ve duyarlılık (sensitivity) daha yüksektir. Fakat ısı dedektörlerle kıyaslandığında, foton dedektörler çok daha pahalıdır. Ayrıca foton dedektörlerin kimi zaman sıvı azot sıcaklığına (77 K ya da -196 °C) varan ölçülerde soğutulmaları mecburiyeti, bu tip dedektörlerin günlük hayatta yaygın olarak kullanılmalarını zorlaştırmaktadır. Bu yüzden bazı uygulamalarda kızılötesi algılama için ısı dedektörler foton dedektörlere nazaran daha çok tercih edilmektedir. Isıl dedektörlerin önemli bir avantajı da, standart CMOS fabrikasyon süreçleriyle imal edilebilmelerinin mümkün olmasıdır.

Bu makalede herhangi bir standart CMOS teknolojisi ile üretilebilen ısılküme tipi kızılötesi dedektörler anlatılmıştır. Tasarımla ilgili detaylara girilmeden önce genel olarak ısılküme tipi ısı dedektörlerin yapısı ve çalışma prensipleri anlatılacaktır.

ISILKÜME TİPİ KIZILÖTESİ DEDEKTÖRLERİN YAPISI VE ÇALIŞMA PRENSİPLERİ

iki farklı maddeden oluşturulmuş bir eklem (junction) ısıtıldığı zaman, açık olan uçlarda Seebeck etkisinden dolayı bir termovoltaj (thermovoltaic) voltaj düşümü olur (bkz. Şekil 1) [2]. Bu voltaj kendiliğinden üretilen (self-generated) bir voltaj olup ayrıca dışarıdan herhangi bir eğilimleme devresine (biasing circuit) ihtiyaç duyulmamaktadır. Bu şekilde oluşturulmuş bir eklem "ısılıçift (thermocouple)" denir. Birden fazla ısılıçiftin bir algılama elemanına (responsive element) seri olarak bağlanmasıyla da "ısılküme (thermopile)" yapısı elde edilir. Tipik ısılıçift ve ısılküme yapıları Şekil 1 ve 2de gösterilmiştir. Şekil 1'de görüldüğü üzere, ısılıçift yapısında açık uçlar tarafında bir voltaj elde etmek için algılama elemanı tarafındaki eklem sıcaklığı (T_r), açık uçların sıcaklığından (T_o) farklı olmalıdır. Böyle bir durumda açık uçlar tarafında büyüklüğü $V_s = a_{ab} \cdot AT$ olan bir voltaj üretilir. Burada a_{ab} ($a_a - a_b$) "a" maddesinin "b" maddesine göre olan bağlı Seebeck katsayısı olup birimi V/K'dir (Volt/Kelvin). AT ise eklem ile açık uçlar arasındaki sıcaklık farkıdır ($T_r - T_o$). "N" tane ısılıçiftin peşpeşe bağlanmasıyla oluşturulmuş bir ısılkümede ise bu voltaj $N \cdot a_{ab} \cdot AT$ olup bir önceki değer "N" katıdır (bkz Şekil 2) [1] Görüldüğü üzere, ısılküme yapılarıyla dedektörün bulunduğu ortamdaki kızılötesi ışınımın yarattığı

sıcaklık değişimi (AT) kolaylıkla tespit edilebilmektedir. Burada algılama elemanı ve üzerindeki CMOS oksit katmanları kızılötesi ışınımı geçirip diğerlerini bloke ettiğinden, sıcaklık değişimini sağlayan esas faktör kızılötesi ışınımın miktarındaki değişimdir.



Şekil 1: Tipik bir ısıçift yapısı



Şekil 2: Tipik bir ısılküme yapısı

Bir ısılküme dedektör yapısının performansını esas olarak üç parametre belirler: Yanıtlama (R, responsivity), Gürültüye Eşdeğer Güç (NEP, Noise Equivalent Power), Algılama (D, detectivity). Yanıtlama, çıkış sinyalinin voltajının ($N_{a,ab} \cdot AT$), gelen ışınımsal giriş sinyalinin gücüne (radiant incident power) oranı olup birimi VAA/dır. Gürültüye eşdeğer güç, belirli bir band-aralığı ve algılama alanı için, gelen ışınımsal gücün çıkışta gürültü voltajının etkin değerine eşdeğer bir voltaj oluşturması için gerekli olan güce eşit olduğu güçtür [1]. Algılama ise, algılama alanı ve band aralığı ile gürültüye eşdeğer güç arasındaki ilişkiyi belirleyen bir parametredir ve algılama alanı ile band-aralığının kareköküyle doğru orantılı olup gürültüye eşdeğer güç ile ters orantılıdır. İyi bir ısılküme için yanıtlama ile algılama değerlerinin yüksek, gürültüye eşdeğer gücün düşük olması gerekir.

STANDART CMOS TEKNOLOJİLERİ İLE ÜRETİLEBİLEN ISILKÜME YAPILARI

Bugüne kadar standart CMOS teknolojilerinde bulunan değişik katmanlarla değişik ısılküme yapıları gerçekleştirilmiştir [4-7]. Bunların arasında üretiminin kolaylığından dolayı n-polisilikon/alüminyum ısıçiftlerden oluşturulmuş ısılküme yapıları oldukça popüler olmuşlardır [4,5]. Fakat alüminyum yerine p-tipi bir maddenin kullanılması, ısıçifti oluşturan maddeler arasındaki bağıl Seebeck katsayısını hemen hemen iki katına çıkarmaktadır. Bazı CMOS teknolojilerinde mevcut bulunan p-polisilikon ile bugüne kadar özellikle Baltes [6] tarafından n-polisilikon/p-polisilikon ısıçiftlerden oluşan ısılküme yapıları denenmiş ve başarılı sonuçlar alınmıştır. Fakat p-tipi polisilikon

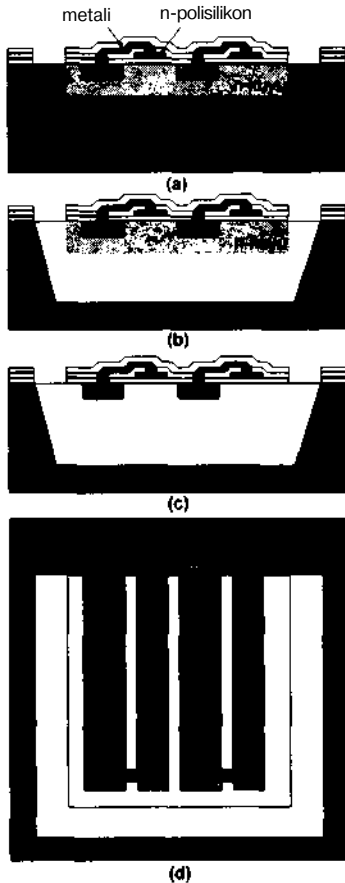
katmanı genel olarak standart CMOS entegre devre üretim teknolojilerinde pek bulunmadığı için, halihazırda mevcut bulunan CMOS süreç katmanları ile ısılküme yapıları tasarımı yönelik çalışmalar yapılmıştır [7]. Bu tip bir alternatif ısılkümede p-polisilikon yerine p⁺-difüzyon katmanı kullanılmıştır zira p⁺-difüzyon katmanı bütün standart CMOS süreçlerinde mevcut bulunmaktadır. Daha önce p⁺-difüzyon katmanı, Sarro [7] tarafından n-kuyu içinde alüminyum/p⁺-difüzyon katmanları kullanılarak oluşturulmuş ısıçift yapıları için kullanılmıştır. Bu tip ısıçiftlerde, alüminyumun Seebeck katsayısının düşüklüğünden dolayı, toplam Seebeck katsayısı açısından belirgin bir kazanç sağlanmamıştır. Fakat bundan daha da önemlisi, p⁺-difüzyonun içine gömüldüğü kalın n-kuyu katmanının yüksek derecede bir ısıl iletkenliğe sahip olmasıdır. Bu yüksek ısıl iletkenlik, üzerinde ısıçiftlerin de bulunduğu asılı yapının (suspended beam structure) toplam ısıl iletkenliğini arttırdığı için, dedektörün performansının düşük olmasına sebep olmuştur.

Bu makalede n-polisilikon/p⁺-difüzyon katmanları kullanılarak yapılmış yeni bir ısılküme dedektör yapısı anlatılmıştır [12]. Bu tip yapı sadece yüksek yanıtlama, Seebeck katsayısı ve algılama sağlamakla kalmayıp, aynı zamanda herhangi bir standart CMOS süreciyle de kolaylıkla imal edilebilmektedir.

N-POLİSİLİKON/P⁺-DİFÜZYON TİPİ ISILKÜME YAPISI VE AŞINDIRMA METODLARI

Şekil 3'de n-polisilikon/p⁺-difüzyon ısıçiftlerden yapılmış ısılküme yapısının kesit ve üstten görüntüsü gösterilmiştir. Böyle bir yapı herhangi bir CMOS süreci ile imal edilebilir ve paketlenmiş bir yonga (chip) haline getirilebilir. Isıl olarak izole edilmiş yapılar, önden taban aşındırma (front-side bulk-etching) ve elektrokimyasal aşındırma-durdurma (electrochemical etch-stop) metodlarının birlikte uygulanmasıyla elde edilir. Şekil 3 (a)'da herhangi bir CMOS sürecinde üretilmiş yonganın kesit görüntüsü görülmektedir. Şekil 3 (b)'de de n-kuyu altındaki p-taban aşındırıldıktan sonraki kesit görüntü gösterilmiştir. Aşındırma için yonga, güçlü ve yön bağımlı (anisotropic) bir baz olan tetra metil amonyum hidroksit (TMAH) çözeltisi içine daldırılmıştır. Burada n-kuyunun aşındırılmasının önüne geçmek için, yongaya TMAH çözeltisi ile aşındırma metoduyla birlikte elektrokimyasal aşındırma-durdurma metodu uygulanmıştır [8]. Böylelikle aşındırmanın kontrollü olması da sağlanmıştır. Paketlenmiş yonganın aşındırılması esnasında alüminyum bağlantılarının ve bağlantı noktalarının aşındırılmasının oldukça yavaş olması gerekmektedir. Bunu sağlamak için de TMAH çözeltisinin içine asit ve silikon pudrası ilave edilerek çözeltinin pH'ı düşürülmüş ve böylece alüminyumun aşındırılma hızı yavaşlatılmıştır [9]. N-kuyu altındaki p-tabanın aşındırılmasından sonra elde edilen yapı Şekil 3 (b)'de gösterilmiştir. Bu yapı, n-kuyunun p⁺-difüzyona göre ters eğilimlenmesiyle ısılküme olarak kullanılabilir.

Fakat n-kuyunun kalınlığının aşağı yukarı 3.5 μ m olması ve bu katmanın ısıl  ziletkenliđinin (thermal conductivity) yaklaşık olarak 156 W/m.K civarlarında olması, sıcak ve sođuk eklemler arasındaki sıcaklık farkının d ş k olmasına yol a ar ki bu da yanıtlanmanın d şmesine sebep olur. N-kuyu katmanının kalınlığının aşındırma ile azaltılması ve tercihan n-kuyunun tamamen aşındırılması, yanıtlama deđerini ve diđer performans parametrelerini olumlu y nde etkiler. P-taban aşındırıldıktan sonra yonga EDP (ethylene diamine pyrocatechol)  zeltisine daldırılarak p⁺-dif zyona zarar vermeden kısa s reli bir aşındırma ile n-kuyunun aşındırılması m mk n olmaktadır. Bunun dıőında, p⁺-dif zyonun katkılanma seviyesinin yeteri kadar y ksek olmadığı s relerde, p⁺-dif zyonun korunarak n-kuyu katmanının selektif olarak aşındırılması i in darbeli gerilim anodizasyon (pulsed potential anodization) tekniđi kullanılabilir [10].



Őekil 3: n-polisilikon/p⁺-dif zyon tipi ısılk me yapısının kesit ve  stten g r n ő  a) aşındırılmadan  nce, b) n-kuyuda aşındırılmanın durdurulmasından sonra, c) n-kuyunun EDP ile aşındırılmasından sonra, d)  stten g r n ő 

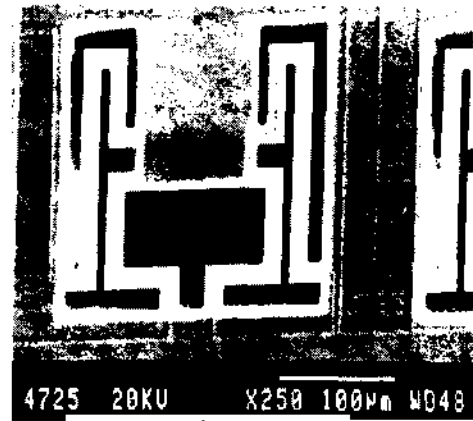
TEST VE KARAKTERİZASYON

Yukarıda a ıklanan kavramların testi ve deđiŐik CMOS katmanlarının ısıl parametrelerinin hesaplanması i in bir serim (layout) hazırlanmıŐtır. Bu serim i in ORBIT HP 1.2 μ m s reci kullanılmıŐtır.

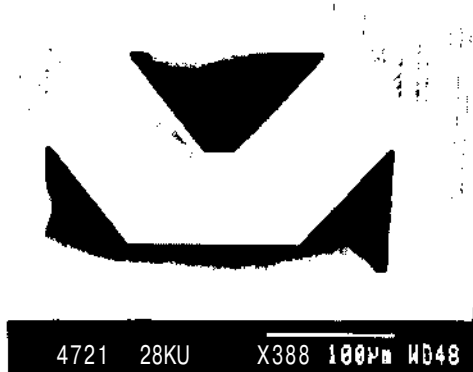
Serimde, deđiŐik ısılk me yapıları ve [5] ile [11]'dekine benzer test yapıları bulunmaktadır. Bu test yapıları ile deđiŐik katmanların termal  ziletkenlik (K) ve Seebeck katsayılarının (a)  l mleri ama lanmıŐtır.

Polisilikon katmanının diren -sıcaklık deđiŐimi katsayısı (TCR, Temperature Coefficient of Resistor) elektrokimyasal aşındırma durdurma metodu ile elde edilmiŐ ve termal olarak yalıtılmıŐ bir diyot yapısı ile  l lm Őt r [8]. Bu diyot yapısının  zerine ısıtma ve  l me ama lı iki tane polisilikon diren  yerleŐtirilmiŐtir. ısıtıcı diren  ile diyot ve  l m direnci ısıtılmıŐ,  l m direncindeki sıcaklık diyot ile  l lm Őt r. Bu test ile, polisilikon katmanının TCR deđeri $2.1 \times 10^{-3} \text{ K}^{-1}$ olarak  l lm Őt r. Polisilikon katmanının TCR deđerinin bulunmasından sonra deđiŐik katmanların ısıl tabaka diren leri ve Seebeck katsayıları  l lm Őt r.

Őekil 4'te ORBIT HP 1.2 μ m teknolojisindeki n-polisilikon katmanının ısıl tabaka direncinin  l m  i in tasarlanan test yapısının taramalı elektron mikroskobu g r nt s  g sterilmiŐtir. Bu yapı ile n-polisilikon katmanının ısıl iletkenliđi 12300 K/W olarak  l lm Őt r. Bu deđer, 1 μ m kalınlıđındaki n-polisilikon katmanı i in ısıl  ziletkenlik deđerini 76 W/m.K olarak vermektedir. Benzer bir yapıyla da aynı katmanın Seebeck katsayısı -335 μ V/K olarak hesaplanmıŐtır.



Őekil 4: n-polisilikon katmanının ısıl  ziletkenliđinin  l mleri i in tasarlanmış bir test yapısının taramalı elektron mikroskobu g r nt s .



Őekil 5: iki-kollu aslı-yapı tipinde bir ısılk me yapısının taramalı elektron mikroskobu g r nt s 

Şekil 5'te n-polisilikon/p⁺-difüzyon ısı çiftlerinden oluşmuş iki-kollu asılı-yapı tipinde bir ısı kütüme yapısının taramalı elektron mikroskobu görüntüsü gösterilmiştir. Bu yapıda her iki kolda 10'ar tane olmak üzere toplam 20 tane ısı çifti bulunmaktadır. Isı kütüme etrafındaki siyah renkli bölgeler aşındırılmış bölgeler olup ısı kütümenin altına doğru uzanmaktadır.

Gizlilikten ötürü ORBIT HP 1.2 (µm sürecindeki katmanların gerçek kalınlık ve katkılanma seviyeleri elde edilememiştir. Bu, diğer katmanların ısı parametrelerinin değerlerini bulma hususunda kesin bir sonuca varmamızı engelleyen önemli bir faktör olmuştur. Fakat benzer 1.2 (µm süreçlerindeki elde bulunan kalınlık ve katkılanma seviyelerinden faydalanılarak, ORBIT HP 1.2 (µm sürecindeki çeşitli katmanların ısı parametrelerinin ölçümü yönünde çalışmalar yapılmıştır.

Tablo 1'de ORBIT HP 1.2 µm sürecindeki değişik katmanların ölçülmüş ve hesaplanmış ısı parametre değerleri listelenmiştir. Burada, p⁺-difüzyon katmanının Seebeck katsayısı, [11]'de rapor edilen p-polisilikon katmanının Seebeck katsayısı ile kıyaslanabilir düzeydedir. Fakat daha önce de belirtildiği üzere, p-polisilikon katmanı genel olarak standart CMOS süreçlerinde bulunmamaktadır. Bundan dolayı, n-polisilikon/p⁺-difüzyon ısı çiftlerinden oluşmuş ısı kütüme yapıları, içinde p-polisilikon bulundurmayan pek çok standart CMOS süreciyle elde edilebilecek en iyi yapı olarak karşımıza çıkmaktadır. Bu yapının avantajlarını ortaya koyan bazı ısı kütüme yapıları üzerinde de çalışmalar yapılmaktadır.

Tablo 1: ORBIT HP 1.2 µm sürecindeki çeşitli katmanların ölçülmüş ve hesaplanmış elektriksel özdirenç (ρ), ısı iletkenlik (K), Seebeck katsayısı (α) ve tabaka direnç değerleri (R_k)

Katman	ρ (Q.cm)	K (W/mK)	α (HV/K)	R _k (Q/I)
npolisilikon	2.6x10 ⁻³	76	-335	24
p ⁺ -difüzyon	3.7x10 ⁻³	75	450	120
n ⁺ -difüzyon	2.1x10 ⁻³	-	-325	70

SONUÇLAR

Bu makalede, herhangi bir standart CMOS süreciyle elde edilebilen n-polisilikon/p⁺-difüzyon ısı çiftlerinden oluşmuş ısı kütüme yapıları anlatılmıştır. Isı kütüme yapıları, bağlantıları yapılmış ve paketlenmiş yongaların TMAH çözeltisi içinde sonradan aşındırma metodunun elektrokimyasal aşındırma-durdurma metoduyla birleştirilerek uygulanmasıyla elde edilmiştir. Bu yapı ile yüksek Seebeck katsayısı, algılama ve yanıtılma değerlerine ulaşabilmektedir. Bir test yongası ile, yaygın olarak kullanılan bir 1.2 µm CMOS sürecindeki katmanların ısı parametreleri ölçülmüştür. Test sonuçları ve hesaplamalar sonucunda n-polisilikon ve p⁺-difüzyon katmanlarının

Seebeck katsayıları -335 µV/K ve 450 µV/K olarak hesaplanmıştır. Bu, toplam olarak iki madde arasındaki bağıl Seebeck katsayısı değerinin 785 pV/K olduğunu göstermektedir. Testler sonucunda 21 ısı çiftten oluşmuş asılı yapı tipinde bir ısı kütüme yapısında n-kuyu alınmadan önce yanıtılma ve algılama değerleri yaklaşık olarak 43 V/V ve 1.06x10⁷ (cm.VHz)/AA/ değerlerindedir. Aynı değerler, n-kuyunun tamamen aşındırılması ile 617 V/V ve 1.5x10⁸ (cm.VHz)/AA/ seviyelerine çıkmaktadır.

TEŞEKKÜR

Bu çalışma, NATO istikrar için Bilim Programı (Science for Stability Programme) tarafından desteklenen ve kısa adı TU-MICROSYSTEMS olan projenin bir parçasıdır. Çalışma aynı zamanda NSF International Grant (REF: INT-9602182) programı tarafından Michigan Üniversitesi'nden Prof. Khalil NAJAFI ve ODTÜ'den Yrd. Doç. Dr. Tayfun AKIN'a AB.D.-Türkiye Ortak Araştırmaları çerçevesinde sağlanan yardım ile de desteklenmektedir.

KAYNAKÇA

- [1] R. Lenggenhager, "CMOS Thermoelectric Infrared Sensors," *Ph. D. Thesis*, Swiss Federal Institute of Technology (ETH), pp. 5-40, Zürich, Switzerland, 1994.
- [2] William D. Rogatto, Joseph S. Accetta, and David L. Shumaker, "Electro Optical Components," *The Infrared and Electro-Optical Systems Handbook*, Vol. 3, pp. 175-283, Ann Arbor, Michigan, USA, January, 1993.
- [3] Tudor E. Jenkins, "Optical Sensing Techniques and Signal Processing," University College of North Wales, pp. 19-72, Prentice Hall International, 1987.
- [4] A. D. Oliver, W. G. Baer, and K. D. Wise, "A Bulk Micromachined 1024-Element Uncooled Infrared Imager," *Digest, Int. Conf. on Solid-State Sensors & Actuators (TRANSDUCERS'95)*, pp. 636-639, Stockholm, Sweden, June, 1995.
- [5] H. Baltes and O. Paul, "Thermal Sensors Fabricated by CMOS and Micromachining," *Sensors & Materials*, Vol. 8, No.6, MYU Tokyo, pp.409-421, 1996.
- [6] R. Lenggenhager and H. Baltes, "Improved Thermoelectric Infrared Sensor Using Double Poly CMOS Technology," *Digest, Int. Conf. on Solid-State Sensors & Actuators (TRANSDUCERS'93)*, pp. 1008-1011, Yokohama, Japan, June, 1993.
- [7] A. W. Van Herwaarden, D. C. Van Duyn, B. W. Van Oudheusden, and P. M. Sarro, "Integrated Thermopile Sensors," *Sensors & Actuators*, A21-A23, pp. 621-630, 1989.
- [8] R. J. Reay, E. H. Klaassen, and G.T.A. Kovacs, "Thermally and Electrically Isolated Single Crystal Silicon Structures in CMOS Technology," *IEEE Electron Devices*, Vol. 15, No.10, pp. 399-401, October, 1994.
- [9] O. Tabata, "pH Controlled TMAH Etchants for Silicon Micromachining," *Digest, Int. Conf. on Solid-State Sensors & Actuators (TRANSDUCERS'95)*, pp. 83-86, Stockholm, Sweden, June, 1995.
- [10] S. S. Wang, V. M. McNeil, and M. A. Schmidt, "An Etch-Stop Utilizing Selective Etching of N-Type Silicon by Pulsed Potential Anodization," *J. of Microelectromechanical Systems*, Vol. 1, No.4, pp. 187-192, December, 1992.
- [11] O. Paul, M. Von Arx, and H. Baltes, "Process-Dependent Thermophysical Properties of CMOS IC Thin-Films," *Digest, Int. Conf. on Solid-State Sensors & Actuators (TRANSDUCERS'95)*, pp. 178-181, Stockholm, Sweden, June, 1995.
- [12] Z. Olgun, O. Akar, H. Kulaş ve T. Akın, "An Integrated Thermopile Structure with High Responsivity Using Any Standard CMOS Process," *Digest, Int. Conf. on Solid-State Sensors & Actuators (TRANSDUCERS'97)*, Chicago, USA., June 1997.

PtSi SCHOTTKY-BARIYER GECE-GÖRÜŞ DEDEKTÖRÜ VE CMOS ELEKTRONİK OKUMA DEVRESİ TASARIMI

Haluk KÜLAH * ve Tayfun AKIN ***

* Orta Doğu Teknik Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü
**TÜBİTAK-BİLTEN, Orta Doğu Teknik Üniversitesi

ABSTRACT

Infrared detectors become a very important tool for civil and military applications like process monitoring, missile seeking, and target recognition. Especially for military applications, detectors with high sensitivity, and high speed are required. In this paper, a PtSi Schottky-Barrier Diode type infrared detector design with its on-chip readout circuitry is introduced. This detector design can be considered in two steps. In the first step, a test chip including a number of test structures and a 16x16 focal plane array was designed. This test chip was sent to IMEC (Interuniversity Microelectronica Centrum, Belgium), for fabrication. In the second step of the detector design, a larger focal plane array of size 196x128 was designed. Since the detectors are designed in 1.2/μm CMOS merged PtSi process, there is no need for a hybrid technology. Both detector circuits operate at liquid nitrogen temperature (77K) and sensitive to the wavelengths in the Mid Wavelength Infrared Radiation Band (MWIR, 3-5μm). The sensing part employs a number of pixels each having an area of 25/μm² with a fill factor of 45%. The second design occupies an area of approximately 5mmx9.5mm. Both designs include a readout circuit composed of an address decoder part, a preamplifier part, a signal processing unit, and an output amplifier.

ÖNBİLGİ

Kızılötesi görüntüleme, özellikle son yıllarda, gece-görüş sistemleri, tıp, spektroskopi, mermi güdümlenme gibi askeri, bilimsel ve sivil uygulamalarda önemli bir araç haline gelmiştir [1]. Özellikle askeri uygulamaların büyük bölümünde yüksek duyarlılığa (sensitivity), yüksek hız ve algılayabilirliğe sahip dedektörlere ihtiyaç duyulmaktadır.

Kızılötesi dedektörler temel olarak iki ana kısımdan oluşur: algılayıcı kısım ve elektronik okuma devresi. Algılayıcı kısım, üzerine düşen kızılötesi ışınımı voltaj ya da akım gibi ölçülebilir bir elektrik sinyaline çevirir. Bu kısım, tek bir dedektör elemanından oluşabileceği gibi, birden fazla eleman içeren tek boyutlu lineer matris ya da iki boyutlu Odak Düzlem Matrisi (Focal Plane Array) halinde de olabilir. Görüntüleme gibi yüksek çözünürlük gerektiren uygulamalarda çok elemanlı odak düzlem matrisleri tercih edilir. Elektronik okuma devresi ise algılayıcı kısım tarafından elde edilen elektrik sinyalini, çoğunlukla bir monitör yardımıyla gözlenebilen, yorumlanabilir bir bilgiye çevirir.

Kızılötesi dedektörler algılayıcı kısımlarının türüne göre iki sınıfa ayrılırlar: ısı (termal) dedektörler ve foton (kuantum) dedektörler [2]. Isıl dedektörler, oda sıcaklığında çalışabilmelerine karşın, yüksek hız ve duyarlılık gerektiren uygulamalarda yetersizdirler. Ayrıca ısı dedektörlerle çok elemanlı odak düzlem matrislerinin oluşturulması, dolayısı ile yüksek çözünürlükte görüntü elde edilmesi zordur. Foton dedektörler, ısı dedektörlere oranla daha yüksek duyarlılık ve hız sağlarlar, özellikle silikat Schottky-Bariyer diyotların algılayıcı eleman olarak kullanılmaya başlanmasıyla [3], bu tip dedektörlerin standart CMOS üretim teknikleri kullanılarak silisyum üzerinde üretilmesi daha kolay hale gelmiş, ve bu sayede üretim maliyeti önemli ölçüde düşürülmüştür. Schottky-Bariyer diyot dedektörlerin silisyum üzerinde üretilmesi aynı zamanda, elektronik okuma devresinin de algılayıcı kısım ile aynı silisyum taban üzerinde üretilmesine imkan tanır. Bu sayede optik tarama yerine elektronik tarama yapılması mümkün olmakta, başka bir deyişle yüksek dedektör çalışma hızlarına kolaylıkla ulaşılabilmektedir. Bu tip dedektörlerin bir başka önemli avantajı da, üretilen elemanlar arasında farklılığın az olması sayesinde düzenli (uniform) odak düzlem matrislerinin oluşturulmasının kolaylaşmasıdır. Sonuç olarak Schottky-Bariyer diyot tipi foton dedektörler hızlı dedektör çalışması, yüksek duyarlılık ve yüksek çözünürlükle birlikte düşük üretim maliyeti sağlarlar

Kızılötesi ışınım bandının iki bölgesi: 3-5 (im ve 8-14 μm dalgaboyları arası, atmosferik soğurumun (atmospheric absorption) en az olduğu bölgelerdir. Bu nedenle bu iki ışınım bandı uygulamalar için büyük önem taşır. Özellikle 3-5μm ışınım bandı, nemlilik oranının yüksek, sıcaklığın fazla olduğu tropikal bölgelerde ve deniz uygulamalarında önemlidir

Bu makalede, Orta Doğu Teknik Üniversitesi Tüm Devre Tasarım (VLSI) Grubu tarafından, IMEC PtSi ile bütünleştirilmiş 1.2nm CMOS süreci kullanılarak yapılan 3-5μm Orta Dalga kızılötesi radyasyon bandına duyarlı dedektörler anlatılmaktadır [4]. Bu süreç sayesinde algılayıcı blok ve elektronik okuma devresi aynı taban üzerinde üretilmekte ve büyük boyutlu Odak Düzlem Matrisi oluşturulabilmektedir.

TEORİ

Algılayıcı Blok:

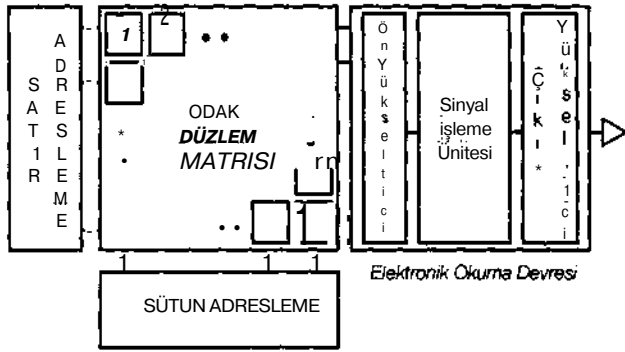
Schottky-Bariyer dedektörlerin çalışma prensibi, ısıya duyarlı taşıyıcıların silikat katmandan silisyum

tabana iletimi esasına dayanır [5]. Gelen kızılötesi fotonlar silikat katman tarafından emilir. Emilen bu fotonlar, silikat katmanda uyarılmış taşıyıcı (excited carrier) yaratırlar. Oluşan uyarılmış taşıyıcılar silikat katmandan silisyum tabana yayılırlar. Bu sayede tabanda, foton sayısı iie doğru orantılı olarak eksi yük oluşur. Elde edilen bu yükün elektronik okuma devresine aktarılması ile algılama işlemi tamamlanmış olur.

Schottky-Bariyer diyot dedektörlerde diyot materyali olarak farklı maddeler kullanılabilir. Bugüne kadar kullanılan maddeler arasında PtSi, PdSi, Pd₂Si ve IrSi başta gelir [6]. Schottky-Bariyer diyot oluşturmak için PtSi kullanılması, pek çok avantaj sağlar. Öncelikle CMOS devre teknolojisiyle kolaylıkla tümleştirilebildiği gibi, düzenliliği artırır (0.1-1%). Bu sayede üretim maliyeti önemli ölçüde azaldığı gibi, elektronik devre ve algılayıcı kısmın aynı yonga üzerinde olmasıyla daha iyi dedektör performansı elde edilir [7,8].

Elektronik Okuma Devresi:

Elektronik Okuma devresi, algılayıcı blok tarafından elde edilen sinyali, yorumlanabilir hale getiren bloktur. Bu blok temel olarak, adresleme devresi, ön yükseltici devre, sinyal işleme devresi, ve çıkış yükselticisi olmak üzere dört ana bloktan oluşur. Şekil 1'de bir kızılötesi dedektörün genel yapısı verilmiştir.



Şekil 1: Bir Kızılötesi Dedektörün Genel Yapısı

Adresleme devresi genellikle her bir saat darbesi ile birim algılayıcı elemanları sıra ile seçen bir mantık devresidir. Çoğunlukla CMOS kayma yazıcılar oluşur. Algılayıcı blok üzerine düşen kızılötesi ışınım, birim eleman kapasitansının üzerindeki voltajın değişmesini sağlar. Burada elde edilen voltajın seviyesi, parazitik kapasitanslar nedeniyle genellikle bir kaç milivolt seviyesindedir. Bu nedenle elde edilen sinyalin işlenmeden önce bir yükselticiden geçirilmesi gereklidir. Bu işlem genellikle ön yükseltici devre yardımıyla gerçekleştirilir. Ön yükseltici devre aynı zamanda sinyalin, sinyal işleme bloğuna transferini sağlar. Kızılötesi dedektörlerde, uygulama alanlarına göre değişik türde ön yükseltici devreleri kullanılır. En sık rastlanan ön yükseltici türleri şunlardır: öz-entegrasyon (Self Integration), her-eleman-bir-

kaynak-takipçisi (Source Follower per Detector, SFD), doğrudan enjeksiyon (Direct Injection) ve kapasite-geribeslemeli-transempe-dans-yükseltici (Capacitive Feedback Transimpedance Amplifier, CTIA) [1,9], Bu devrelerden, her-eleman-bir-kaynak-takipçisi (SFD) ve kapasite-geribeslemeli-transempe-dans-yükseltici (CTIA) yapıları en avantajlı olanlardır. CTIA yapısı, yüksek kazanç sağlamasına karşın kapladığı alan açısından dezavantajlıdır. Bu nedenle, özellikle monolitik dedektörlerde etkin algılayıcı alanı arttırmak amacıyla SFD yapısı daha çok tercih edilir.

Elektronik okuma devresinde sinyalin yükseltilmesinden sonra sinyal işleme gerçekleştirilir. Bu bloğun algılayıcı blok ile aynı yonga üzerinde olması, yonga dışı elektroniği azalttığı gibi dedektör performansını da önemli ölçüde artırır. En yaygın kullanılan sinyal işleme üniteleri şunlardır: örnekle-ve-tut (Sample and Hold, SH), ilintili-çift-örnekleme (Correlated Double Sampling, CDS) ve gecikmeli-entegrasyon (Time Delay Integration, TDI) [10]. Adı geçen yapılardan örnekle-ve-tut devresi ile ilintili-çift-örnekleme devresi tasarlanan dedektör için en avantajlı olanlardır. İlintili-çift-örnekleme yapısı, örnekle-ve-tut devresinin önüne bir de seviye kaydırıcı eklenmesiyle oluşturulmuş basit bir devredir. Bu tip sinyal işleme ünitelerinde, örnekleme işlemi her bir algılayıcı eleman için iki kez tekrarlanır ve bu iki örneğin farkı çıkış olarak verilir. Fark alma işlemi sayesinde kTC gürültüsü, 1/f gürültüsü gibi düşük frekanslı gürültüler önemli ölçüde azaltılır.

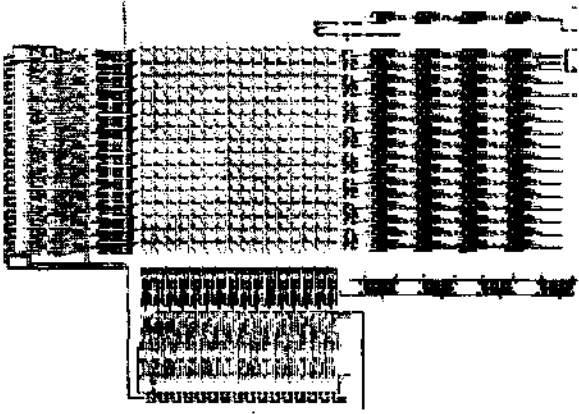
Elektronik okuma devresinin en son kısmı ise çıkış yükselticisidir. Bu blok dedektör çıkışıyla video girişi arasındaki uyumu sağlar.

Tablo 1: Test yongasında yer alan yapılar ve özellikleri.

Yapı	Özelliği
Diyot test yapıları (3)	Değişik boyutlarda Schottky-Bariyer PtSi Diyotlar
2x2 FPA I	Yonga Dışı Adresleme
2x2 FPA II	Uzaklaştırılmış Birim Elemanlar
2x2 FPA III	Yonga İçi Adresleme
2x2 FPA IV	Yonga Dışı Sinyal İşleme
Test Yapıları (3)	Elektronik Okuma Devresi Test Blokları
16x16 FPA	Yongadaki En Büyük FPA

TASARIM

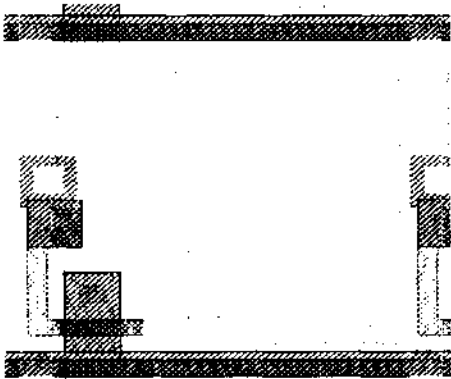
Tasarım iki ayrı yonga halinde ele alınmıştır, ilk yonga 16x16 kızılötesi görüntüleyici ile yedi ayrı test yapısından oluşmaktadır. Bu yongada yer alan devreler ve özellikleri Tablo 1'de özetlenmiştir. Bu tasarımdaki en gelişmiş dedektör yapısı olan 16x16 kızılötesi görüntüleyicinin serimi Şekil 2'de görülmektedir. İkinci yonga ise 196x128 elemanlı bir gece-görüş dedektörü ve okuma devresini içermektedir [4].



Şekil 2: 16X16 PtSi Schottky-Bariyer gece-görüş dedektörünün serimi. Bu devre test yongasında tasarlanmış en gelişmiş eleman olup, kapladığı alan 2mmx2mm'dir.

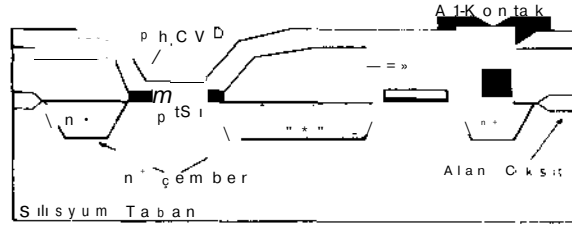
Algılayıcı Kısım:

Odak düzlem matrisi, daha önce de belirtildiği gibi, ilk tasarımda 2x2 ve 16x16, ikinci tasarımda ise 196x128 boyutlarında tasarlanmıştır. Bu odak düzlem matrislerinde yeralan birim elemanın serimi Şekil 3'te görülebilir. Her bir birim eleman 25(imx25^m boyutlarında olup, bir Schottky-Bariyer diyodun yanısıra tarama işlemini gerçekleştirmek amacıyla iki adet NMOS transistor içermektedir. Bu iki transistor satır ve sütun adreslemesinde kullanılır. Transistörlerin boyutları, etkin alanı (fiil factor) olabildiğince arttırabilmek amacıyla minimum tutulmuştur. Etkin alan birim eleman içindeki algılayıcı alanın tüm eleman alanına oranı olarak tanımlıdır. Tasarlanan elemanların net algılayıcı alanı 284.9^m^2 olarak hesaplanmış ve tüm alanı 625^m^2 olan birim elemanın etkin alanı %45 elde edilmiştir.



Şekil 3: Birim algılayıcı elemanın serimi. Bu eleman 25nm x 25nm boyutlarında ve %45 etkin alana sahip olup, iki adet seçme transistoru içermektedir.

Şekil 4'de Schottky-Bariyer Diyotun kesit alanı görülebilir. Matris elemanları arası etkileşimi azaltmak amacıyla her bir Schottky-Bariyer diyot çevresi n^- koruyucu çember ile çevrilmiştir. Silikat maddenin üzerinde yeralan yansıma önleyici kaplama, responsiviteyi arttırmak için kullanılmıştır.

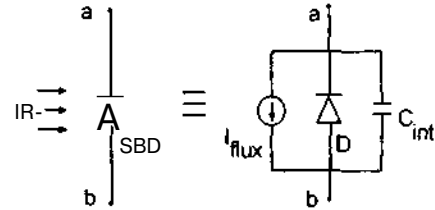


Şekil 4: CMOS ile Bütünleştirilebilir Schottky-Bariyer Diyodun Kesit Alanı

PtSi ve InSb gibi dedektör tiplerinde diyot iç direnci yüksek olduğundan, bu yapıyı tek bir kapasite ve ona paralel bağlı akım kaynağı halinde modellemek mümkündür. Şekil 5'de Schottky-Bariyer diyodun simulasyonlarda kullanılan elektriksel modeli gösterilmiştir. Bu modellemede akım kaynağı, algılayıcı birim üzerine düşen ışınımına bağlı olarak değişen diyot ters akımıdır ve genellikle pikoamper seviyesindedir. Kapasite değeri ise Formül 1 kullanılarak [10], bu tasarım için yaklaşık olarak 90fF olarak hesaplanmıştır.

$$C_{SB} = K \times S_{SB} \times \sqrt{N_A} \quad (1)$$

Bu formülde S_{SB} diyot alanı, N_A silikon katkı yoğunluğu, K ise bias voltajına ve diyot karakteristiğine bağlı bir sabittir.



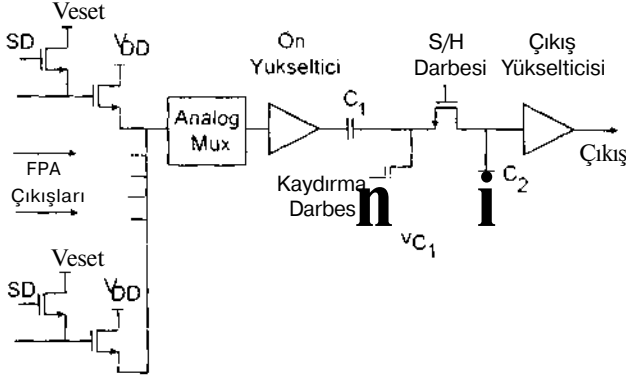
Şekil 5 : Schottky-Bariyer diyot elektriksel modeli

Sıfırlama işlemi ile belirli bir seviyeye (bu tasarım için 3V) çekilen kapasite voltajı, entegrasyon zamanı içinde, ters akımın değerine bağlı olarak azalır. Kapasite voltajındaki azalma miktarı kızılötesi radyasyonun seviyesini gösterir. Büyük boyutlu odak düzlem matrisleri için en önemli problem, adresleme için kullanılan metal ve polisilyyum hatların yarattığı kapasitans değeridir. Genellikle pikofarad mertebesinde olan bu kapasite, entegrasyon kapasitesine oranla çok yüksek olduğundan, yük dağılımı (charge sharing) prensibinden dolayı matris çıkışında gözlenen sinyal seviyesini önemli ölçüde azaltır. Birim eleman sonrası 1-2V olan sinyal seviyesi 196x128 matris için birkaç milivolta düşebilir. Bu azalmayı telafi etmenin tek yolu matris çıkışında, uygun kazançlı bir yükseltici bulunan bir elektronik okuma devresi kullanmaktır.

Elektronik Okuma Devresi:

Elektronik okuma devresi ön-yükseltici, sinyal işleme bloğu ve çıkış yükselticisinden oluşur. Şekil 6'da 196x128 boyutlu dedektör tasarımında kullanılan elektronik okuma devresinin şematik yapısı verilmiştir. Bu çalışmada tasarlanan elektronik okuma devrelerinde, en az yeri kaplayan ve gürültü açısından en

güvenilir yapı olan her-eleman-bir-kaynak-takipçisi yapısı ön yükseltici devre olarak kullanılmıştır. Bu yapıda iki adet NMOS transistör yer almaktadır. Bu transistörlerden biri sıfırlama görevini yerine getirirken, diğer transistör yaklaşık 1V/V kazanç sağlayan tampon (source follower buffer) olarak kullanılır. Bu sayede okuma devresinin geri kalan kısmının odak düzlem matrisini etkilemesi engellenmektedir.



Şekil 6: 196x128 boyutlu dedektör tasarımında kullanılan elektronik okuma devresinin şematik yapısı.

Tasarımlarda sinyal işleme bloğu olarak iki ayrı devre kullanılmıştır, ilk yongada sadece örnekle-ve-tut devresi yer almakta, ikinci tasarımda ise ilintili-çift-örnekleme (CDS) devresi kullanılmaktadır. CDS devresi ile ilgili en önemli sorun, devre içerisinde yer alan kapasitansların yonga içinde büyük alan kaplamasıdır.

Tablo 2: Tasarlanan dedektörün özellikleri.

Dedektör Tipi	Schottky-Bariyer PtSi Diyot
Üretim Teknolojisi	1.2 mikron CMOS (IMEC)
Eleman Sayısı	2x2, 16x16 (test amaçlı), 196x128 (asıl dedektör)
Birim Eleman Alanı	25nm x 25nm
Etkin Alan	%45
Entegrasyon Kapasitansı	~90fF
Toplam Yonga Alanı	5mm x 9.5mm
Çalışma Sıcaklığı	J/K (Sv Azot Sıcaklığı)

Adresleme ünitesi birim elemanların belirli bir düzen içerisinde seçilmesini, başka bir deyişle elektronik tarama işleminin gerçekleştirilmesini sağlar. Bu blok seri kayma yazıcılarından (serial shift registers) oluşan basit bir elektronik devredir. Devrenin tek girişi saat darbesi sinyalidir. Saat darbesinin her pozitif kenarında başka bir birim elemanın çıkışı elektronik okuma devresine verilmekte, bu sayede soldan sağa ve yukarıdan aşağıya yönde elektronik tarama gerçekleştirilmektedir. Devre tasarımında yapılacak ufak değişikliklerle tekli ya da çiftli tarama gibi farklı tarama yöntemlerinin uygulanması da mümkündür. Bu tasarımda kolaylık sağlaması amacıyla tek bir tarama sistemi uygulanmıştır. Adresleme ünitesinin tasarımında dikkat edilmesi gereken en önemli nokta, saat darbelerinin düzenlenmesidir. Hatalı uygulanan saat darbeleri birim elemanların birbirlerini etkilemesine,

dolayısı ile görüntünün hatalı algılanmasına neden olabilir. Bu sebeple, özellikle 196x128 dedektörün oluşturulmasında, saat darbelerinin düzenlenmesine özen gösterilmiştir. Tasarlanan devrelerin özellikleri Tablo 2'de özetlenmiştir.

SONUÇ

Bu çalışmada bir test amaçlı olmak üzere iki ayrı PtSi Schottky-Bariyer diyot tipi dedektör yongası tasarlandı, ilk yongada 16x16 görüntüleyici ile birlikte yedi ayrı test yapısı oluşturuldu. Tasarlanan bu yonga üretim amacıyla IMEC'e (Belçika) gönderildi, ikinci yongada ise, birinci tasarımın sonuçlarına göre geliştirilmek üzere daha büyük bir odak düzlem matrisi (196x128) içeren dedektör devresi tasarlandı. Bu tasarımlarda 25jimx25jim ebatlarında, etkin alanı 45%, entegrasyon kapasitansı 90fF civarında olan algılayıcı elemanlar kullanıldı. Dedektör devreleri sıvı azot sıcaklığında (77K) çalışmakta ve 3-5.ım orta dalga kızılötesi ışınım bandında etkili olmaktadır.

TEŞEKKÜR

Bu çalışma NATO İstikrar için Bilim Programı (Science for Stability Programme) tarafından desteklenen ve kısa adı TU-MICROSYSTEMS olan projenin bir parçasıdır.

Yazarlar projenin ilerlemesine katkıda bulunan Sayın Orhan AKAR, Zeynel OLGUN ve Selim EMİNOĞLU'na yardımlarından dolayı teşekkür eder.

KAYNAKÇA

- [1] W. D. Regatto, "Electro-Optical Components," The Infrared and Electro-Optical Systems Handbook, Vol. 3, SPIE Optical Engineering Press, pp. 286-324, 1993.
- [2] J. D. Vincent, "Fundamentals of Infrared Detector Operation and Testing." Chapter 2, pp. 25-40, Wiley Interscience, 1989.
- [3] F. D. Shepherd and A. C. Yang, "Silicon Schottky Retinas for Thermal Imaging," IEDM Tech. Digest, pp. 310-313, 1973.
- [4] H. Kùlah ve T. Akın, "CMOS Elektronik Devreli PtSi Schottky-Bariyer Kızılötesi Gece-Görüş Dedektörü," Kaynak Elektrik Dergisi, pp. 103-110, Şubat 1997.
- [5] W. F. Kosonocky, "State-of-the-Art in Schottky-Barrier IR Image Sensors," SPIE Vol. 1685 Infrared Detectors and Focal Plane Arrays II, pp. 2-18, 1992.
- [6] J. M. Kurianski, J. Vermeiren, C. Claeys, K. Maex, R. De Koninck, and R. De Keersmaecker, "Novel Silicides for Schottky-Barrier Infrared Detectors," 175th Spring Meeting of Electrochemical Society, Los Angeles, California, May 7-12, 1989.
- [7] T. S. Villani, B. J. Esposito, T. J. Pletcher, D. J. Sauer, P. A. Levine, F. V. Shallcross, G. M. Meray, and J. R. Tower, "Performance of Generation III 640x480 PtSi MOS Array," SPIE Vol. 2225 Infrared Detectors and Focal Plane Arrays, pp. 2-10, 1994.
- [8] W. A. Cabanski, R. Koch, H. Maier, G. Pahler, J. Wendler, K.C. Hofmann, K. Eberhardt, P. Deimel, U. Prechtel, K. Kasper, "AEG PtSi Modules: A Summary," SPIE Vol. 2746 Infrared Detectors and Focal Plane Arrays IV, pp. 256-267, 1996.
- [9] M. J. Hewitt, J. L. Vampola, S. H. Black, and C. J. Nielsen, "Infrared Readout Electronics: A Historical Perspective," SPIE Vol. 2226 Infrared Readout Electronics II, pp. 108-120, 1994.
- [10] H. Yagi, N. Yutani, S. Nagayoshi, J. Nakanishi, M. Kimata, and N. Tsubouchi, "Improved 512x512 IRCSD With Large Fill Factor and High Saturation Level." SPIE Vol. 1685 Infrared Detectors and Focal Plane Arrays II, pp. 37-47, 1992.

ENDÜSTRİYEL VE BİYOMEDİKAL UYGULAMALAR İÇİN SİLİSYUM MİKROİŞLENMİŞ KAPASİTİF BASINÇ SENSÖRÜ

Orhan Ş. AKAR* ve Tayfun AKIN* **

*TÜBİTAK-BİLTEN, Orta Doğu Teknik Üniversitesi

**Orta Doğu Teknik Üniversitesi, Elektrik Elektronik Mühendisliği Bölümü

ABSTRACT

This paper reports the design and fabrication of two type of micromachined capacitive silicon pressure sensors for industrial and biomedical applications. The dynamic ranges of the sensors designed for industrial applications vary between 0-50mmHg and 0-1200mmHg. Sensors are batch fabricated using silicon micromachining process and occupies an area of 0.4 x 0.6mm². We have measured 120fF capacitance changes for 0-200mmHg range over 500fF zero pressure capacitance. The pressure sensor for biomedical applications can be implanted in the body and can be monitored telemetrically without using any wire that breaks the skin. This is achieved by using the electroplated coil which is fabricated together with the pressure sensor. This implantable sensor measures 1.5mm x 2.5mm x 0.6mm in size and provides a dynamic range of 0-50mmHg.

ÖNBİLGİ

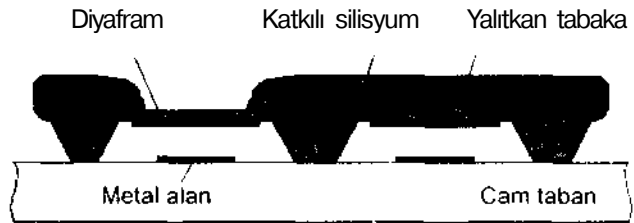
Elektronik teknolojinin temel taşı olan silisyum, mekanik ve elektrik özellikleri sayesinde günümüz CMOS entegre devre üretim teknolojisini verdiği imkanlarla bugüne kadar yapılmış en küçük elektro-mekanik sistemlerin gerçekleştirilmesine olanak vermiştir. Bugün aynı malzeme üzerinde hem elektronik devreler hem de mekanik yapılar aynı anda gerçekleştirilebilmektedir. Bu sayede karmaşık sistemler bir kaç milimetrekarelik alanda ve çok ucuza geliştirilmektedir [1]. Bu küçük sistemler Mikro-Elektro-Mekanik-Sistemler (MEMS) olarak da adlandırılmaktadır. Mikroişleme (micromachining) ile gerçekleştirilen mikrosensörler, otomotiv endüstrisinden mikrobiyolojiye, görüntü işlemeden uzay sanayisine kadar çeşitli alanlarda kullanılmaktadır. Mikroişleme ile üretilen bir çok basınç ve ivme sensörü (accelerometer) otomotiv sanayisinin ayrılmaz parçaları olmuştur. Örneğin, bir kaza anında otomobilin hava yastığının çalışması mikroişleme ile üretilmiş ivme sensörlerine dayanmaktadır. Ayrıca dalgıç tüplerinde, elde taşınabilir araba lastik basıncı ölçüm aletlerinde de mikroişlenmiş silisyum basınç sensörleri bulunmaktadır. Bu basınç sensörleri çok küçük üretilebildiğinden biyomedikal alanında da kullanılabilir. Mikroişleme yöntemi ile basınç sensörleri yaygın olarak iki şekilde gerçekleştirilir: piezorezistif ve kapasitif basınç sensörü. Her iki yapıda da ana kısım esnek bir diyaframdır. Piezorezistif sensörde diyafram üzerine yerleştirilen direncin değeri, kapasitif sensörde ise

diyaframın oluşturduğu kapasitörün değeri diyaframın bükülmesi ile değişir. Bu değişimler sensöre bağlanan bir elektronik devre yardımıyla elektriksel işarete dönüştürülür. Piezorezistif sensör geniş bir basınç aralığında doğrusal değişim gösterir ve çıkış direnci düşük olduğundan ölçüm için kuvvetlendirici bir ara devreye gerek duyulmaz. Ancak diyafram, üzerine yerleştirilen dirençlerden dolayı çok ince yapılamadığından, sensörün basınca karşı duyarlılığı düşüktür [2]. Kapasitif sensör ise piezorezistif sensöre göre bazı avantajlara sahiptir. Kapasitif sensörde diyafram oluşturulması piezorezistif olanlara oranla daha kolaydır ve daha fazla esnektir. Yapının basınç hassasiyeti daha iyidir ve sıcaklığa karşı 10 kat daha az duyarlıdır. Algılayıcı kısım yalnız kapasitörden oluştuğundan güç harcaması oldukça düşüktür. Bunların yanında yüksek duyarlılık, düşük basınç aralığı ve uzun süre dayanıklılık göz önüne alındığında, kapasitif basınç sensörleri piezorezistif olanlara kıyasla daha yüksek performans gösterirler [3,4],

Bu bildiride, ODTÜ'de tasarladığımız ve Michigan Üniversitesi'nin yarı-iletken laboratuvarında ürettiğimiz kapasitif basınç sensörleri anlatılmıştır. Bu sensörlerin bir kısmı endüstriyel uygulamalar için, diğer kısmı ise biyomedikal uygulamalar için geliştirilmiştir. Her iki sensör tipi, aynı fabrikasyon süreci içinde ve aynı maskeler kullanılarak üretilmiştir.

SİLİSYUM MİKROİŞLENMİŞ BASINÇ SENSÖRÜNÜN YAPISI

Silisyum mikroişleme teknolojisi kullanılarak elde edilen basınç sensörlerinin yapısı Şekil 1 ve Şekil 2'de gösterilmiştir.

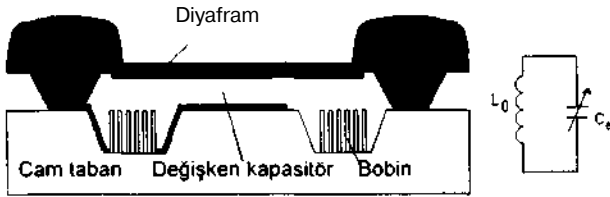


Şekil 1: Kapasitif basınç sensörünün kesit görüntüsü

Şekil 1'de endüstriyel uygulamalarda kullanılacak kapasitif sensörün kesiti gösterilmiştir. Burada bor katkılanması ile belirlenmiş bir silisyum parça, bir cam taban üzerine yerleştirilmiştir. Cam üzerindeki metal alan, bor katkılanmış silisyum ve bu iki yüzey arasındaki 2µm aralık bir kapasitör oluşturur. Şekil 1'de iki tane kapasitör yapısı görülmektedir. Soldaki kapasitörde 6µm kalınlığında ince bir diyafram bulunmaktadır. Bu diyafram bir basınç uygulandığında

bükülerek alttaki metale yaklaşmakta, bu da yapının kapasitans değerini arttırmaktadır. Bu sayede basınç değişimi kapasitans değişimine yol açmaktadır. Şekil 1'de sağda bulunan kapasitördeki diyafram göreceli olarak kalın olduğu için (15 μ m), basınç altında bu kapasitörde bir değişiklik olmamaktadır. Bu kapasitörün kapasitans değeri basınç uygulanmadığında, soldaki değişen kapasitör ile aynıdır. Bu kapasitör bir referans kapasitörü olarak kullanılmakta ve elektronik okuma yapısında hassas okumaya imkan vermektedir [5].

Şekil 2'de biyomedikal uygulamalar için geliştirilen basınç sensörünün kesiti görülmektedir. Sensörün silisyum kısmının yapılışı ve kapasitans değişikliğinin prensibi bir önceki sensör yapısı ile aynıdır. Fakat bu sensörün cam kısmının içinde elektrokaplama (electroplating) metodu ile yerleştirilmiş bir bobin bulunmaktadır.



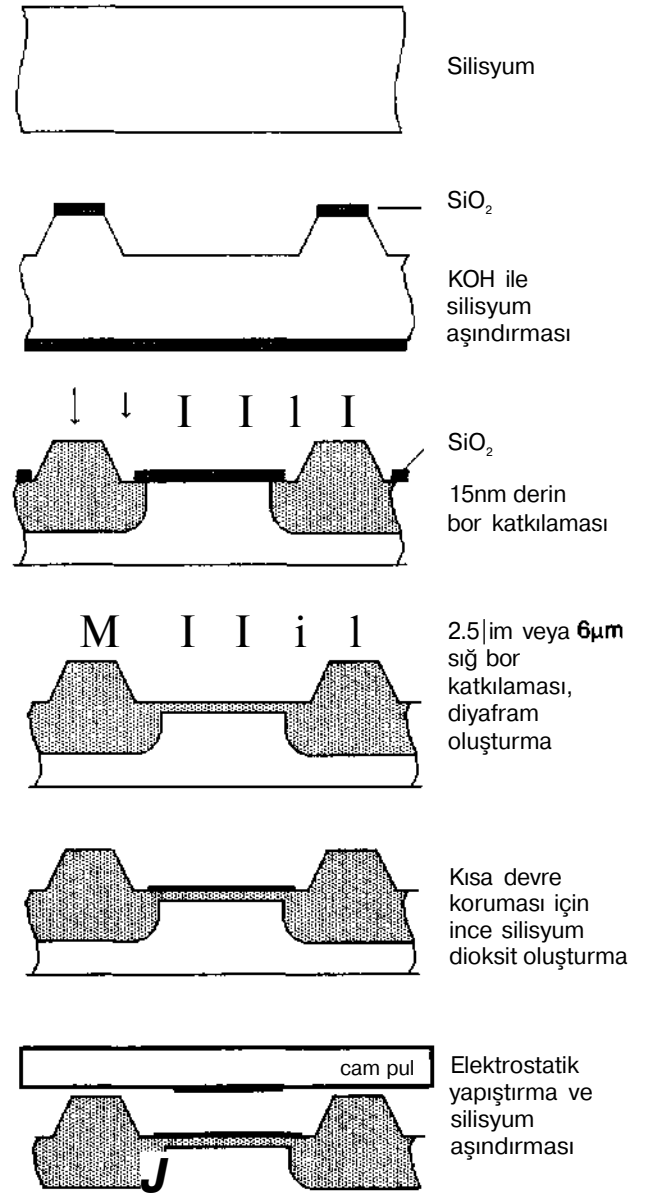
Şekil 2: Bobin yapısı ile birlikte üretilen kapasitif basınç sensörünün kesit gösterimi ve karşılık gelen devre şeması.

Bu bobin değişken kapasitörle bir LC rezonans devresi oluşturmaktadır. Bu devrenin rezonans frekansı kapasitörün değerine, başka bir deyişle basınca bağlıdır. Dolayısı ile, basınç değişikliğini ölçmek için LC devresinin titreşim frekansındaki değişimi ölçmek yeterlidir. Bu ise, dışarıdan bir LC devresi kullanılmasıyla mümkündür. Dışarıdaki rezonans devresinin bobini, sensör bobinine yaklaştırıldığında, bir endüktif bağlama (inductive coupling) sağlar. Bu sayede, vücut içindeki LC devresi vücut dışındaki LC devresini yükler. Bu yüklemeye en çok, vücut içindeki LC devresinin rezonans frekansında olur. Dolayısı ile vücut içindeki LC devresinin rezonans frekansı tel ara bağlantı kullanılmadan bir çeşit telemetri yöntemi ile ölçülür. Bu yöntem, bir tel bağlantısının olmaması ve derinin kesilmeden sinyal alışverişine izin vermesi açısından tercih edilmektedir [6,7].

BASINÇ SENSÖRÜNÜN ÜRETİM SÜRECİ

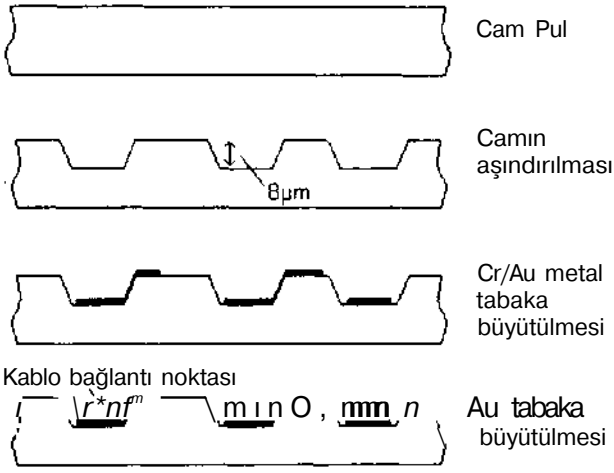
Kapasitif basınç sensörü silisyum ve cam pul (wafer) üzerinde olmak üzere iki adımda üretilir. Üretim sırasında silisyum pul için 4, cam pul için 3 maske kullanılmıştır.

Şekil 3'de silisyum üzerindeki işlem adımları gösterilmektedir. İlk işlem, silisyum pul yüzeyi, diyaframı oluşturulacak bölge açıkta kalacak şekilde silisyum dioksit tabakası ile kaplanır. Fotorezist ile



Şekil 3: Kapasitif basınç sensörünün silisyum kısmı üretim aşamalarının kesit görünümü.

maskelenerek belirlenen bu açıklıklardan silisyum pul yüzeyi potasyum hidroksit (KOH) çözeltisinde aşındırılır. Aşındırma işlemi kapasitörün levhaları arasındaki 2 μ m aralığı oluşturur. Daha sonra, diyafram kenarlarına destek olan bölgeler, silisyum pul yüzeyinden 15 μ m derinliğe kadar yüksek yoğunlukta ($5 \cdot 10^{19}$ atom/cm³), bor katkı atomları ile katkılanarak oluşturulur. Bunun devamında diyafram bölgesi aynı işlemler yapılarak, diyafram kalınlığı 6 μ m olacak şekilde bor atomları ile katkılanır. Diyaframın çok yüksek basınç altında aşırı bükülerek diğer levha ile kısa devre yapmasını önlemek amacıyla, diyafram yüzeyi çok ince bir oksit tabakası ile kaplanır. Bu işlem ile silisyum pul üzerindeki işlemler tamamlanır.



Şekil 4: Telemetrik kapasitif basınç sensörünün cam kısmı üretim aşamalarının kesit görünümü.

Şekil 4'de cam pul üzerindeki işlem adımları gösterilmektedir. İlk işlem, kablo bağlantı noktalarının (bonding pad) ve bobinin yerleştirileceği alanların 8µm aşındırılmasıdır. Daha sonra, kapasitörün diğer levhasını oluşturmak amacıyla, cam pul üzerine ince metal (Cr/Au) film büyütülür. Aynı sırada hem bu metal alana hem de bobin yapısına ve diyaframa ulaşmak amacıyla devre bağlantılarının yapılacağı metal hatlar da oluşturulur. Bu metal hatları şekillendirme işlemi kaldırarak-uzaklaştırma (lift-off) tekniği ile yapılır. Bu teknikle önce, metal kaplanacak yüzey dışında kalan alan ışığa duyarlı malzeme (fotorezist) ile maskelenir. Ardından tüm yüzey ince bir metal ile kaplanır ve son işlem olarak yapının tamamı özel bir çözelti içinde titrestirilerek, ışığa duyarlı malzemenin ve bunun üzerinde kalan metallerin yapıdan ayrılması sağlanır. En son olarak 6µm kalınlığındaki altın bobin yapısı elektrokaplama tekniği kullanılarak oluşturulur. Bu işlemlerden sonra cam ve silisyum pullar, camdaki metal alan ile silisyumdaki diyafram bölgesi hizalanarak elektrostatik olarak birbirine yapıştırılır. Elektrostatik yapıştırma, birbirine değen cam ve silisyumun 300-400°C'ye kadar ısıtılıp, üzerine 1000 Volt civarında bir potansiyel farkı uygulanması ile gerçekleştirilir. Bu sırada cam üzerindeki metal hatlardan biri iletken silisyuma değer ve böylece kapasitörün silisyum üzerindeki levhasına da bağlantı yapılmış olur. En son aşamada diyaframın ortaya çıkması için yapının tamamı, katılanmamış silisyumu aşındıran ve yoğun bir baz olan etilen-diyamin-payrokatekol (EDP) çözeltisine daldırılır. Yüksek bor katkısı aşındırıcı çözeltiye karşı direnç gösterir ve geri kalan katılanmamış silisyum taban aşındırılarak, sensör yapısının ortaya çıkması sağlanır.

KAPASİTİF BASINÇ SENSÖRÜ FABRİKASYONU VE TEST SONUÇLARI

Yukarıda anlatılan üretim süreci kullanılarak, endüstriyel ve biyomedikal uygulamalarda kullanılmak

üzere 6 değişik basınç aralığı için 12 değişik sensör tasarlanmıştır. Tasarım parametrelerinden en önemlileri, sensörün çalışma aralığını belirleyen diyafram kalınlığı ve diyafram alanıdır [8,9]. Diyafram kalınlığı 6µm olarak alınmıştır. Tablo 1, bu sensörlerin çalışma aralığını ve özelliklerini özetlemektedir. Farklı basınç aralıklarını ölçen 12 sensör, aynı maskelerle ve aynı üretim süreci içinde, 11.7 x 8.6mm²'lik bir alanda üretilmiştir.

Tablo 1: Mikroişleme ile üretilmiş sensörlerin çalışma aralıkları, diyafram şekilleri ve kapasite değişimleri.

Sensör	Çalışma aralığı mmHg ^{-2*}	Diyafram şekli	Co (fF) ⁽³⁾	Kapasite değişimi (fF)
1	0-75	Kütleli daire	1480	370
2	0-1200	Kütleli kare	260	73
3	0-300	Kütleli daire	740	185
4	0-100	Daire	630	80
5	0-50	Daire	1060	150
6	0-200	Daire	500	65
7	0-100	Kare	1200	180
8	0-200	Kare	520	85
9 ⁽¹⁾	0-50	Kare	2000	340
10 ⁽¹⁾	0-50	Kare	2000	170
11 ⁽¹⁾	0-50	Kare	1000	170
12	0-1200	Kütleli kare	4x260	292

(1) içinde bobin ile gerçekleştirilmiştir.

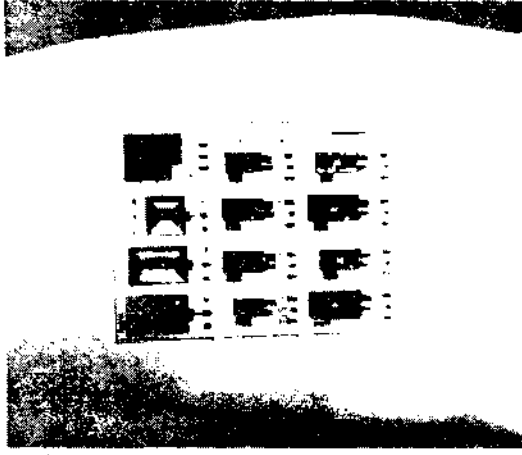
(2) 1Atm = 760 mmHg = 760 Torr = 101325 Paskal = 14.696 PSI

(3) Sensör kapasitelerinin basınç uygulanmadığındaki değerleri

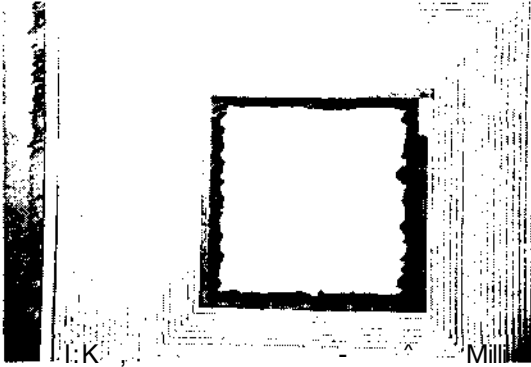
ODTÜ'de tasarımı yapılan mikrosensörler grubumuz tarafından Michigan Üniversitesi'nin yarı-iletken laboratuvarında üretilmiştir. Endüstriyel uygulamalarda kullanılacak olan bir sensörün yakından görüntüsü Şekil 5'de gösterilmiştir. Şekil 6, aynı anda üretilmiş 12 sensörün bir insan parmağı üzerindeki resmini göstermektedir. Şekil 7 ise, biyomedikal uygulamalarda kullanılacak olan mikrosensörün, cam kısmı görülmektedir. Bu cam kısımda elektrokaplama ile gerçekleştirilmiş bobin, kapasitörün bir levhasının etrafında görülmektedir. Bobin tellerinin kalınlığı 7µm, yüksekliği 6µm ve bobin telleri arasındaki uzaklık 7µm'dir. Bu bobinin değeri 0.48µH olarak hesaplanmış ve 0.58µH olarak ölçülmüştür. Tablo 2'de biyomedikal uygulamalarda kullanılacak olan mikrosensörlerin değişik parametreleri verilmiştir.



Şekil 5: Üretilmiş bir basınç sensörünün yakından görüntüsü. Yapının boyutları 3900µm x 1800µm'dir

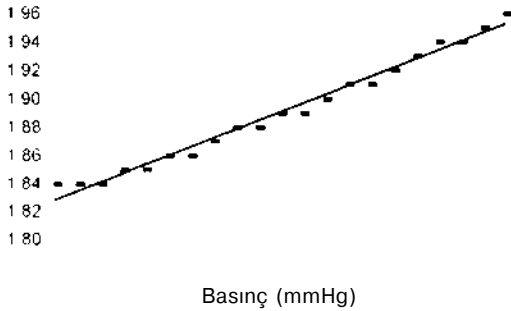


Şekil 6 Aynı anda üretilen 12 mikrosensörün bir insan parmağı üzerindeki görüntüsü.



Şekil 7: Cam pul üzerindeki bobin yapısı ve kapasitör levhasının resmi.

Şekil 8de 0-200mmHg basınç aralığı için tasarlanmış olan basınç sensörünün basınca karşı kapasite değerinin doğrusal değişimi görülmektedir. Ölçülen kapasite değerlerinin yüksek olması ölçü düzeneğinin parazitik etkilerinden kaynaklanmaktadır.



Şekil 8: 0-200mmHg çalışma aralığı için tasarlanan basınç sensörünün kapasite-basınç değişimi grafiği.

Test düzeneğinin iyileştirilmesi ve sensörlerin detaylı karakterizasyonlarının yapılması çalışmaları devam etmektedir. Sensör ile beraber kullanılacak olan kapasitör ölçme devresinin tasarımı tamamlanmıştır ve üretim aşamasındadır. Telemetrik basınç sensörlerinin uzaktan algılama devreleri üzerindeki çalışmalar devam etmektedir.

Tablo 2: Sensör LC devre elemanlarının değerleri: C_0 ve C_1 sıfır basınç ve maksimum basınç altındaki kapasite değerleri, R_p bobinin parazitik direnç değeridir.

Parametre	Sensör#9	Sensör#10	Sensör #11
C_0 (fF)	2004	2004	1002
C_1 (fF)	2344	2174	1174
L_0 (nH)	0.84	0.78	0.48
R_p (W)	47	44	31

SONUÇLAR

Endüstriyel ve biyomedikal uygulamalar için silisyum mikroisleme yöntemi ile gerçekleştirilmiş kapasitif basınç sensörleri ODTÜ'de tasarlanarak Michigan Üniversitesi'nin yarı-iletken laboratuvarında üretilmiştir. Üretilen sensörler bir ölçüm düzeneği kurularak test edilmiştir. Basınç sensörlerinin kapasitör değerleri tasarlanan çalışma aralıklarında doğrusal değişim göstermektedir. Burada gerçekleştirilen basınç sensörleri Türkiye'de Mikro-Elektro-Mekanik-Sistemler (MEMS) konusundaki ilk çalışmalardır.

TEŞEKKÜR

Bu çalışma, NATO istikrar Bilim Programı (Science for Stability Programme) tarafından desteklenen ve kısa adı TU-MICROSYSTEMS olan projenin bir parçasıdır. Çalışma aynı zamanda NSF International Grant (REF: INT-9602182) programı tarafından Michigan Üniversitesinden Prof. Khalil NAJAFI ve ODTÜ'den Yrd. Doç. Dr. Tayfun AKIN'a AB D.-Türkiye Ortak Araştırmaları çerçevesinde sağlanan yardım ile de desteklenmektedir. Yazarlar endüstriyel öneriler ve ölçü düzeneğine olan katkılarından dolayı ELIMKO Ltd. Şti. 'ne teşekkür eder.

KAYNAKÇA

- [1] K. Najafi, "Smart Sensors," *Journal of Micromechanics and Microengineering*, vol.1, pp. 86-102, Feb.1991.
- [2] S. M. Sze, *Semiconductor Sensors*, Wiley, 1994.
- [3] W.H.Ko, M. Bao, and Y. Hong, "A High-Sensitivity Integrated-Circuit Capacitive Pressure Sensor," *IEEE Trans. Electron Devices*, vol. 29, pp. 48-56, Jan. 1982.
- [4] W.H.Ko, "Solid-State Capacitive Pressure Transducers," *Sensors and Actuators*, vol 10, pp. 303-320, 1986.
- [5] Y. E. Park and K. D. Wise, "An MOS Switched-Capacitor Readout Amplifier for Capacitive Pressure Sensors," *IEEE Proceedings of The Custom Integrated Circuit Conference*, pp. 380-384, May 1983.
- [6] L. Rosengren, Y. Bäcklund, T. Sjöström, B. Hök, and B. Svedbergh, "A System for Wireless Intra-Ocular Pressure Measurements Using a Silicon Micromachined Sensor," *Journal of Micromechanics and Microengineering*, vol.1, pp. 202-204, March 1991.
- [7] W. N. Carr, S. Chanmarti, and X. Gu, "Integrate Pressure Sensor with Remote Power Source and Remote Readout," *Digest, Int. Conf. On Solid-State Sensors & Actuators (TRANSDUCERS'95)*, pp. 624-627, Stockholm, Sweden, June 1995.
- [8] S. Timoshenko and S. Woinowsky-Kreiger, *Theory of Plates and Shells*, McGraw-Hill, New York, 1959.
- [9] H. L. Chau and K. D. Wise, "Scaling Limits in Batch-Fabricated Silicon Pressure Sensor," *IEEE Trans. Electron Devices*, vol. ED-34, pp. 850-858, April 1987.

GalnP/InGaAs/GaAs Modüle Katkılı Alan Etkili Transistor Yapılarında Süreğen Foto-İletkenliğin Kaynağı

Yavuz Civan¹, Cengiz Beşikçi¹, Serhat Özder² ve Özlem Şen \

¹ Elektrik-Elektronik Mühendisliği Bölümü, Orta Doğu Teknik Üniversitesi, Ankara

² Fizik Bölümü, Orta Doğu Teknik Üniversitesi, Ankara

Bildiri Konusu : K-15, Mikroelektronik

Posta Adresi : Elektrik Mühendisliği Bölümü, Orta Doğu Teknik Üniversitesi, 06531, Ankara

Abstract: *In order to investigate the feasibility of GalnP as the large bandgap material for modulation doped field effect transistors (MODFETs), lattice matched Ga_{0.51}In_{0.49}P/GaAs and strained Ga_{0.51}In_{0.49}P/In_{0.25}Ga_{0.75}As/GaAs (0.1 < x < 0.25) MODFET structures have been grown for the first time by gas source molecular beam epitaxy using Si as dopant. Ga_{0.51}In_{0.49}P/In_{0.25}Ga_{0.75}As/GaAs sample yielded two dimensional electron gas densities of 3.75x10¹² cm⁻² (300 K) and 2.3x10¹² cm⁻² (77 K), which are comparable to the highest sheet electron densities reported in AlGaAs/InGaAs/GaAs and InAlAs/InGaAs/InP material systems. Only strained samples have shown persistent photoconductivity (PPC). Based on the detailed Hall-Effect and Deep Level Transient Spectroscopy (DLTS) characterization results, it has been concluded that the origin of the traps responsible for the observed PPC are not the deep levels or DX-like centers in doped GalnP as commonly reported in the literature. Our results show that this effect can be attributed to strain relaxation related defects at the lattice mismatched interface.*

GİRİŞ

AlAs ile GaAs arasındaki mükemmel örgü uyumluluğu (lattice match) nedeniyle, AlGaAs/GaAs malzeme sistemi heteroeklem elektronik ve optoelektronik cihaz uygulamalarında en yaygın olarak kullanılan malzeme sistemidir. Buna karşın, kullanılan AlGaAs yarı iletkeninin oksijenle kolay reaksiyona girmesinin ve katkılanmış malzemede DX merkezleri adı verilen donör alakalı derin tuzakların (trap) varlığının AlGaAs/GaAs cihazların performansını düşürdüğü gözlenmiştir¹. Yakın bir zaman önce, GaAs ile örgü uyumlu olan GalnP üçlü bileşiği, AlGaAs/GaAs sistemindeki AlGaAs malzemesinin yerini almaya aday olarak ilgi çekmiştir^{2,5}.

AlGaAs yarı iletkeninin kullanıldığı modüle katkı alan etkili transistörlerde (MODFET), bahsi geçen DX merkezlerinin etkileriyle, süreğen foto iletkenlik (persistent photoconductivity) ve düşük sıcaklık ve karanlık koşullarında akım-voltaj

karakteristiklerinde çöküntü gözlenmektedir. Yarı iletkenin direkt banddan indirekt banda dönüşüm noktasına yakın bileşim kompozisyonlarında DX merkezi yoğunluğu önemli seviyelere varmaktadır. Bahsi geçen dönüm noktasına AlGaAs için AlAs mol oranının 0.37, GalnP için ise GaP oranının 0.74 olması durumunda erişilmektedir. DX merkezlerinden kaynaklanan problemler Al_xGa_{1-x}As içindeki Al mol oranının (x) düşük seviyede (x<0.2) tutulmasıyla elimine edilebilirse de, bu durum düşük Schottky bariyer yüksekliğine, ve AlGaAs/GaAs heteroeklemindeki düşük iletim bandı süreksizliği nedeniyle AlGaAs/GaAs arayüzünde yetersiz elektron yoğunluğuna neden olmaktadır. GalnP malzemesinde GaP oranının 0.51 olması durumunda GaAs malzemesine örgü uyumluluğu sağlanabilirken, bu kompozisyonda direkt bandın indirekt banda dönüştüğü noktadan uzak durulabilmektedir. Metalorganik kimyasal buhar depozisyonu (MOCVD) yoluyla büyütülen örgü uyumlu GalnP/GaAs ve gerilimli (strained) Ga_{0.51}In_{0.49}P/In_{0.25}Ga_{0.75}As/GaAs MODFET cihazlarında 77 K sıcaklıkta herhangi bir akım veya transkondüktans düşüşünün gözlenmediği rapor edilmiştir.⁵⁶

Yakın zaman içinde MOCVD^{37-8,11}, moleküler ışın epitaksisi (MBE)⁹, sıvı hal epitaksisi (LPE)^{10,11} ve metalorganik moleküler ışın epitaksisi (MOMBE)^{12,13} yöntemleriyle büyütülen GalnP/GaAs heteroyapısının tuzak karakterizasyonu üzerine bir kaç çalışma literatüre yansımıştır. Konuyla ilgili yayınlarda çelişkili sonuçlara rastlandığı gibi heteroeklemlerde gözlenen süreğen foto iletkenliğin nedeni de tam olarak belirlenememiştir. Örneğin Ben Amor ve grubu⁸, MOCVD yöntemiyle büyütülen modülasyon katkı GalnP/GaAs heteroeklemlerinde süreğen foto iletkenlik gözlemiş ve bunu DX merkezlerine ilintilemiştir. Said Elhamri ve grubu⁷ ise yine MOCVD ile büyütülen fakat katlandırılmamış GalnP/GaAs heteroyapılarında süreğen foto iletkenlik gözlemleyerek olayı GalnP içindeki derin donörlerin fotiyonlaşmasına bağlamıştır. Krynicki ve grubu¹⁴ ise silikonla katkılandırılmış ve MOCVD yöntemiyle büyütülmüş GalnP/GaAs heteroeklemleri üzerinde yaptığı

çalışmalarda 0.434 eV iyonlaşma enerjili fakat iletim bandından 20 meV aşağıda yer alan bir seviyeye rastlanmış ve bunun DX merkezleriyle alakalı olduğu yönünde karar kılınmıştır. Paloura ve grubu¹² da aynı konudaki çalışmalarını sonucunda MOMBE ile büyütülmüş katkısız, S katkılı ve Si katkılı GaInP/GaAs yapılarından katkısız olanda 820-870 meV aktivasyon enerjili bir tuzak, katkılı olanlarda ise 300-345 meV derinlikli bir tuzağı gözlemiştir. Bu sonuçlardan katkılandırmanın katkısız örneklerde görülen tuzağı giderdiği, fakat gözlenen yeni tuzağı ortaya çıkardığı izlenimine varmıştır.

Literatüre yansıyan çelişkili sonuçlar ve yorumlar nedeniyle, GaInP/GaAs modüle katkılı heteroyapılarında derin tuzakların özellikleri ve süregelen foto iletkenliğin nedenleri hakkında daha fazla araştırmaya ihtiyaç duyulduğu açıktır. Buna ilave olarak daha üstün kanal elektron aktarım özelliklerine sahip ve yüksek iletim bandı süreksizliği nedeniyle arayüzeyde daha yüksek iki boyutlu elektron gazı yoğunluğu sağlayan $Ga_{0.5}In_{0.49}P/In_xGa_{1-x}As/GaAs$ heteroeklem yapısı üzerine yapılan çalışmalar oldukça azdır.

Bu bildiride, gaz kaynaklı moleküler ışın epitaksisiyle (GSMBE) büyütülmüş, örgü uyumlu GaInP/GaAs ve gerilimli GaInP/InGaAs/GaAs MODFET yapılarının ayrıntılı elektriksel karakterizasyonu sunulacaktır ve tuzakların kaynağı ile karakteristikleri tartışılacaktır. Gerilimli yapılar ilk defa olarak belirtilen yöntemle büyütülmüştür.

ELEKTRİKSEL KARAKTERİZASYON

Büyütülen örneklerin yapıları Şekil 1'de gösterilmektedir.

rT-GaAs, t=20 nm
Katkılanmamış $Ga_{0.5}In_{0.49}P$, t=25 nm
n- $Ga_{0.5}In_{0.49}P$, $N_D=4 \times 10^{18} \text{ cm}^{-3}$, t=20 nm
Katkılanmamış $Ga_{0.5}In_{0.49}P$, t=10 nm
Örnek 1: x=0, t=0 Örnek 2: x=0.1, t=25 nm Katkılanmamış $In_xGa_{1-x}As$ Örnek 3: x=0.15, t=15 nm Örnek 4: x=0.25, t=10 nm
Katkılanmamış GaAs, t=1 jim
Yarı-Yalıtkan GaAs Taban

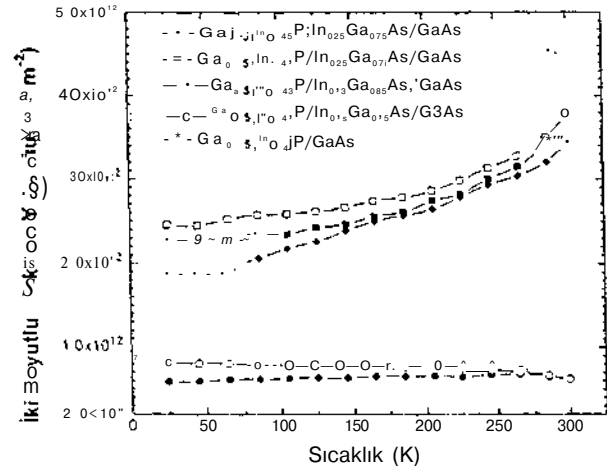
ŞEKİL 1: Büyütülen MODFET Yapıları

Büyütme işlemi, gaz kaynaklı moleküler ışın epitaksisi ile süper temiz yarı-yalıtkan GaAs taban üzerine 510 C sıcaklıkta ve katkı malzemesi olarak Si kullanılarak gerçekleştirilmiştir. Detaylı büyütme koşulları ayrıca rapor edilecektir.

A. HALL-EFFECT ÖLÇÜMLERİ

Oluşturulan MODFET yapılarının 2-boyutlu elektron yoğunluklarının ve aktarım özelliklerinin belirlenmesi amacıyla değişken sıcaklık altında Hall-Effect ölçümleri yapılmıştır. Ölçümler, bir elektromagnetsis, 25-300 K sıcaklık aralığında çalışan bir helyum soğutma sistemi ve Keithley Model 80A Hall-Effect ölçüm sistemi birleştirilerek oluşturulan bilgisayar kontrollü bir ölçüm düzeneği kullanılarak 0.5 T manyetik alan altında gerçekleştirilmiştir, ölçümler için gerekli olan ohmik kontaklar yapılırken, gerilimli yapılardan In mol oranı x=0.1 ve x=0.15 olanlarında ışığa karşı duyarlılık farkedilmiştir. Söz konusu duyarlılığın incelenmesi için deney düzeneğine kırmızı ışık veren bir LED yerleştirilerek, hem karanlık hem de aydınlık koşullarında ölçüm alınabilmesi sağlanılmıştır.

Şekil 2 'de ölçülen iki boyutlu elektron yoğunluklarının sıcaklığa bağlı olarak değişimleri gösterilmektedir.

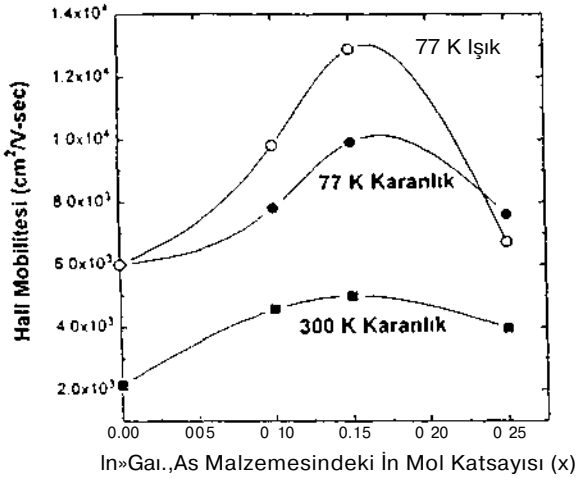


ŞEKİL 2: İki Boyutlu Elektron Gazı Yoğunluğunun Sıcaklıkla Değişimi (İç dolu semboller karanlıkta, içi boş semboller aydınlıkta alınan ölçümleri yansıtmaktadır).

İşli ölçümlerde, örnekler 25 K sıcaklığa kadar karanlıkta soğutulmuş, ardından LED açılmış ve iletkenlik sabitleştikten sonra LED kapatılarak ölçümler gerçekleştirilmiştir. Şekil 2'de görüldüğü gibi süregelen foto iletkenlik örgü uyumlu örneklerde görülmezken, gerilimli yapılarda dikkate değer seviyede duyarlılık gözlenmiştir. En fazla 2 boyutlu elektron gazı yoğunluğu In mol oranı en yüksek (x=0.25) olan örnekte 300 K'de $3.75 \times 10^{12} \text{ cm}^{-2}$, 77 K'de ise $2.3 \times 10^{12} \text{ cm}^{-2}$ olarak tesbit edilmiştir. Bu yoğunluklar AlGaAs/inAlAs/GaAs ve

InAlAs/InGaAs/InP malzeme sistemlerinde elde edilebilmiş rekor değerlere yakındır. En yüksek 2 boyutlu elektron yoğunluğunun In mol oranı en yüksek olan örnekte elde edilmesi bu örnekteki yüksek iletim bandı süreksizliği nedeniyle beklenen bir sonuçtur. Bununla beraber In mol oranı $x=0.1$ ve $x=0.15$ olan örneklerde, örgü uyumlu olan yapıya göre daha az taşıyıcı yoğunluğu gözlenmiştir.

Hall-Effect ölçümlerinden elde edilen mobilite değerlerinin 77 K ve 300 K sıcaklıkta, karanlık ve aydınlıkta kanaldaki In mol katsayısına bağlılığı Şekil 3'de gösterilmektedir.



ŞEKİL 3: Hall Mobilitesinin Kanaldaki In Mol Katsayısına Bağlılığı

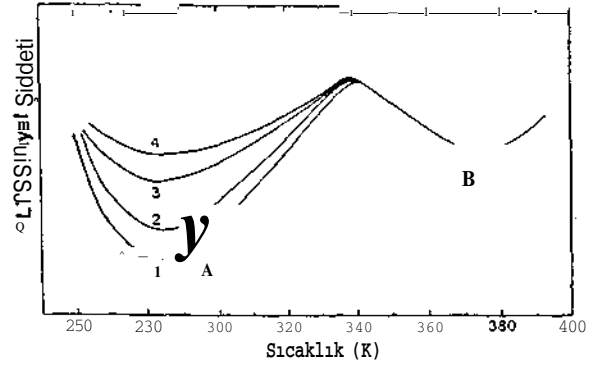
örneklerde gözlenen garip bir özellik ısıtma sonucunda, ölçülen iletkenliğin önemli ölçüde azalması ve ışık duyarlılığının artması olmuştur, örneklerin 600 C sıcaklıkta birkaç dakika ısıtıldıktan sonra yarı-yalıtkan hale geldiği gözlenmiştir.

B. DLTS ÖLÇÜMLERİ

Büyütülen hetero-yapılardaki süreğen foto iletkenliğin nedenlerinin aydınlatılabilmesi ve varlığı farkedilen taşıyıcı tuzaklarının karakterizasyonu amacıyla deep level transient spectroscopy (DLTS) ölçümleri yapılmıştır. Bu amada, süreğen foto iletkenliğin görülmediği örgü uyumlu örnekle, en yüksek ışık duyarlılığı görülen ve In mol oranı $x=0.15$ olan örnek kullanılmıştır. Deneysel ölçüm düzeneği olarak SemiTrap DLS82-E sistemi kullanılmıştır, ölçüm için gerekli olan Schottky diyotlar, yapıların en üst katmanını oluşturan n^+ GaAs kimyasal yolla aşındırıldıktan sonra, altın buharlaştırılması yoluyla fabrike edilmiştir, örgü uyumlu örneklerde 0.797 eV aktivasyon enerjili, $5 \times 10^{14} \text{ cm}^2$ yakalama alanına (capture cross-section) sahip ve $2 \times 10^{17} \text{ cm}^{-3}$ yoğunluğunda bir taşıyıcı tuzağı tespit edilmiştir. Bulunan tuzağın karakteristiği, MOMBE yöntemiyle

büyütülmüş GaInP/GaAs hetero-yapılarında Paloura ve grubu¹² tarafından kaydedilmiş ET3 tuzağına benzerlik göstermektedir.

Gerilimli (strained) yapı üzerinde yapılan ölçümler sonucu elde edilen DLTS spektrumu Şekil 4'de gösterilmektedir.



ŞEKİL 4: Ga_{0.51}In_{0.49}P/In_{0.15}Ga_{0.85}As/GaAs Yapısının DLTS Spektrumu

Düşük ters eğilme (reverse bias) seviyelerinde (-0.1V), sadece B tuzağı gözlenilmiştir ve bu tuzağın örgü uyumlu yapılarda bulunanla benzer karakteristiğe sahip olduğu belirlenmiştir. Ters eğilme seviyesi artırıldığında A tuzağı ortaya çıkmıştır. B tuzağından farklı olarak, A tuzağının DLTS sinyal şiddetinin doldurma pulsunun logaritmasıyla doğru orantılı olarak değiştiği gözlenmiştir ki bu arayüzey tuzaklarının genel özelliklerindedir. A tuzağının aktivasyon enerjisi 0.422 eV ve yakalama yan-kesiti 2.8×10^{17} olarak hesaplanırken, bu tuzağın yoğunluğu, elimizdeki DLTS sistemiyle uygulanabilen en geniş doldurma pulsuyla dahi tamamıyla doldurulamaması sebebiyle belirlenememiştir.

YORUM

Örgü uyumlu örnekte PPC görülmemesi bu özelliğin katılanmış GaInP içindeki tuzaklardan kaynaklanmadığının açık bir göstergesidir. Bu durumda örneklerde gözlenen B tuzağının katılanmamış katman içinde bulunma olasılığı yüksektir. Sadece B tuzağının bulunduğu örgü uyumlu yapılarda, bu tuzağın etkisinin Hall-Effect ölçümleri yoluyla tesbit edilememesi, katılanmamış GaInP katmanının iletkenliğinin kanal iletkenliğinden çok daha düşük olması ile açıklanabilir. Bu sonuç daha önce Paloura ve grubunun¹² GaInP içindeki tuzak yoğunluğunun Si katkıyla azaldığı yönündeki gözlemini desteklemektedir.

Yukarıda verilen sonuçlar ışığında gerilimli yapılarda gözlenen PPC etkisinin A tuzağından (Şekil 4) kaynaklandığı söylenebilir, örneklerde InGaAs katmanının kalınlığı teorik kritik kalınlığın (critical

thickness) altında tutulmuştur. Bununla beraber, InGaAs katmanı 0.1 ve 0.15 in mol katsayılı olan örneklerin diğerlerine göre daha düşük kanal elektron yoğunlukları ve 77 K mobilitelerinin ışığa daha fazla duyarlı olması bu örneklerin arayüzey kalitelerinin daha düşük olduğunu göstermektedir. Ayrıca A tuzağının karakteristikleri bu tuzağın arayüzeydeki defektlerden kaynaklandığını desteklemektedir. Isıtma yoluyla örneklerin iletkenliğinin azalması ve ışık duyarlılığının artması, gözlenen PPC etkisinin dislokasyon tuzaklarla alakalı olduğunun diğer bir göstergesidir. Uyumsuzluk dislokasyonlarının oluşmasıyla gerilimin tamamıyla gevşemediğini ve ısıtma yoluyla dislokasyon yoğunluğunda artış olduğunu gösteren sonuçlar literatürde mevcuttur.

SONUÇ

Bu bildiriye gaz kaynaklı moleküler ışın epitaksisi yoluyla büyütülen örgü uyumlu GaInP/GaAs ve gerilimli GaInP/InGaAs/GaAs MODFET yapıları üzerinde yapılan elektriksel karakterizasyon sonuçları sunulmuştur. Oluşturulan örneklerden in mol oranı $x=0.25$ olan yapıda, şimdiye kadar alternatif malzeme sistemleriyle elde edilebilmiş en yüksek iki boyutlu elektron gazı yoğunluklarına yakın seviyeler elde edilmiştir. Süreğen foto-iletkenlik olayı örgü uyumlu yapılarda gözlenmezken, gerilimli yapılarda dikkate değer ölçüde olduğu gözlenilmiştir. Yapılan DLTS ve Hall-Effect ölçümleri sonuçlarına dayanılarak, süreğen foto-iletkenliğe, literatürde yaygın olarak rapor edildiği şekliyle geniş band aralıklı malzemedeki donörlerle alakalı derin tuzakların değil, örgü uyumsuz hetero-eklemede yer alan ve gerilim gevşemesi ile alakalı defektlerin sebebiyet verdiği sonucuna varılmıştır. Ayrıca yapılan ölçümlerde katkılanmamış GaInP katmanlarında yer alan ve aktivasyon enerjisi 0.797 eV olan bir derin tuzağa rastlanmıştır. Böyle bir tuzağın Hall-Effect ölçümleri ile tesbit edilmesi güç olup cihazın eşik voltajında sıcaklığa ve ışığa bağlı değişimlere neden olabileceği öngörülmektedir. Bu nedenle bahsi geçen katkılanmamış katmanın kabul edilebilir bir seviyede Si ile katkılanması önerilebilir.

Bu bildiriye sunulan çalışma TÜBİTAK tarafından desteklenmektedir (Proje no: EEEAG-168). Üzerinde çalışılan yapılar Northwestern üniversitesi (A.B.D.) ile işbirliği içinde bu Üniversitenin Center for Quantum Devices adlı merkezinde büyütülmüştür. Yazılar, bu yöndeki katkılarından dolayı Prof. Manijeh Razeghi, Chris Jelen, ve Steve Slivken'e teşekkür eder.

KAYNAKÇA

- ¹ P. Bhattacharya, *Semicond. Sci. Technol.*, 3, 1145 (1988).
- ² M.J. Mondry, H. Kroemer, *IEEE Electron Dev. Lett.*, 6, 175(1985).
- ³ D. Biswas, N. Debbar, P. Bhattacharya, M. Razeghi, M. Defour, and F. Omnes, *Appl. Phys. Lett.*, 56, 833 (1990).
- ⁴ C.Beşikçi and M. Razeghi, *IEEE Trans. Electron Dev.*, 41, 1066(1994)
- ⁵ Y. J. Chan, D. Pavlidis, M. Razeghi, and F. Omnes, *IEEE Trans. Electron Dev.*, 37, 2141 (1990).
- ⁶ M. Takikawa, T. Otori, M. Takechi, M. Suzuki, and J. Komeno, *J. Crystal Growth*, 107, 942 (1991).
- ⁷ S. Elhamri, M. Ahoujia, K. Ravindran, D. B. Mast, R.S. Newrock, W. C. Mitchel, G. J. Brown, I. Lo, M. Razeghi and X. He, *Appl. Phys. Lett.*, 66, 171 (1995).
- ⁸ S. B. Amor, L. Dmosvki, J. C. Portal, N. J. Pulsford, R. J. Nicholas, J. Singleton, and M. Razeghi, *J. Appl. Phys.*, 65, 2756(1989).
- ⁹ Z. C. Huang, C. R. Wie, J. A. Varriano, M. W. Koch, and G. W. Wicks, *J. Appl. Phys.*, 77, 1587 (1995).
- ¹⁰ J. B. Lee, S. D. Kwon, I. Kim, Y. H. Cho, and B. Choe, *J. Appl. Phys.*, 71, 5016 (1992).
- ¹¹ H. K. Kwon, S. D. Kwon, B. Choe, and H. Lim, *J. Appl. Phys.*, 78, 7395(1995).
- ¹² E. C. Paloura, A. Ginoudi, G. Kriakidis, and A. Christou, *Appl. Phys. Lett.*, 59, 3127 (1991)
- ¹³ A. Ginoudi, E. C. Paloura, G. Kostandinidis, G. Kriakidis, Ph. Maurel, J. C. Garcia and A. Christou, *Appl. Phys. Lett.*, 60, 3162 (1992).
- ¹⁴ J. Krynicki, M. A. Zaidi, M. Zazoui, J. C. Bourgoin, M. DiForte-Poisson, C. Brylinski, S. L. Delage, H. Blanck, *J. Appl. Phys.*, 74, 260 (1993).

Mikroelektronikte Çok katlı Metal Uygulamaları İçin Farklı Bir Yöntemle Silisyum Dioksit Depolama ve Oksit Kalitesinin Belirlenmesi

Ayten KUNTMAN¹

Rifat YENİDÜNYA¹

Ahmet KAŞGÖZ²

İstanbul Üniversitesi Mühendislik Fakültesi

¹Elektronik-Elektronik Mühendisliği Bölümü

²Kimya Mühendisliği Bölümü

3485G, Avcılar, İstanbul

ABSTRACT

Multilevel structures consisting of alternating metal and dielectric layers are necessary to achieve interconnection in high density VLSI circuits using either MOS or bipolar technology. In this study a new method for interlayer dielectrics is suggested. It can be realized at temperatures below the metal melting point.

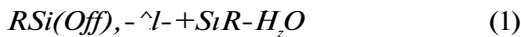
Giriş

Geniş çapta tümeleştirilmiş devrelerde, aktif bölgeler belirlendikten sonra aratabaka dielektrik oluşturulması ve pasifizasyon aşaması; sırasındaki yüksek sıcaklık işlemleri oldukça önemli problemlere neden olmaktadır. Aktif bölgelerdeki katkı konsantrasyonu dağılımının değişimine bağlı olarak katkı profili değişmektedir. 64 Mbit DRAM gibi yoğun devrelerde düşük sıcaklık işlemleri ve yarıya yüzey düzgünlüğü de önemlidir. Bu amaçla çeşitli organik ve inorganik dielektrikler kullanılmaktadır. Bu anlamda kullanılan malzeme ve yöntemleri iyileştirmek için çalışmalar yapılmaktadır [1-6].

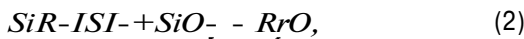
Bu çalışmada yeni bir yöntemle, spin-on teknolojisi kullanılarak düşük sıcaklıklarda silisyum dioksit depolandı. Depolanmış silisyum dioksitin mekanik ve elektriksel özellikleri incelendi.

Halen kullanılan yöntemler ve problemleri

Düşük sıcaklıklarda SiO₂ film depolamak için kullanılan en yaygın yöntem, 400°C'de alkil silikaların aşağıdaki denklemler uyarınca parçalanması ile oluşmaktadır.



Buoda R, CH₃, C₂H₅ gibi bir alkil grubunu göstermektedir.



(-) eşitliğinden itibaren SiO₂ oluşması için geçen ara kademelerde OH bağlarıyla bağlı RSi(GH)_x (GR')_{3-x}

yapısında bir network oluşmaktadır ve su açığa çıkmaktadır. Ara kademede oluşan network proses sırasında oksitin büzülmesine neden olmaktadır. Ayrıca, 450°C'nin altına Si-C bağının kırılması oldukça güçtür. Kırılmayan Si-C bağları karbon kirliliğini arttırmaktadır. Karbon kirliliği; ki değişik şekilde ortaya çıkabilmektedir.

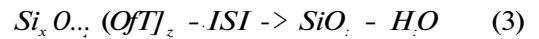
Eğer Si - C bağı parçalanmamışsa bu durumda silisyum ve karbon arasındaki elektronegativite farkı geçit bölgesinde tuzaklara neden olabilmektedir. Bağ parçalandığında ise serbest kalan C atomları biraraya gelip uzun zincirler veya halkalar oluşturabilmekte bu da silisyum yüzey üzerinde partikül kirliliğine sebep olmaktadır.

Karbon kirliliğini azaltmak için RSi(OR')₃ yerine Si(OR')₄ kullanılması düşünülebilir. Si(OR')₄ Si-C bağı içermez, fakat 4 fonksiyonlu grup olduğundan reaksiyon hızı RSi(OR')₃'den daha yüksektir. Reaksiyon hızı yüksek olduğu için kalınlığın kontrol edilebilirliği güçleşmektedir. Bu da Si(OR')₄'ten çıkılarak hazırlanan oksit'in yüzey özelliklerinin (planitesi) RSi(OR')₃'ten elde edilen oksit kadar iyi olmamasına neden olmaktadır.

Yeni Yöntem

Bu çalışmada çıkış maddesi olarak alkil grubu içermeyen, genel olarak Si_xO_y(OH)_z formülü ile gösteriler; silisik asit çözeltisi kullanıldı.

Silisik asit ısı ile silisyum dioksit ve su vererek parçalanmaktadır



Silisik asitten elde edilen limde karbon kirliliği riski çok azdır. Sadece kullanılan çözücüden gelir. Silisik asitin kesin formülü (Si_xO_y(CH)_z) konsantrasyona ve çözeltinin yaşlanmasına bağlıdır. Fakat film oluşması için z'nin en az 3 olması gerekmektedir. Film, n büzülmesi de diğer yöntemle kıyasla daha azdır. Çünkü Si(OR')₃ yapısında bulunan fonksiyonel grupların boyutları Si(OH)₃ yapısındaki ne göre daha büyüktür. Dolayısıyla R' gruplarının yapıdan ayrılması büyük miktarda büzülmeye neden olmaktadır.

Örneklerin hazırlanması

0.85 mol/lt silisik asit çözeltisi hazırlandı. 1500-5000 devir/dakika hızda silisyum pul üzerine 10-30 s. süre ile silisik asit kaplandı.

Silisyum film oluşturma aşamaları

1. Silisyum pul üzerinde spin-on teknolojisi ile silisik asitin kaplanması
2. 20 dakika 150°C ön pişirme
3. 20 dakika 400°C tavlama

Farklı devirlerde silisik asit serilerek istenen kalınlıkta film elde edildi¹. Elde edilen filmlerin kalınlıkları belirlendikten sonra elektriksel ölçümler için alüminyum kaplanarak kapasiteler hazırlandı.

Oksitin mekanik özelliklerinin belirlenmesi

Depolanan silisyumdioksit filmin mekanik özelliklerinin belirlenmesi için aşağıdaki ölçümler yapıldı.

1. Oksit kalınlığının belirlenmesi (ölçülmesi)
2. Aşınma hızının belirlenmesi (ölçülmesi)
3. Sertlik ölçümleri

1. Kalınlık ölçümleri:

Silisyum dioksit filmin kalınlığı nanometrix ile (210 x P scanning UV) belirlendi. 150°C de ön pişirme ve 400°C de tavlama işlemlerinden sonra ölçülen oksit kalınlıkları Tablo-I'de görülmektedir.

Isıl işlemlerden sonra silisyum dioksit filmin büzülmesi aşağıdaki formül yardımıyla belirlendi:

$$\Delta = \frac{d_{av150} - d_{av400}}{d_{av150}}$$

Tablo-I'de verilen maksimum ve minimum oksit kalınlıkları yüzeydeki filmin düzgünlüğü ile ilgili bir fikir vermektedir.

Oluşturulan oksitin büzülmesi oldukça düşüktür. Daha önce yapılan benzer çalışmalarda yüzde büzülmenin 10'lar civarında olduğu rapor edilmiştir [4]. Film düzgünlüğü de oldukça iyidir. 0.8u film kalınlığına kadar herhangi bir çatlama ve bozukluk gözlenmemiştir.

2. Aşınma hızı ölçümleri:

Aşınma hızının belirlenmesi bize film yoğunluğu hakkında bir bilgi vermektedir.

Tablo-II'de farklı kalınlıktaki SiO₂ filmlerin 400°C'deki tavlama işleminden sonra belirlenen aşınma hızları değerleri görülmektedir. Aşındırma işlemi 10%'lik tamponlu HF çözeltisi ile gerçekleştirilmiştir.

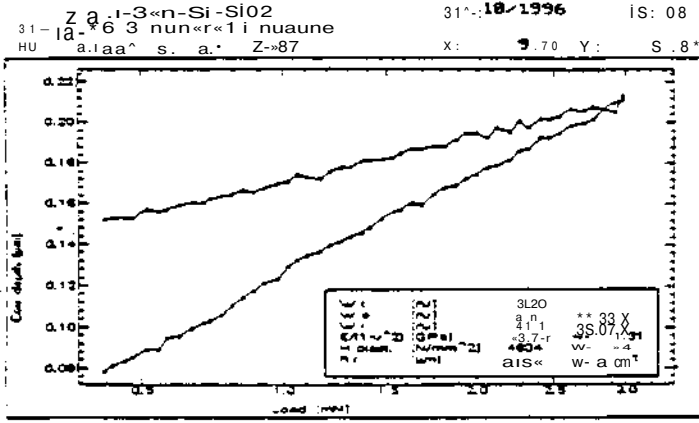
Tablolardan gözleendiği gibi 400°C tavlama sonrası filmin HF çözeltisine karşı di'enci daha yüksektir. Fakat ısıl oksite göre aşınma hızı yüksektir.

Tablo-I. 15(fC deki ön pişirme ve 400°C'deki tavlama işlemlerinden sonraki oksit kalınlıkları 150° C'de ön pişirmeden 400° C'de tavlama sonrası

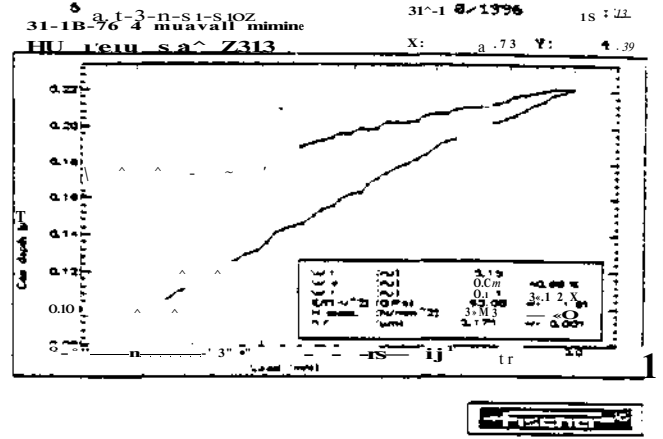
d_{max}	d_{min}	d_{av}	d_{max}	d_{min}	c_{av}	s
1910	1838	1877	1787	1753	1764	6%
4125	3989	4024	4013	3863	3927	3%
5987	5810	5896	5780	5603	5690	3.5%

Tablo II: Farklı kalınlıktaki SiO₂ filmlerin 400°C'deki tavlama işleminden sonra belirlenen aşınma hızları

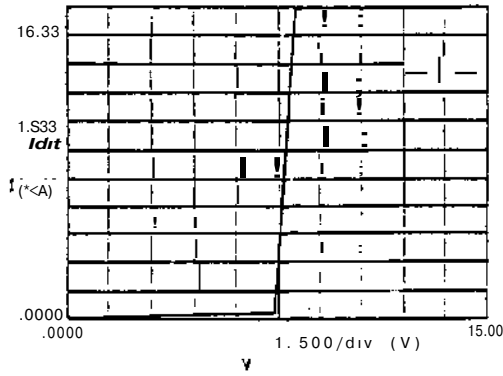
d_{av}	aşınma süresi (s)	tavlama süresi (min)	aşınma hızı (Å/min)
1877	20	-	5630 1 kez kaplanmış
1764	30	20	3528 1 kez kaplanmış
4024	40	20	6036 2 kez kaplanmış
3927	70	40	3336 2 kez kaplanmış
5896	75	40	4717 3 kez kaplanmış
5690	90	60	3798 3 kez kaplanmış



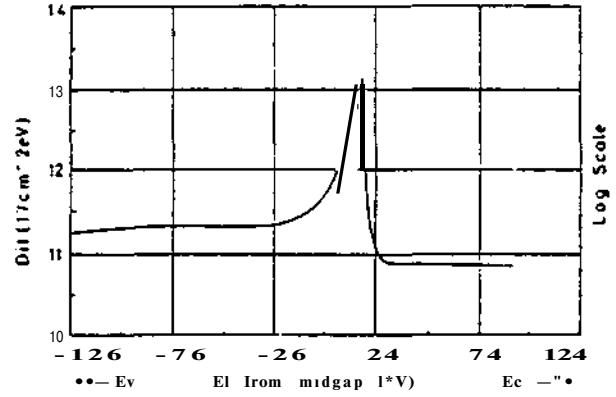
Şekil 1: 3926 A kalınlıktaki silisyum dioksitin sertlik ölçümleri (iki kez silisik asit kaplanan ve 400°C de tavlanan film)



Şekil 2: 3926 A kalınlıktaki silisyum dioksitin sertlik ölçümleri (iki kez silisik asit kaplanan ve 400°C de tavlanan film)



Şekil 3: Silisik asitten hazırlanan silisyum dioksit filmin belverme karakteristiği



Şekil 4: Silisik asitten hazırlanan silisyum dioksit filmin tuzak yoğunlukları dağılımı

3. Sertlik ölçümleri

Depolanan oksitin yüzey sertliği belirlendi. Bunun için mikrosertlik sisteminden yararlanıldı. İki kez film kaplanan ve her iki seferde de 400°C'de tavlanan 3927A kalınlıktaki SiO₂'in sertliği 3mN yükte 463 Vickers olarak bulundu, ölçüm sonuçları Şekil-1'de görülmektedir. Şekil-2'de ise 4024A lik filmin sertlik ölçümü görülmektedir. 4024A lik film 2 kez SiO₂ kaplanarak bir kez 400°C'de tavlansak hazırlanmıştır. Bu filmin sertliği ölçüm değeri ise 384 Vickers olarak bulunmuştur.

Elektriksel Ölçümler:

Depolanan SiO₂ kullanılarak silisyum taban üzerinde oluşturulan basit dairesel MOS yapıların belverme karakteristikleri HP4145 A parametre analizörü yardımıyla belirlenmiştir. C-V ölçümleri Keithley 590 CV analizörü (kapasite ölçü sistemi) ile gerçekleştirilmiştir.

Silisyum dioksit filmin belverme karakteristikleri Şekil-3'de görülmektedir. Bu oksidin belverme gerilimi 4x10⁵ V/cm olarak belirlenmiştir. Bu değer, ısı yoldan büyütülmüş oksite ilişkin değerden (5-10x10⁵ V/cm) daha düşüktür, ancak APCVD(atmosferik basınçta kimyasal buhar depdama) (1x10⁶) ve polimerik dielektriklerin (6-7x10⁵) belverme gerilimi değerlerine oldukça yakındır [6].

C-V ölçümlerinde oldukça fazla veren tip tuzak yoğunlukları gözlenmiştir(Şekil 4). Veren tipteki tuzak yoğunlukları yapıda kalmış olan negatif (OH)⁻¹ gruplarından ileri gelmektedir. Ancak, tavlama sıcaklığının yükseltilmesi halinde, Gözkonusu hidroksil grupları yok edilebilir. Bu çalışmanın amacı metal erime noktasının altında bir oksit filmi oluşturmak olduğundan, bu tür bir çalışma yapılmamıştır.

Başka bir çalışmada hazırlanmış olan aynı tip filmler için ölçülen kırılma indisi 1.458 ve 1.46 arasında değişmektedir [7]; bunlar ısı yoldan büyütülmüş oksit filmlerine ilişkin ideal değere yakın yahut buna eşit olduğu görülmektedir. Bu da, kaplanmış ve ısı yoldan büyütülmüş silika filmlerin yüzey özelliklerinin oldukça yakın olduğunu göstermektedir.

Sonuç

Silisyum dioksit kullanılarak yapılmış olan silisyum dioksit filmlerin ısı işlemleri sonunda yüzde büzülmesi 3-5 civarında bulunmuştur. Benzer çalışmalarda elde edilen sonuçlara göre bu değerler oldukça düşüktür [4]. Oksit kalınlıklarının maksimum ve minimum değerlerine bakıldığında yüzey düzgünlüğünün oldukça iyi olduğu söylenebilir. Fazla kompleks alet gerektirmediği için uygulaması kolaydır. Silisyum dioksitten çıkarak hazırlanan oksidin aşınma hızı ısı oksite göre daha yüksek ve belverme gerilimi ısı oksite göre düşük olmasına rağmen çok katlı metal uygulamaları ve pasivasyon için kullanılabilir ölçüdedir.

Bu çalışmada filmlerin hazırlanması ve elektriksel ölçümler için TÜBİTAK-MAM, YİTAL ve O.U.E.L laboratuvarlarından yararlanılmıştır.

Kaynaklar

- [1] Tong E. Jerry , Schertenleib Kurt , Carpio A.Ronald " Process Film Characterization of PECVD Borophosphosilicate Films VLSI Applications" Solid State Technology January 1984 pp 161-170
- [2] Pineda R . Chiang C. and Fraser B.David "A New Caged Structure Spin-On-silica for Multilevel Interconnect Application" VMIC Conference June 12-13 1990 pp 180-185
- [3] Hail T.James and Henderson C.Richard "Photo-CVD for VLSI Isolation" Solid - State Science and Technology September 1984 vol 131 No : 9 pp 2146-2151
- [4] Suzuki M., Homma T. and Numasawa Y."Low Temperature Interlayer Formation Technology Using a new Siloxane Polymer Film" VMIC Conference June 12-13 1990 pp 173-"79
- [5] Kokai Tokkyo Koho "Formation of even silica coatings and silica coated devices" Japanese Patent No : JP 04 53832 Chemical Abstracts vol 116 1992 pp116
- [6] Kuntman A. , Yılmaz.T, Güngör.A, Baysal.M.B, A new Polyimide Film for very large scale integration and its electrical characterization, submitted to IEEE Tran. Dielectrics and Electrical Insulation.
- [7] aşgöz A. unpublished work during his Ph.D. thesis "Investigation of formation of some metal oxide-siliciumdioxide (M_xO_y - SiO₂) systems by sol-gel method and some of their properties" June 1992 Istanbul University

Tümdevrelerde Düşük Sıcaklık Uygulamaları İçin Yeni Bir Poliimid Kullanımı ve Elektriksel Özellikleri

Ayten KUNTMAN¹, Tülay YILMAZ², Atilla GÜNGÖR², Bahattin BAYSAL²³

¹Ü Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 34850, Avcılar, İstanbul

²Marmara Araştırma Merkezi, P K 21, 41470, Gebze, Kocaeli

³Boğaziçi Üniversitesi, Kimya bölümü, 80815 Bebek, İstanbul.

ABSTRACT

Multilevel structures consisting of alternating metal and dielectric layers are necessary to achieve interconnection in high density or VLSI circuits using either MOS or bipolar technology. For interconnect dimensions smaller than 0.5 μ m, such as the 0.2 μ m generation and beyond, highly thermally stable organic polymers which exhibit sufficiently low dielectric constants would be needed.

In this work, following the synthesis of 4,4'-bis(3-aminophenoxy)diphenyl sulfone (DAPDS) (II), by nucleophilic aromatic substitution of 4,4'-dichlorodiphenyl sulphone (I) with m-aminophenol, DAPDS/Pyromellitic dianhydride (PMDA) based soluble and processable fully imidized polyimide were successfully synthesized by using solution imidization technique. Glass transition temperature (T_g) of Polyimide was observed around 270°C.

Dielectric and C-V characteristics were determined on simple ring-dot MIS structures consisting of Al-Polyimide-Silicon Wafer. C-V characteristics and dielectric properties were measured using Keithley 590 CV analyzer. Breakdown Voltage was determined by using HP 4145 A Semiconductor Parameter Analyzer.

The capacitance values caused by PI used in VLSI circuits will be rather low than the capacitance values caused by the other anorganic dielectric materials such as silicon dioxide and silicon nitride.

Giriş

Polimerler mikroelektronik endüstrisinde oldukça önemli rol oynamaktadır [1-5]. Rezist olarak, aratabaka dielektriği olarak, paketleme gibi değişik aşamalarda kullanılmaktadır, özellikle poliimidler organik çözücülere ve yüksek sıcaklığa dayanıklıdır [6]. Yüzey özellikleri ve elektriksel özellikleri de oldukça iyidir. VLSI ve ULSI devrelerde 0.5 μ m'den daha küçük boyutlu bağlantılar için termal kararlılığı oldukça iyi olan ve düşük dielektrik sabitli dielektrik tabakalara ihtiyaç vardır. İnorganik oksitlerin yanısıra organik ve polimerik bileşiklerde bu amaç için kullanılmakta ve araştırılmaktadır.

Bu çalışmada TÜBİTAK - Kimya bölümünde hazırlanan yeni bir polimik asid kullanılarak silisyum

taban üzerinde spin-on teknolojisi ile Metal-Poliimid-Silisyum(MIS) yapısında MOS Kapasiteler oluşturuldu. Hazırlanan poliimid filmin yüzey özellikleri ve oluşturulan MIS kapasitelerin elektriksel özellikler incelendi. Belverme gerilimi, dielektrik sabiti ve kapasite değerleri belirlendi. Elde edilen sonuçlar tümdevre fabrikasyonunda yaygın olarak kullanılan dielektrik filmlerle karşılaştırıldı.

Spin-on teknoloji ile PI kapasitelerinin hazırlanması

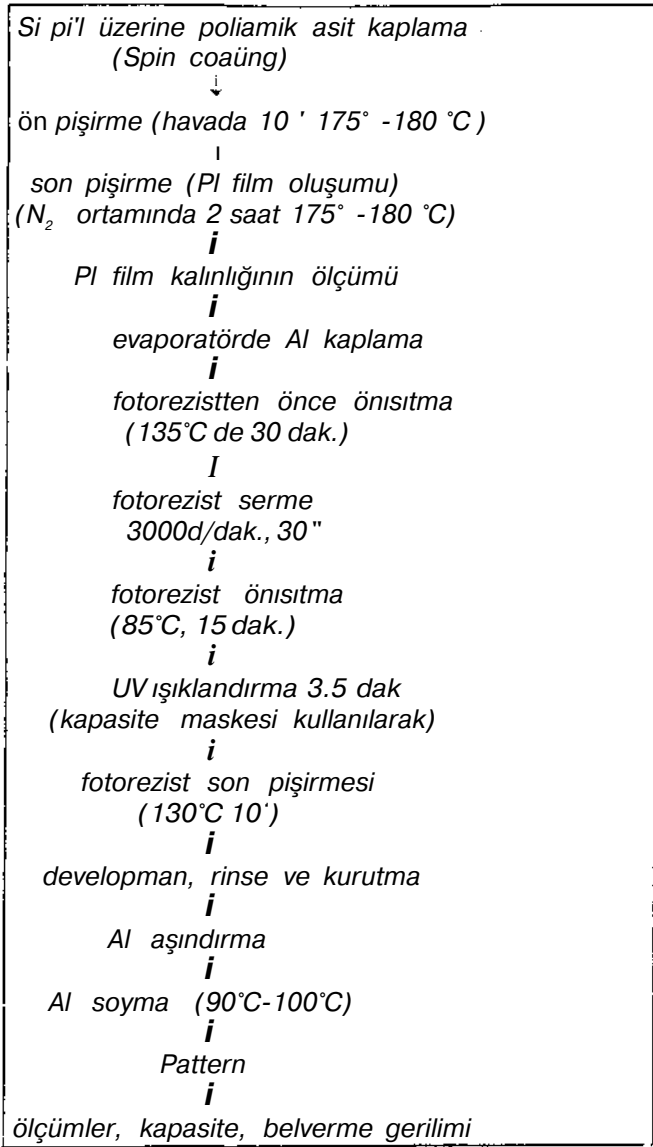
TÜBİTAK, GEBZE Kimya Mühendisliği Bölümü'nde sentez edilen poliamik asit ($T_g = 267^\circ\text{C}$) P tipi < 100 > yüzeyli, direnci 10-20 olan pullar üzerine spin-on tekniği ile 2500-6500 devir/dakika'lık hızlarda 40 saniye süre ile serildi. Daha sonra 180°C lik fırında azot atmosferinde (0.5 birim) 2 saat imidleştirildi. imidleştirme işleminden sonra nanometrics (210 x P scanning UV) ile pullar üzerindeki poliimid kalınlıkları belirlendi. Oksit kalınlıklarının 8000Å ile 14000Å arasında olduğu saptandı. Poliimid film üzerine buharlaştırarak metal kaplandı. Fotorezist işlemleri uygulanarak alüminyum şekillendirildi ve MOS yapılar benzer şekilde MIS kapasiteler oluşturuldu. Bu aşamalar TÜBİTAK-Marmara araştırma merkezi, YİTAL ve O.UEL Laboratuvarlarında gerçekleştirildi. Yapılan işlemlerin şematik olarak akış diyagramı Şekil 1'de verilmektedir. Oluşturulan kapasitelerin alanı $2 \times 10^{-2} \text{ cm}^2$ olarak belirlenmiştir.

Yapılan işlemler sonucunda oluşan pattern Şekil-2'de gösterilmiştir.

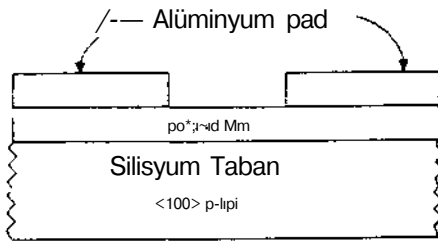
Termal ve elektriksel özelliklerin belirlenmesi ve kapasite hesabı

Silisyum taban üzerinde oluşturulan poliimid filmin termal karakterizasyonu *Differential Scanning Calorimeter* ile belirlendi. Polimeri karakterize eden camsı geçiş sıcaklığının (T_g) 270°C olduğu görüldü.

Oluşturulan bu MIS kapasitenin yüksek frekans ve *quasistatik* değerleri ise TÜBİTAK YİTAL'de *Keithley (Capacitance Measurement System)* C-V ölçerle belirlendi, ölçümler, oda sıcaklığı, 100, 200 ve 250°C sıcaklıklarda yapıldı. *HP 4145 A Semiconductor Parameter Analyzer* de ise belverme gerilimleri ölçüldü.



Sekili. MİS kapasitenin oluşturulması sırasındaki işlem adımları



Şekil 2. Oluşturulan MİS kapasitenin şematik görünüşü.

Oluşturulan poliimid kapasitelerin değeri MOS oksit kapasitesine benzer şekilde aşağıdaki formül uyarınca hesaplanabilir. Aynı şekilde ölçülen kapasite

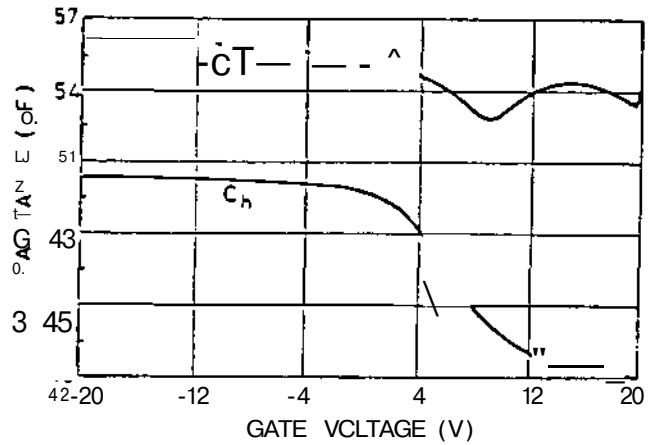
değerlerinden ise dielektrik sabitleri hesaplanabilir [7 8].

$$C_{pi} = A \epsilon_{pi} / t_{pi} \quad (1)$$

Burada C_{pi} ölçülen kapasitenin değerini, A kapasitenin alanını, E_{pi} poliimidin dielektrik sabitini, t_{pi} ise poliimidin kalınlığını göstermektedir.

Sonuçlar

Yukarıda verilen akış uyarınca oluşturulan Metal-Poliimid-Silisyum(MIS) yapıların MOS yapılarla benzer şekilde çeşitli sıcaklıklarda karakteristik eğrileri çıkarıldı. Şekil 3'de oda sıcaklığında geçite uygulanan gerilimle düşük frekans (1 KHz) ve yüksek frekans(IMHz) kapasite(C_q,C_n) değerlerinin değişimi görülmektedir.



Şekil 3. Oluşturulan MİS kapasitenin C-V karakteristiği

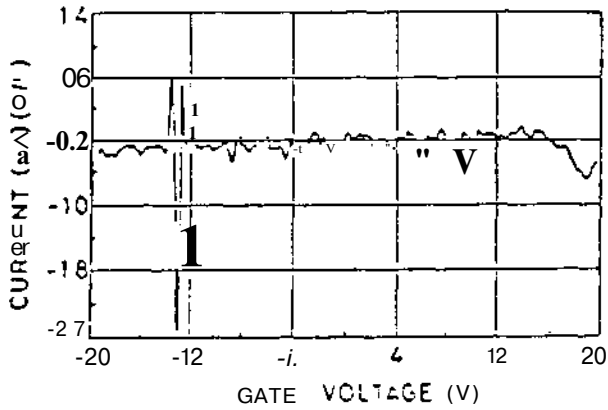
Taban p-tipi olduğu için uygulanan gerilimle deliklerin Si-PI arayüzüne çekilmesinden sonra fakirleşmiş bölgenin oluşumu MOS yapılarda olduğu gibi sıfır volt civarında değil fakat daha geniş bir aralıkta yumuşak bir eğimle gerçekleşmektedir. Bu durum silisyum-poliimid arayüzey yüklerinden kaynaklanmaktadır. Şekilden de görüldüğü gibi düşük frekanslarda ölçülen kapasite değerlerinin yüksek frekanslarda ölçülen kapasite değerlerinden yaklaşık 10pF daha fazla olduğu gözlemlendi. MOS yapılarda bu fark polimerlerdeki daimi dipole sahip olan polar grupların alan etkisinde yönlendirmelerinin MHz'ler mertebesinde olmasından kaynaklanmaktadır [9]. KHz lerdeki ölçümlerde yapı daha kararsızdır.

Şekil 4'de oluşturulan MİS kapasitenin I-V karakteristiği görülmektedir. Geçite 15 volta kadar gerilim uygulanmasına rağmen akım akmamaktadır. uygulanan gerilimle akan akımın oldukça düşük olduğu görülmektedir.

Tablo 1 : Tümdevre üretiminde kullanılan dielektrik filmlerin özellikleri
[D.S. Soone, Polymer in Microelectronics, Elsevier, New York, USA, 1989].

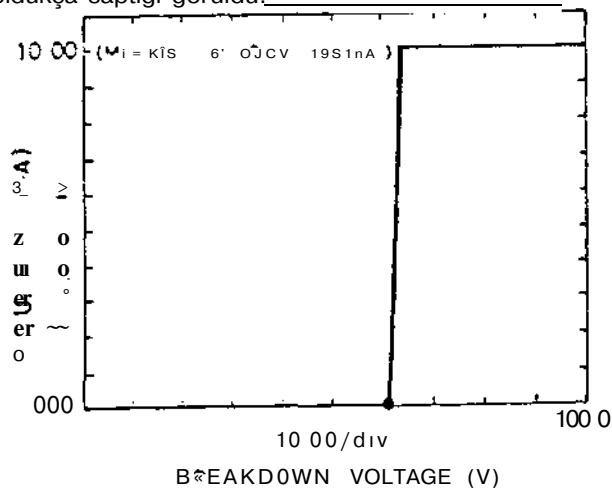
	Termal	PECVD	APCVD	PI
Çalışma sıcaklığı (°C)	800-1200	200	450	300
örtü özelliği	normal	iyi	kötü	iyi
dielektrik sabiti	3.5-4	4	4.2	2.9-3.5 (bu çalışma)
dielektrik dayanıklılık (V/cm)	$5-10 \times 10^6$	8×10^6	10×10^6	$6-7 \times 10^5$ (bu çalışma)
direnç (Ωcm)	$10^{14}-10^{15}$	-	-	10^{17} (bu çalışma)
Termal genişleme katsayısı (°C ⁻¹)	$3-6 \times 10^{-5}$	-	-	10 20-70 $\times 10^{-5}$

PECVD : plasma enhanced CVD (düşük basınçta)
APCVD : atmosferik basınçta



Şekil 4. MIS kapasitenin I-V karakteristiği

Yukarıda sözkonusu olan ölçümler 100, 200, 250°C gibi yüksek sıcaklıklar için de yapıldı. Sıcaklık arttıkça yüksek frekans kapasite değerlerinde biraz düşüş gözlemlendi. Düşük frekans kapasite değerlerinin ise oda sıcaklığında ölçülen kapasite değerlerinden oldukça saptığı görüldü.



Şekil 5. MIS kapasitenin Belverme Gerilimi

Şekil 5. MIS kapasitenin Belverme Gerilimi

Oluşturulan MIS yapıların belverme gerilimini belirlemek için bir örnek Şekil 5'de görülmektedir.

Genelde ölçülen belverme gerilimleri $6-7 \times 10^5$ V/cm civarındadır. Belverme gerilimi sırasındaki akan akımın değerinin oldukça düşük olması malzemenin dielektrik dayanıklılığının oldukça iyi olduğunu göstermektedir.

Şekil 2'de verilen poliimid film kalınlığı $t_p = 1.13 \mu\text{m}$ olmak üzere, 1KHz'de ölçülen quasistatik kapasite değeri $C_q = 56\text{pF}$ ve 1 MHz'de ölçülen kapasite değeri $C_n = 50\text{pF}$ olarak bulundu, ölçülen kapasite değerlerinden hesaplanan dielektrik sabiti değerlerinin ise 2.9-3.5 arasında değerler aldığı görüldü. Film kalınlığı arttıkça dielektrik sabiti değeri biraz artmaktadır. Bu sonuç daha önceki çalışmalarda da rapor edilmiştir [3,10]. Tablo 1'de bu çalışmada incelenen poliimid filmin dielektrik sabiti, dielektrik dayanıklılık gibi özellikleri tümdevre üretiminde kullanılan diğer filmlerle karşılaşılmaktadır. Tablo 1'den de görüldüğü gibi poliimid filmlerin dielektrik sabiti değeri termal ve CVD yöntemlerine göre oldukça düşüktür.

Belverme gerilimi istenen sınırlardadır. Bükülme sırasında akan akım değeri oldukça küçüktür. Çalışma sıcaklığında diğer üç metoda göre düşük olması iyi bir avantajdır.

Tartışma

Elde edilen poliimidlerin elektriksel özellikleri kimyasal yapısına ve "Cure" şartlarına bağlı olmaktadır [6].

Bilindiği gibi Alüminyum(AJ) ve altın(Au) metalizasyonlu tümdevrelerde arametale dielektrik olarak pasivasyon amacıyla yüksek sıcaklıklarda Silisyum dioksit kullanılması uygun değildir. Al-Si

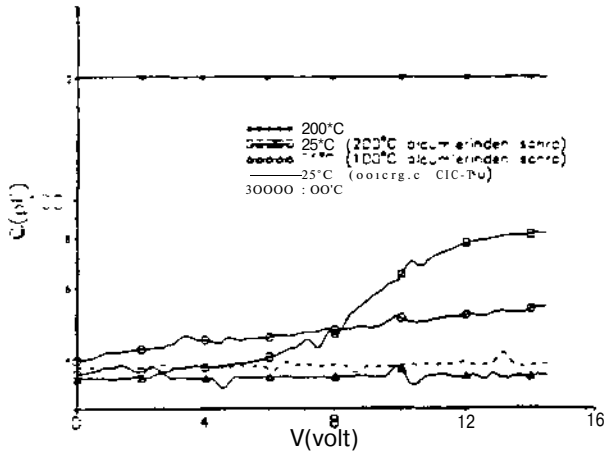
veya Au-Si sistemi ötektik sıcaklığı nedeniyle alaşımlara neden olmaktadır. Bu sebeple, pasivasyon ve çokkatlı metalizasyonda yalıtkan olarak silisyum dioksit ku'lanılacağı zaman termal oksidasyon". yerine CVD (Chemical Vapor Deposition) yönteminden yararlanılmaktadır (7). Bunun yanısıra diğer yöntemlere alternatif olarak VLSI teknolojisinde polimidler aratabaka dielektrik ve pasivasyon amaçlı kullanılmaktadır.

VLSI devrelerde aratabaka dielektrik üç açıdan önemlidir:

1. metal tabakaları arasındaki boşlukları iyi bir şekilde kapaması.
2. yalıtım özelliklerinin iyi olması
3. Minimum kapasite oluşturmaması

Bu çalışmada incelenen poliimidin pattern çiuş^ru'abi'irliği oldukça iyidir. 3 mikrondan küçük boyutlarda çalışmaya elverişlidir. Şekil 5'ten görüldüğü gibi dielektrik performansı iyidir. Söz konusu poliimid VLSI devrelerde kullanıldığında oluşabilecek kapasiteler diğer yöntemlerle elde edilen dielektriklerin kapasitelerine göre daha küçük olacaktır.

Kapasite değerleri sıcaklık arttıkça biraz azalmaktadır. Poliimid polar gruplar içerdiğinden camsı geçiş sıcaklığına yaklaştıkça (270°C) düşük frekans kapasite değerleri yükselmekte ve kararsızlaşmaktadır. Yüksek frekans kapasite değerlerinde ise biraz azalma gözlenmiştir.



Şekil 7. Al-PI-Al yapısında yüksek frekans kapasite değerlerinin sıcaklıkla değişimi. Yapılan işlem sırası: 25°C —, 100°C OOO, 25°C AAA, 200°C ***, 25°C GDİ.

Şekil 7 de Al-PI-Al'dan paralel plakalı kapasite şeklinde oluşturulan yapının yüksek frekans kapasite değerlerinin sıcaklıkla değişimi görülmektedir. Yüksek sıcaklıklarda camsı geçiş sıcaklığına yaklaşıldığı için kapasite değeri artmaktadır. Fakat tekrar düşük

sıcaklığa dönüldüğünde yapı eski durumunu korumaktadır. Buradan dielektrik stabiliteğin iyi olduğunu ve hareketli yük yoğunluğunun az olduğunu söyleyebiliriz. Ayrıca Poliimid filmin çalışma sıcaklığının diğer metotlara göre düşük olması ve kolay uygulanabilir olması oldukça iyi bir avantajdır.

Bu çalışma İstanbul Üniversitesi Araştırma Fonu tarafından desteklenmiştir. Proje No: 772/131295

Kaynaklar

- [1] Feit, E.T., Wilkins, C.W., 1980 ACS Symposium Series, Polymer Materials for Electronic Applications.
- [2] Davitson, T., 1984. Polymer in Electronics, ACS Symposium Series, Washington, D.C.
- [3] Samuelson, G., 1980 Polyimide for Multilevel Very Large Scale Integration (VLSI). ACS Symposium Series. 93-106.
- [4] Brown, G.A., 1980. Implications of Electronic and Ionic Conductivities of Polyimide Films in Integrated Circuit Fabrication. ACS Symposium Series. 150-169.
- [5] Rickerl, P.G., Stephanie, J.G., and Slota, P., Jr., 1987. Processing of Photosensitive Polyimides for Packaging Applications IEEE Trans. Comp. Hybrids, Manuf. Tech. Vol. Chmt-10, 690-694.
- [6] Anderson, S.G., Meyer, H.M., Atanasoska, III Lj, and Weaver, J.H., 1988. Dynamics of Polyimide Curing and Degradation: An in situ x-ray photoemission study. J. Vac. Sci. Tech. A, Vol. 6 38-43.
- [7] Wolf, S., Tauber, R.N., Silicon Processing for the VLSI ERA, Lattice Press, 1986, USA.
- [8] Nicollian, E.R., Brews, J.R., 1982. MOS Physics and Technology, John Wiley & Sons, New York.
- [9] Kuntman, A. Bahar, I., Baysal, B., 1990, Conformational Characteristics of Poly(ethyl methacrylate), Dipole Moment Measurements and Calculations. Macromolecules, 4959-4963.
- [10] Ralston, A.R.K., Buncick, M.C., Denton, D.D., Boltshausen, T.E., Funk, J.M., Baltes, H.P., 1991 Effects of Aging on Polyimide. A model for dielectric Behavior. IEEE, 91 CH 2817-5/91/0000-0759.