

3 Faz Dengeli Reaktif Güçler İçin STATCOM Analizi

Analysis of STATCOM under 3 Phase Balanced Reactive Load

Abdüll Balıkci¹, Eyüp Akpinar¹

¹ Elektrik-Elektronik Mühendisliği
Dokuz Eylül Üniversitesi

abdul.balikci@deu.edu.tr, eyup.akpinar@deu.edu.tr

Özet

7 seviyeli ardışık bağlı H-köprü yapısındaki Statik VAR kompansatörü(STATCOM), Matlab ve Dijital Sinyal İşlemci (DSP) kullanılarak analiz edildi. Seçici harmonik eleme ve anlık reaktif güç teorisi metodları kontrol algoritmalarında kullanıldı[1]. STATCOM'un performansı kapasitif ve induktif yüklerin anı olarak değiştirilmesiyle incelendi. Bu makalede, Matlab simülasyon sonuçları ve Matlab-DSP birlikte çalıştırıldığında elde edilen sonuçlar sunuldu. IGBT ve DSP tabanlı STATCOM ünitesinin kontrolü için yazılan DSP programı Matlab/Simulink içerisinde bulunan güç katı ile birlikte çalıştırılarak test edildi.

Abstract

7 level cascaded voltage source inverter structure is presented as Static Synchronous Compensator (STATCOM). Selective harmonic elimination method, synchronous reference frame instantaneous reactive power theory [1] method is applied. DC link capacitors voltage control algorithm is also used. Performance of STATCOM is examined in instantaneous load change from capacitive to inductive and vice versa. Rapid prototyping is applied for STATCOM. Matlab simulation and Matlab-DSP coworking simulation results are compared.

1. Giriş

Reaktif güç kompanzasyonu, elektriksel gücün iletim-dağıtım hatlarında verimli taşınabilmesi ve gerilim seviyesinin kontrol altına alınmasında önemli bir role sahiptir. STATCOM sistemleri, orta gerilim seviyesinde statik reaktif güç kompanzasyonu olarak kullanılmaktadır. Bu sistemlerde reaktif güç akışını düzenleyen akım içerisindeki harmonikler denetlenebilmektedir. Kompanzasyon yaparken şebekeye akım harmonikleri veren tristör kontrollü reaktör ve tristör ateşlemeli kapasitörlerin yerini yakın gelecekte alçak gerilim seviyesinde alması beklenmektedir [2-3].

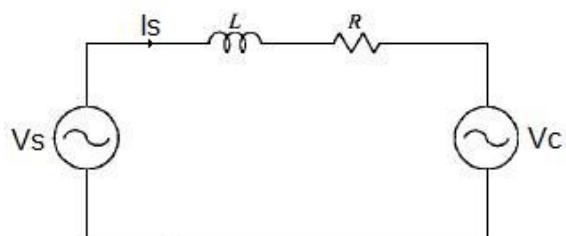
STATCOM'un tek faz eşdeğer devresi şekil 1 de verilmiştir. Vs kaynak gerilimi, Vc STATCOM ünitesinin giriş geriliminin temel bileşeni, Is şebekeye verilen reaktif akımın temel bileşenidir. STATCOM akımının yönünü Vc ve Vs gerilimlerinin genlikleri belirlemektedir. Bu akım gerilime göre 90 derece ileride veya geride olabilmektedir. Vs geriliminin genliği Vc geriliminin genliğinden büyük

olduğunda STATCOM induktif olarak, küçük olduğunda ise kapasitif olarak çalışmaktadır.

Çok seviyeli invertörler genellikle flying kapasitör, diyon kenetlemeli ve H-köprü yapısındadır. 3 fazlı ardışık bağlı H-köprü yapısı diğer kullanılan yapılara göre bazı avantajlara sahiptir. Modüler bir yapıya sahip H-köprü, seviye arttıkça flying kapasitör ve kenetleme diyon sayısının artması gibi olumsuzluğa da sahip değildir. STATCOM olarak kullanılan ardışık bağlı H-köprü yapısı, belirlenen gerilim harmoniklerini eleyen, kapasitör gerilimlerini düzenleyen ve reaktif gücün kompanze eden bir yapıdır. Çok seviyeli konvertörde ateşleme açıları, üretilecek gerilimin istenilen temel bileşenini elde etmek ve belirlenen harmoniklerin elenmesi amacıyla üretilir. H-köprü yapısındaki STATCOM için modülasyon indeksi parametresi hesaplanır. STATCOM çıkış gerilimini belirlenen harmoniklerin elenmesi için kullanılan yöntemlerden en önemlisi üstel denklemler oluşturulup çözüme gidilmesidir [4-5].

Kararlı çalışma koşullarında ardışık H-köprü yapısındaki bulunan her bir kapasitörün geriliminin eşit olduğu varsayılar. Bu eşitliği sağlamak için kaynaktan bir miktar aktif güç çekilir. Kapasitör gerilimi, kaynak ve STATCOM gerilimi arasında faz açısı (yük açısı) kontrolü yapılarak ayarlanır[6-8].

Kontrol algoritması C yazılım dilinde Code Composer Studio derleyicisi kullanılarak TMS320F28335 kayar noktalı DSP işlemcisi için hazırlandı. Hazırlanan bu C kodu DSP işlemcisine yüklenerek MATLAB/Simulink ile DSP'nin birlikte çalıştırılması sağlanıp, program algoritması test edildi [9-10].



Şekil 1: STATCOM'un tek faz eşdeğer devresi.

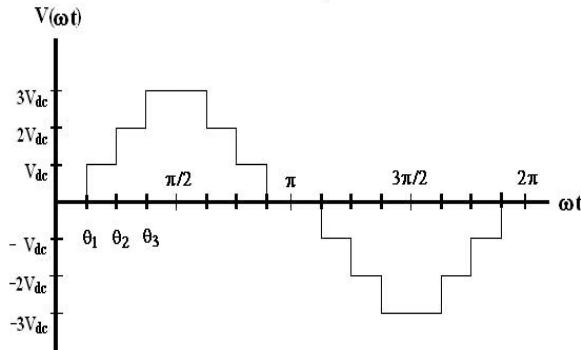
2. Genel Sistem Tasarımı

2.1. Seçici Harmonik Eleme Metodu

Ardışık bağlı H-köprü yapısının tek bir fazdaki gerilim dalga biçimini şekil 2 de görülmektedir. θ_1 , θ_2 , θ_3 her bir H-köprü yapısının ateşleme anlarını göstermektedir.

Şekil 2 de görülen gerilim dalga biçiminin Fourier serisi açılımı (1) de verilmiştir.

$$V(\omega t) = \sum_{n=1,3,5,\dots}^{\infty} \frac{4V_{dc}}{n\pi} (\cos(n\theta_1) + \cos(n\theta_2) + \cos(n\theta_3)) \sin(n\omega t) \quad (1)$$



Şekil 2: Ardışık Bağlı H-köprü yapısının bir faz gerilim dalga biçimimi.

Dengeli STATCOM sistemlerindeki fazlar arası çıkış geriliminde 3 ve katları harmonikler görünmeyecektir. Bu sebeple 5. ve 7. harmoniklerin elenmesi toplam harmonik bozulmanın azaltılması için yeterli olacaktır. Bu harmoniklerin elenmesi için gerekli açılar olan θ_1 , θ_2 ve θ_3 (2) nolu eşitlikte mevcuttur.

$$\begin{aligned} \cos\theta_1 + \cos\theta_2 + \cos\theta_3 &= m \\ \cos 5\theta_1 + \cos 5\theta_2 + \cos 5\theta_3 &= 0 \\ \cos 7\theta_1 + \cos 7\theta_2 + \cos 7\theta_3 &= 0 \end{aligned} \quad (2)$$

$$m = \frac{V_1 \pi}{s 4V_{dc}} \quad (3)$$

m modülasyon indeksini, V_1 elde edilmek istenen çıkış geriliminin temel bileşenini ve s ardışık bağlı H-köprü sayısını belirtmektedir (3).

Cebirsel üstel denklemleri elde etmek amacıyla eşitlik (4) teki tanımlamalar yapılmıştır.

$$\begin{aligned} \cos\theta_1 &= x_1 \\ \cos\theta_2 &= x_2 \\ \cos\theta_3 &= x_3 = m - (x_1 + x_2) \end{aligned} \quad (4)$$

Ayrıca eşitlik (5) de verilen trigonometrik eşitlikler kullanılarak (2) deki denklemler yeniden düzenlenmiştir.

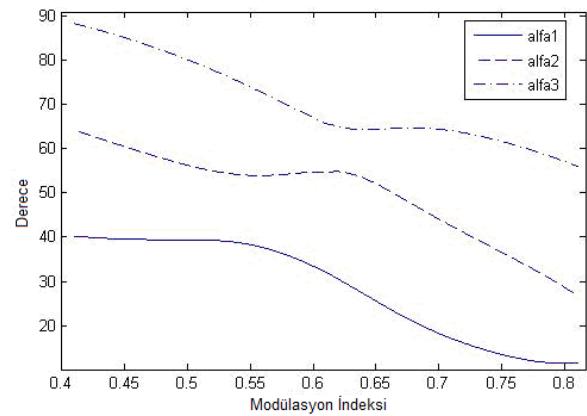
$$\cos 5\theta = 5\cos\theta - 20\cos^3\theta + 16\cos^5\theta \quad (5)$$

$$\cos 7\theta = -7\cos\theta + 56\cos^3\theta - 112\cos^5\theta + 64\cos^7\theta$$

(2), (4) ve (5) daki denklemlerden (6) da verilen denklem elde edilmiş ve Matematica yazılımı içinde “Resultant Teorem” kullanılarak çözülmüştür.

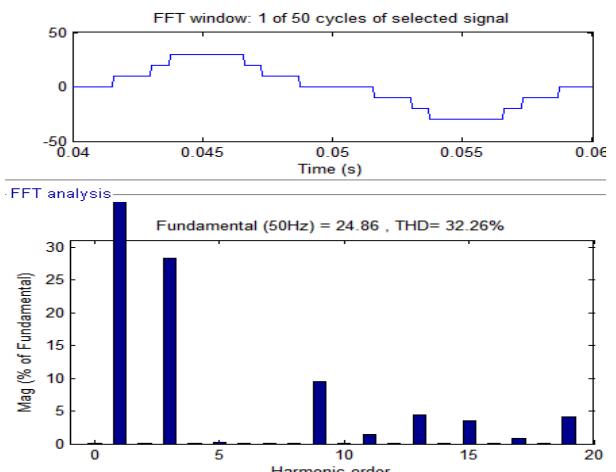
$$\begin{aligned} P_5(X_1, X_2) &= 5X_1 - 20X_1^3 + 16X_1^5 + 5X_2 - 20X_2^3 + 16X_2^5 + 5(m - X_1 - X_2) - 20(m - X_1 - X_2)^3 + 16(m - X_1 - X_2)^5 \\ P_7(X_1, X_2) &= 7X_1 + 56X_1^3 - 112X_1^5 + 64X_1^7 - 7X_2 + 56X_2^3 - 112X_2^5 + 64(m - X_1 - X_2)^7 \\ &+ 7(m - X_1 - X_2) + 56(m - X_1 - X_2)^3 - 112(m - X_1 - X_2)^5 + 64(m - X_1 - X_2)^7 \end{aligned} \quad (6)$$

Modülasyon indeksi parametresine karşılık θ_1 , θ_2 ve θ_3 elde edilmiştir ve şekil 3 te verilmiştir.



Şekil 3: Modülasyon indeksine karşı hesaplanan ateşleme açıları.

Modülasyon indeksinin 0.65 değeri için 7 seviyeli çıkış gerilim dalga şekli şekil 4 de verilmiştir. Bu gerilim üzerinden FFT analizi yapıldığında, 5. ve 7. harmoniklerin elenmiş olduğu görülmektedir. Dengeli sistemler için fazlar arası gerilimlerinde 3 ve katları harmonikler oluşmayacağından şekil 4 te etkin olan 3, 9 ve 15. harmonikler faz akımında görülmeyecektir. STATCOM nötr bağlantısı şekil 5 de gösterildiği gibi devrede açık bırakılmıştır, yük veya şebekenin nötr ucuna bağlanmamıştır.

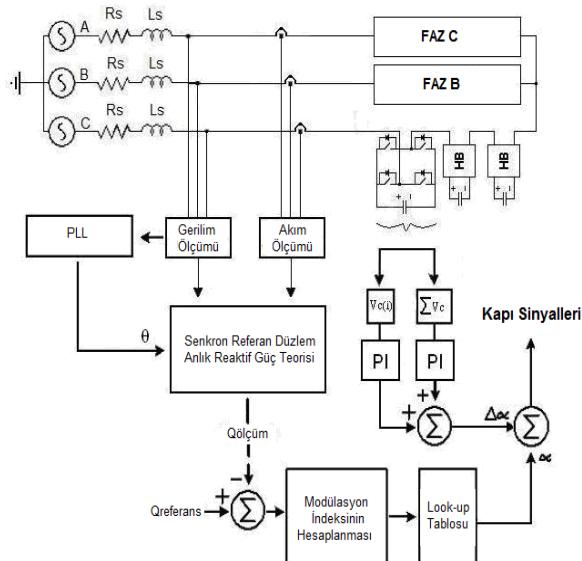


Şekil 4: STATCOM çıkış gerilimi ve FFT analizi.

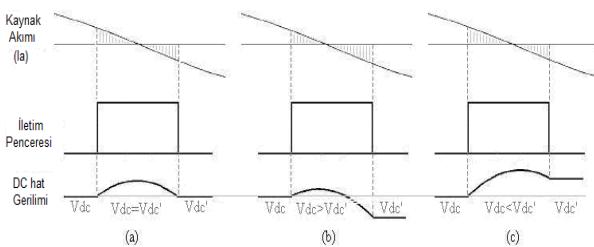
2.2. Kontrol Sistemi

Ardışık bağlı 7 seviyeli H-köprü yapısına ait genel blok diyagramı şekil 5 ile verilmiştir. Burada, STATCOM kaynağı seri indüktans vasıtasiyla bağlanmaktadır. Modülasyon indeksi, hesaplanan reaktif güç ile referans reaktif gücün karşılaştırılmasıyla elde edilir. Tablo haline getirilmiş atesleme açıları, bu modülasyon indeksine göre kapı sinyali olarak IGBT ye uygulanır.

Kapasitör gerilimlerinin referans seviyelerde tutulması önemli bir unsur olarak görülmektedir. DC hatta toplam 9 adet kapasitor bulunmaktadır ve her birinin geriliği ayrı ayrı kontrol edilmektedir. Kapasitor gerilimlerinin dengelenmesi amacıyla iki ayrı algoritma kullanılmaktadır. Bunlardan dönüşümlü kare dalga üretimi kapasitor gerilimlerinin dengelenmesi yöntemlerden en basit olanıdır, her yarıçevrim zamanında bir kola ait kapasitörlerin iletim penceresi yer değiştirilir. İkinci yöntem ise, şekil 6 da görüldüğü gibi iletim penceresini sola veya sağa doğru kaydırarak kapasitor voltajının dengelenmeye çalışılmıştır. Şekil 6c de iletim penceresi sola kaydırılıp kapasitörün şarj alanı artırılmaktadır. Şekil 6b de ise iletim penceresi sağa kaydırılıp kapasitörün deşarj alanı artırılmakta ve bu şekilde kapasitor geriliği referans değerinde tutulmaktadır. Bu yöntemde, iletim penceresi $\Delta\alpha$ olarak tanımlanan küçük bir gecikme açısıyla sola veya sağa otelenmektedir [7].



Şekil 5: STATCOM' un genel kontrol diagramı.



Şekil 6: Kapasitor kontrol algoritması.

2.3. Simülasyon Sonuçları

Simülasyon çalışmasında, 3 faz dengeli yük STATCOM a paralel olarak bağlanmıştır. Sisteme ait parametreler Ek A da verilmiştir.

Sistemin simülasyonları Matlab/Simulink kullanılarak tamamlanmıştır. Ayrıca Matlab/Simulink ile DSP' nin birlikte çalıştırılmasıyla kontrol için hazırlanan yazılımın kodu test edilmiştir.

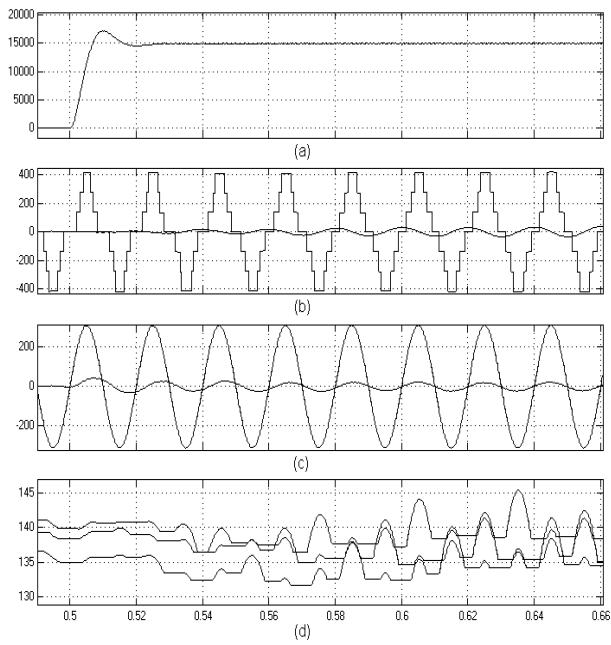
Matlab simülasyonuna ait sonuçlar şekil 7 de verilmiştir. Şekil 7a da t=0.5 sn. de, faz başına 5KVAR lik indüktif yükün sisteme bağlandığı, şekil 7b de STATCOM akım ve geriliği görülmektedir. Burada akım gerilimden 90 derece ileri fazdadır. Kaynak akım ve geriliği şekil 7c de verilmiştir. Sisteme bağlanan indüktif yükten dolayı akım çok kısa bir süre boyunca gerilimden geride kalsa da STATCOM yükün talep ettiği reaktif gücü sağladığından akım ve gerilim aynı fazda gelmektedir. STATCOM reaktif gücünü kompanize ederken, kapasitor gerilimleri şekil 7d olduğu gibi 140 volt üzerinde salınımaktadır.

DSP ve Matlab/Simulink birlikte çalıştırıldığında, DSP gerilim, akım bilgilerini okurken kapı sinyallerini Matlab/Simulink e çıktı olarak göndermektedir. Bunun için DSP programında giriş ve çıkış bilgileri için ADC, PWM gibi birimlerin kullanılması yerine önceden belirlenmiş hafıza bölgeleri tanımlanmaktadır. DSP ile Simulink enteraktif olarak çalışırken veriler bu bölgelere her bir adım aralığında yazılıp okunmaktadır. Simulink ile DSP arasında senkronizasyonu sağlamak amacıyla da bir hafıza bölgesi tanımlanmıştır. Bu sayede aralarındaki iletişim her an için kontrol edilmekte ve işlem atlanması engellenmektedir.

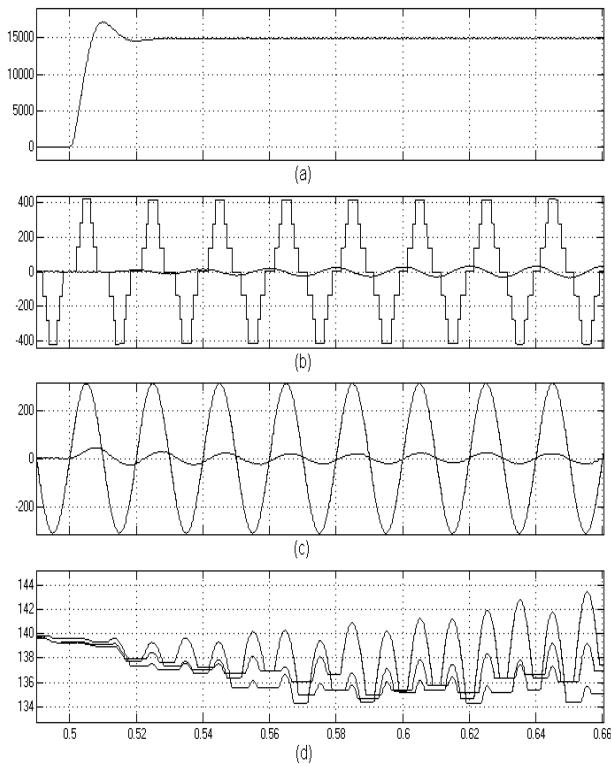
Simülasyon çalıştırılmadan önce, üretilen C kodu DSP ye yüklenmeli ve Matlab ile Code Compose Studio(CCS) arasında iletişim kurulmalıdır. İletişimi kurmak ve DSP içerisindeki hafıza bölgelerine erişilmesini sağlayan bir Fonksiyon hazırbanmıştır[9-10]. Bu sayede Simulink'ten okunan gerilim ve akım giriş hafıza bölgelerine yazılrken, kapı sinyalleri de çıkış hafıza bölgelerinden okunup Simulink içerisinde gönderilirmektedir.

DSP-Simulink enteraktif çalışmasıyla elde edilen simülasyon sonuçları şekil 8 de verilmiştir. Şekil 7 ve 8 incelendiğinde sonuçların birbiriley neredeyse aynı olduğu görülmektedir.

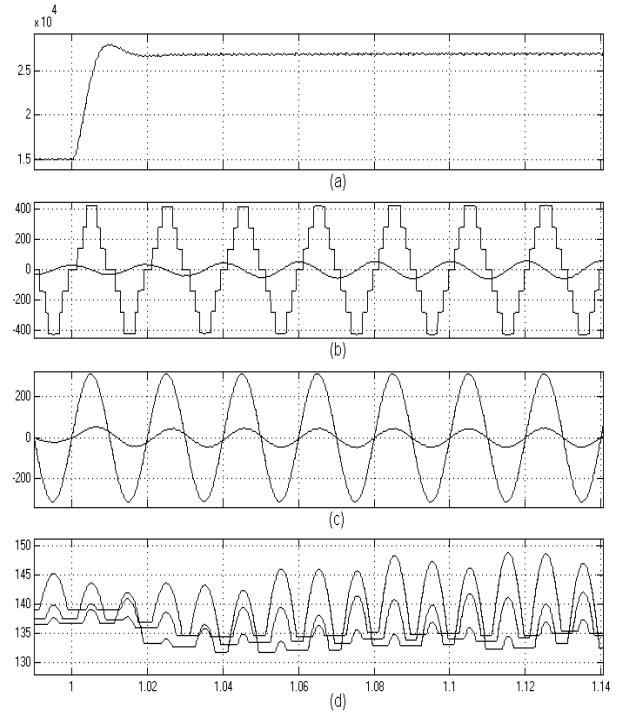
STATCOM farklı yük koşulları için de incelenmiştir. t=1 sn anında, 4 KVAR indüktif yük sisteme eklenmektedir ve toplam indüktif yük faz başına 9 KVAR olmaktadır. Şekil 9 da Simulink simülasyon sonucu ve şekil 10 de DSP-Simulink birlikte çalıştığında elde edilen simülasyon sonucu görülmektedir. T=1.5 sn anında, sisteme kapasitif yük alımı yapılmıyor ve faz başına 7 KVAR kapasitif yük ile sistem çalışıyor. Şekil 11 de Simulink simülasyon sonucu şekil 12 de DSP-Simulink enteraktif çalışma sonuçları kapasitif yük için görülmektedir. Bu yük koşulları altında STATOM çıkış voltajının genliği kaynak voltajından düşük hale gelmektedir ve reaktif güç STATCOM tarafından çekilecek güç faktörü bire getirilmektedir. Simulink simülasyonları ve DSP-Simulink enteraktif çalışma simülasyonlarında yükler kapasitif ve indüktif arasında ani geçişler yapılarak STATCOM' un performansı ve yazılan C kodunun doğruluğu incelenmiştir.



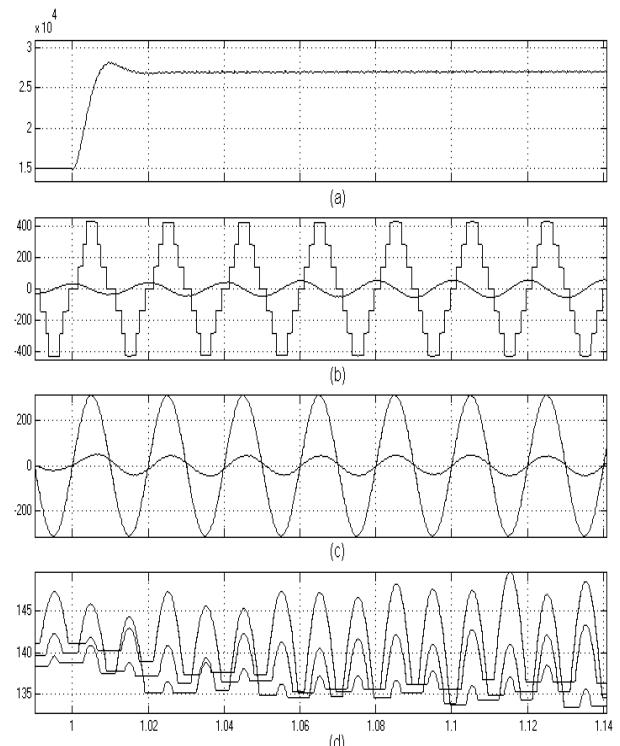
Şekil 7: Matlab/Simulink Simülasyon Sonuçları a)yük üzerindeki reaktif güç b)STATCOM gerilim ve akımı c)Kaynak gerilim ve akımı d)A fazına ait kapasitör gerilimleri.



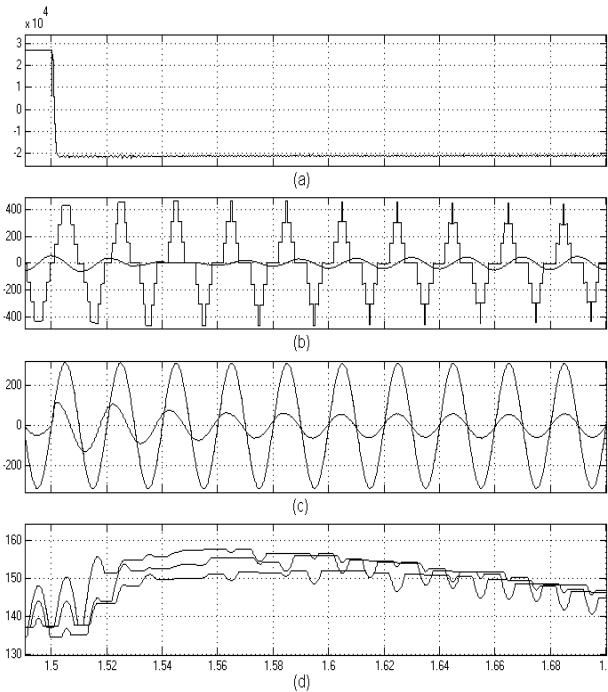
Şekil 8: DSP-Matlab/Simulink Simülasyon Sonuçları a)yük üzerindeki reaktif güç b)STATCOM gerilim ve akımı c)Kaynak gerilim ve akımı d)A fazına ait kapasitör gerilimleri.



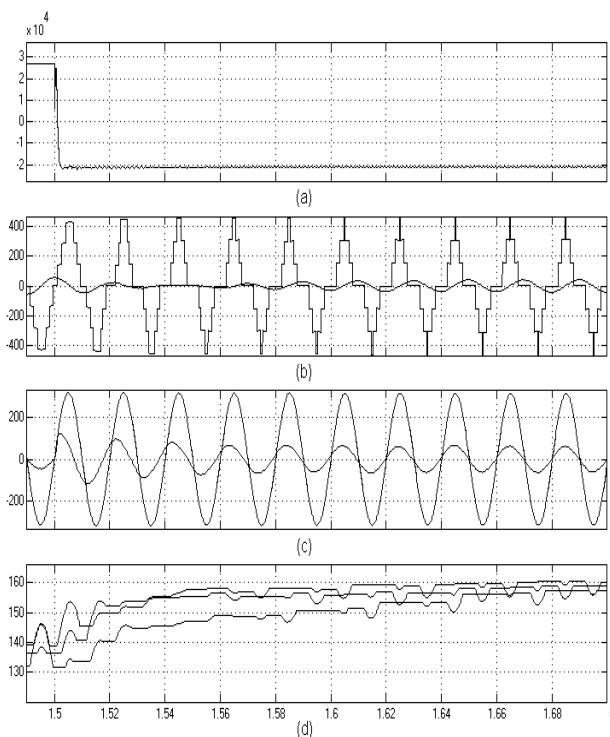
Şekil 9: Matlab/Simulink Simülasyon Sonuçları a)yük üzerindeki reaktif güç b)STATCOM gerilim ve akımı c)Kaynak gerilim ve akımı d)A fazına ait kapasitör gerilimleri.



Şekil 10: DSP-Matlab/Simulink Simülasyon Sonuçları a)yük üzerindeki reaktif güç b)STATCOM gerilim ve akımı c)Kaynak gerilim ve akımı d)A fazına ait kapasitör gerilimleri.



Şekil 11: Matlab/Simulink Simülasyon Sonuçları a)yükü
üzerindeki reaktif güç b)STATCOM gerilim ve akımı
c)Kaynak gerilim ve akımı d)A fazına ait kapasitör gerilimleri.



Şekil 12: DSP-Matlab/Simulink Simülasyon Sonuçları a)yükü
üzerindeki reaktif güç b)STATCOM gerilim ve akımı
c)Kaynak gerilim ve akımı d)A fazına ait kapasitör gerilimleri.

3. Sonuçlar

Simülasyon çalışmasında sayısal işaret işlemci ve Matlab/Simulink birlikte çalıştırılmıştır. Harmonik eleme tekniği, kapasitör gerilim dengeleme teknigi ve reaktif gücün hesaplanması başarıyla uygulanmıştır. Elde edilen sonuçlar incelendiğinde bu algoritmalar 3 faz dengeli reaktif güç denetimi için başarıyla çalışmaktadır. STATCOM indüktif ve kapasitif yük değişimlerinde güç faktörünü bire çok kısa bir sürede getirmektedir. STATCOM teknolojisi orta gerilimde[11] dengeli yükler için etkin bir biçimde şu anda kullanılmasına rağmen gelecekte AG seviyesinde dengesiz yükler içinde kullanımı beklenmektedir.

4. Kaynaklar

- [1] Akagi, Hirofumi; Kanazawa, Yoshihira; Nabae, Akira "Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components" *Industry application IEEE transaction*, 2008, 625-630
- [2] Al-Hadidi, H.K. ve Menzies, R. W. "Investigation of a Cascade Multilevel Inverter as an STATCOM", *Power Engineering Society General Meeting*, 2003.
- [3] Lai, J.S. ve Peng F.Z. "Multilevel Converters- A New Breed of Power Converters", *IEEE transaction on industry applications*, 1996, 2348-4356.
- [4] Chiasson, J., Tolbert, L., Mckenzieh, K. ve Du, Z. "Eliminating Harmonics in a Multilevel Converter using Resultant Theory", *Power Electronics Specialists Conference*, 2002, 503-508.
- [5] Chiasson, J., Tolbert, L., Mckenzieh, K. ve Du, Z. "Elimination of Harmonics in a Multilevel Converter Using the Theory of Symmetric Polynomials and Resultants", *IEEE Transactions on Control Systems Technology*, 2005
- [6] Chen, Y., Mwinyiwiwa, B., Wolanski, Z. ve Ooi, B.T. "Regulating and Equalizing DC Capacitance Voltages in Multilevel STATCOM", *IEEE Transaction on Power Delivery*, 1997.
- [7] Peng, F.Z., Lai, J.S., McKeever, J. ve coevering, J.V. "A multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation" *Industry Application Conference IAS'95*, 1995, 2541-2548.
- [8] Peng, F.Z., McKeever, J.W. ve Adams, D.J. "Cascade Multilevel Inverters for Utility Applications" *Industrial Electronics, control and Instrumentation*, 1997, 437-442.
- [9] Vardar, K., Sürgevil, T. ve Akpinar, E., "Rapid Prototyping Applications on Three-Phase PWM Rectifier and Shunt Active Power Filter", *6th International Conference On Electrical and Electronics Engineering ELECO '09*, 2009.
- [10] Vardar, K., Balıkçı, A. ve Akpinar, E., "DSP Tabanlı Güç Elektroniği Uygulamalarında Hızlı Prototip Geliştirme", Ulusal EEEB Kongresi, ODTÜ, 2009.
- [11] Güç Kalitesi Milli Projesi Statcom Prototipi "<http://www.guckalitesi.gen.tr/tr/projects/alt08.php>", BİLTEN-ODTÜ, 2010

Ek A

$C=10000 \mu F$, $L=5mH$, $V_{giriş}=220$, $V_{dc_ref}=140V$.