

YÜKSEK BAŞARIMLI BİR CMOS İŞLEMSEL KUVVETLENDİRİCİ GERÇEKLEŞTİRİLMESİ VE AKTİF SÜZGEÇ TASARIMINA UYGULANMASI

Atilla UYGUR¹

Hakan KUNTMAN²

^{1,2}Elektronik ve Haberleşme Mühendisliği Bölümü

Elektrik-Elektronik Fakültesi

İstanbul Teknik Üniversitesi, 34469, Maslak, İstanbul

¹e-posta: atillauygur@hotmail.com

²e-posta: kuntman@ehb.itu.edu.tr

Anahtar sözcükler: Devreler ve Sistemler, Aktif Süzgeçler, Akım Modlu Devreler

ÖZET

Bu bildiride, yüksek başarımlı bir CMOS işlemsel kuvvetlendirici yapısı önerilmiş, devrenin başarımlı SPICE benzetim programı yardımıyla, klasik devre tekniği ile oluşturulan yüksek dereceden bir video bandı süzgeci üzerinde gösterilmiştir.

yükseltmekte, daha geniş bantlı ve yüksek doğruluklu eleman gerçekleştirilmesi mümkün olmaktadır.

Bu bildiride, yüksek başarımlı bir CMOS işlemsel kuvvetlendirici yapısı önerilmiş, devrenin başarımlı SPICE benzetim programı yardımıyla, klasik devre tekniği ile oluşturulan yüksek dereceden bir video bandı süzgeci üzerinde gösterilmiştir.

1. GİRİŞ

Günümüz elektroniğinde her ne kadar sayısal uygulamalar ön plana çıkmış gibi gözükse de analog yapılar da önemini sürdürmektedir. Bunun başlıca nedeni doğadaki işaretlerin analog olması ve analog devrelerin dış dünya ile sayısal devreler arasında bir köprü oluşturmalarıdır. Bu nedenle analog ve sayısal devreler birlikte kullanılarak günümüzün elektronik cihazları üretilmekte, yüksek başarımlı sayısal devrelerle uyum sağlayabilecek analog devrelerin tasarımı büyük önem kazanmaktadır.

Teknoloji ilerledikçe elektronik devrelerin çeşitliliği artmaktadır. Analog yapı bloklarının en önemlilerinden biri olan işlemsel kuvvetlendiriciler de geniş bir kullanım alanına sahiptir. Bu nedenle, işlemsel kuvvetlendirici tasarımı analog devre tekniğinde önemli bir yer tutar.

Klasik işlemsel kuvvetlendiricilerin getirdikleri kısıtlamalar ve bunların gerçekleştirilen elektronik düzenlerin başarımlı düşürmesi nedeniyle başka arayışlara gidilmiş, akım modlu devreler üzerine yapılan çalışmalar yoğunlaştırılmıştır. Bu çerçevede içerisinde işlemsel geçiş iletkenliği kuvvetlendiricisi (OTA), çift çıkışlı işlemsel geçiş iletkenliği kuvvetlendiricisi (DO-OTA), akım taşıyıcı (CCII), dört uçlu yüzen nulör (FTFN), çok çıkışlı akım taşıyıcı (DO-CCII) gibi akım modlu olarak çalışan yeni ve daha değişik yapıdaki aktif elemanlar da güncel hale gelmiş; böylece aktif süzgeç, osilatör gibi analog devre bloklarının gerçekleştirilmesinde yararlanılan alışlagelmiş gerilim modlu devre çözümlerinin yerine akım modlu yeni devre teknikleri önerilmiştir [1-5].

Öte yandan, CMOS teknolojisinde ortaya çıkan yeni gelişmeler aktif devre elemanlarının başarımlı

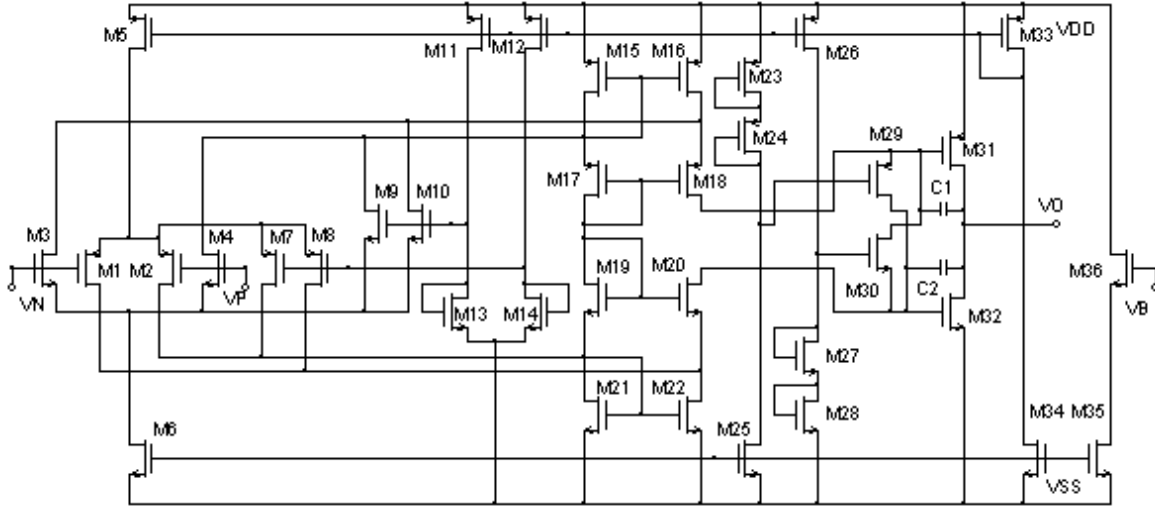
2. YÜKSEK BAŞARIMLI CMOS İŞLEMSEL KUVVETLENDİRİCİ

Önerilen yüksek başarımlı işlemsel kuvvetlendirici devresi Şekil 1'de görülmektedir. Devre beslemeden beslemeye çalışabilen bir giriş katından, yine beslemeden beslemeye salınabilen bir çıkış katından oluşmaktadır [6-8].

Besleme gerilimi değerleri düştükçe, bir işlemsel kuvvetlendiricinin girişine uygulanabilecek gerilim seviyeleri de düşmektedir. Girişe uygulanabilecek gerilim sınırlarını belirleyen iki önemli etken bulunmaktadır. Bunlardan birincisi pozitif ve negatif besleme gerilimi değerleri, ikincisi ise giriş katının yapısıdır. Günümüzün düşük gerilim seviyelerinde çalışan işlemsel kuvvetlendiricilerinde beslemeden beslemeye (rail to rail) giriş katları, maksimum giriş gerilimi salınım aralığı elde edilmesinde yeğlenen bir seçenek oluşturmaktadır [6-9].

Bu çalışmada, beslemeden beslemeye giriş katı tekniğinden yararlanılmıştır. Negatif besleme gerilimine yaklaşmak için M1 ve M2 PMOS tranzistorları, pozitif besleme gerilimi sınırına yaklaşmak için de M3, M4 NMOS tranzistorları kullanılmıştır. Devrenin çalışması, ortak giriş geriliminin yüksek değerleri için NMOS tranzistorların, ortak giriş geriliminin düşük değerleri için de PMOS tranzistorların aktif olmasına dayanır.

Beslemeden beslemeye giriş katlarının getireceği en önemli sakınca, geçiş iletkenliğinin çalışma moduna bağlı olarak değişmesidir. Bunun başlıca nedeni, bazı gerilim seviyelerinde yalnız NMOS çiftinin, bazı seviyelerde PMOS çiftinin, ara seviyelerde ise her iki çiftin de çalışmasıdır. Bu durum, birçok açıdan devrenin başarımlı olumsuz yönde etkiler.



Şekil 1. Önerilen yüksek başarımlı CMOS işlemsel kuvvetlendirici devresi

Bir işlemsel kuvvetlendiricide kazanç-band genişliği çarpımı

$$f_1 = 2\pi \frac{g_{mt}}{C_c} \quad (1)$$

şeklinde; burada g_{mt} giriş katının eğimi, C_c ise kompanzasyon kapasitesidir. Kuvvetlendiricide yeterli faz payının sağlanabilmesi için açık çevrim geçiş fonksiyonunun ikinci kutbunun birim kazanç band genişliğinin yaklaşık olarak iki buçuk katı olması gerekir. Bunun sağlanabilmesi ve kararlılık sorununun çıkmaması için giriş katının geçiş iletkenliğinin ortak giriş işaretinden etkilenmeyip sabit kalması gerekir. Söz konusu sorunu aşmak üzere, devrede akım anahtarlama yöntemi kullanılmıştır.

Yüksek değerli ortak giriş işaretleri için NMOS giriş transistörleri çalışırken PMOS giriş transistörleri kesimdedir. PMOS transistörler üzerinden geçmesi gereken kutuplama akımı M5 üzerinden akar. Benzer biçimde düşük ortak giriş işaretleri için PMOS giriş transistörleri çalışırken NMOS giriş transistörleri kesimde olur ve NMOS çiftinin kutuplama akımı M6 üzerinden akar. Ortak giriş işaretinin besleme gerilimlerine göre orta gerilim seviyelerinde olması durumunda ise her iki çift de çalışır. Bu durumda, değişme olmamasını sağlamak üzere çiftlerin tek başlarına çalışmalarına kıyasla geçiş iletkenliği yarıya düşmelidir. Bu işlem, akım anahtarları (M7-M8 PMOS ve M9-M10 NMOS transistörleri) tarafından giriş transistörleri üzerinden geçecek kutuplama akımının $\frac{3}{4}$ 'ünün alınmasıyla gerçekleştirilir. Böylece, üzerlerindeki akım $\frac{1}{4}$ 'üne indirilen giriş transistörlerinin eğimi yarıya düşürülmüş olur.

İşlemsel kuvvetlendiricinin çıkış katı M31 ve M32 transistörleri ile oluşturulan besleme geriliminden besleme gerilimine salınım aralığı sağlayan bir çıkış katıdır. Yapı AB sınıfı çalışmaktadır. Diyot bağlı M23, M24, M27, M28 transistörleri kutuplama gerilimini sağlamaktadır. Bu diyotlar vasıtasıyla çıkış katının kutuplaması için gerekli referans gerilimi

üretilir. M29 ve M30 ise çıkış transistörlerinden akıtılabilecek maksimum akımı artırarak devrenin küçük değerli rezistif yükleri geniş bir çıkış aralığı salınımı ile sürmesine olanak tanır.

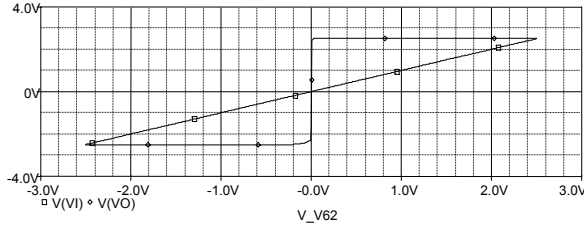
3. BENZETİM SONUÇLARI

Önerilen devrenin başarımlı SPICE benzetim programı yardımıyla gösterilmiştir. Devre MIETEC 0.5µm CMOS teknolojisi ile gerçekleştirilmiştir. Besleme gerilimleri $\pm 2.5V$ olarak alınmıştır. MOS transistörlerin boyutları Tablo 1’de görülmektedir.

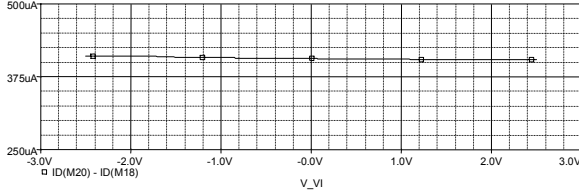
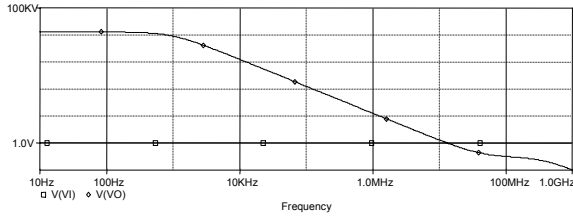
Tablo 1. MOS tranzistörlerin boyutları

M1,M2=450u
M3,M4=100u
M5,M23,M24,M25,M34,M35=20u
M6,M11,M12,M14,M15,M16, M21,M22,M26,M33=10u
M7,M8,M13=5u
M9,M10=4u
M17,M18,M19,M20=50u
M27,M28=3.5u
M29,M30=40u
M31,M32=400u
M36=25u
Tranzistörler eş uzunluktadır(L=0.5u).

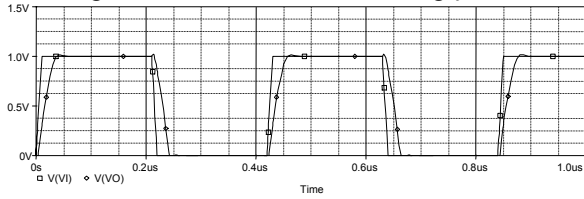
SPICE benzetimi ile elde edilen temel karakteristikler Şekil-2, Şekil-3, Şekil-4 ve Şekil-5’de verilmiştir. Fark edilebileceği gibi, devre geniş bir çıkış gerilimi salınım aralığı, kompanzasyonlu durumda bile geniş bir band genişliği, iyi bir darbe yanıtı göstermekte, giriş katının geçiş eğimi de geniş bir bölge içinde sabit kalmaktadır. Benzetimle elde edilen temel başarımlı parametreleri de Tablo-2’de gösterilmiştir.



Şekil 2. İşlemsel kuvvetlendiricinin DC geçiş eğrisi.

Şekil 3. Giriş katının g_{mt} eğiminin ortak giriş işareti ile değişimi

Şekil 4. İşlemsel kuvvetlendiricinin kompanse edilmiş durumda gerilim kazancının frekansla değişimi



Şekil 5. İşlemsel kuvvetlendiricinin büyük işaret darbe yanıtı

Tablo 2. Tasarlanan işlemsel kuvvetlendiricinin temel başarımlar parametreleri

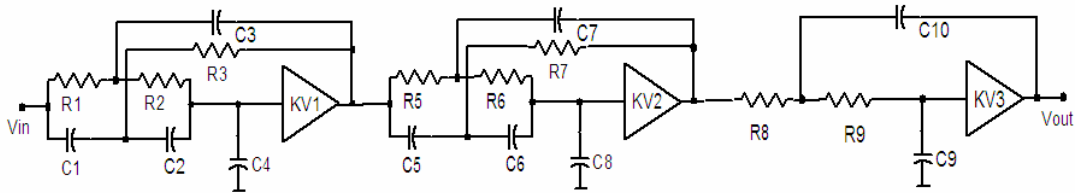
Yük	R=1Meg, C=1p
Besleme	+2.5V -2.5V
Kompanzasyon kapasitesi	(2 tane) 2pF
Birim kazanç band genişliği	13MHz
Faz payı	70°
Açık çevrim kazancı	82dB
Giriş gerilimi salınımı	-2.1V, 1.5V
Çıkış gerilimi salınımı	-2.5V, 2.5V
Giriş dengesizlik gerilimi	5mV
Güç tüketimi	20mW
Yükselme eğimi	26V/ μ s
Yerleşme zamanı (%1)	50ns
CMRR@1MHz	82dB
Giriş gürültü gerilimi@1kHz	9nV/ $\sqrt$ Hz

4. UYGULAMA ÖRNEĞİ, YÜKSEK DERECEDEKİ VIDEO BANDI SÜZGEÇİ

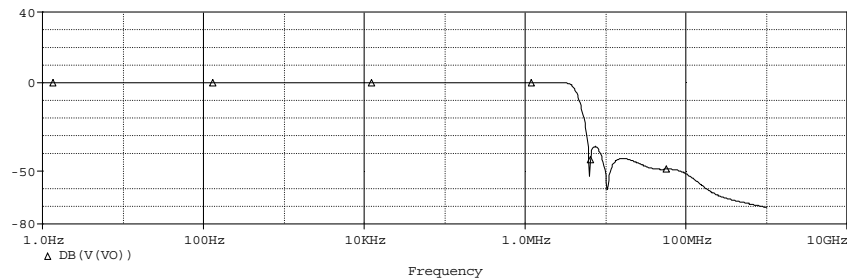
Önerilen CMOS işlemsel kuvvetlendiricinin başarımlarını, uygulama örneği olarak seçilen yüksek dereceden video bandı süzgeci üzerinde gösterilmiştir. Tasarım için klasik işlemsel kuvvetlendirici tabanlı bir süzgeç yapısından yararlanılmıştır [10]. Gerçekleştirilecek aktif süzgeç yapısı Şekil-6'da verilmiştir. Devre ardarda bağlanmış iki alçak geçiren çentik süzgeçten ve bir de alçak geçiren süzgeçten oluşmaktadır. Devrenin geçiş fonksiyonu

$$H_{BP}(s) = \frac{H_1(s^2 + \omega_{z1}^2)}{s^2 + \frac{\omega_{p1}}{Q_{p1}}s + \omega_{p1}^2} \frac{H_2(s^2 + \omega_{z2}^2)}{s^2 + \frac{\omega_{p2}}{Q_{p2}}s + \omega_{p2}^2} \frac{H_3\omega_{p3}^2}{s^2 + \frac{\omega_{p3}}{Q_{p3}}s + \omega_{p3}^2} \quad (4)$$

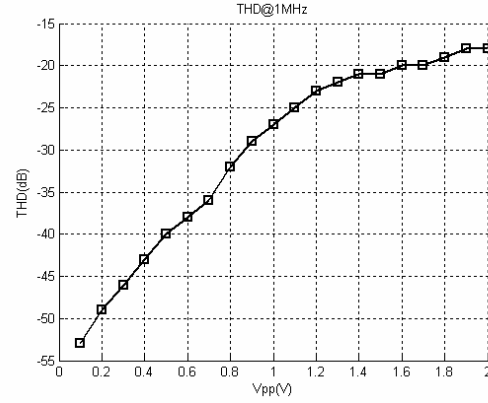
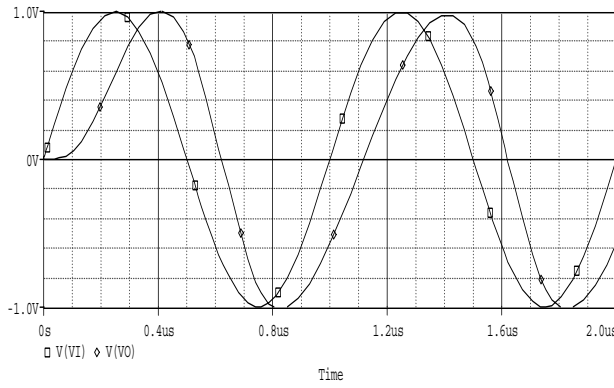
bağıntısıyla tanımlanmıştır.



Şekil 6 . İşlemsel kuvvetlendirici tabanlı altıncı dereceden eliptik alçak geçiren süzgeç devresi.



Şekil 7 . İşlemsel kuvvetlendirici tabanlı altıncı dereceden eliptik alçak geçiren süzgeç devresinin frekans yanıtı.



Şekil 8 . İşlemsel kuvvetlendirici tabanlı altıncı dereceden eliptik alçak geçiren süzgeç devresinin büyük işaret ve yanıtı ve çıkışta elde edilen toplam harmonik distorsiyon (V_{pp} tepeden tepeye).

Süzgeç devresi frekansı 4.5 MHz'e kadar olan işaretleri geçirmek, bundan yüksek frekanslardaki işaretleri ise çok keskin bir biçimde zayıflatmak üzere tasarlanmıştır. Eleman değerleri $C_1 = C_2 = 1.25\text{pF}$, $C_3 = 2.5\text{pF}$, $C_4 = 0.1\text{pF}$, $C_5 = C_6 = 0.75\text{pF}$, $C_7 = 1.5\text{pF}$, $C_8 = 0.5\text{pF}$, $C_9 = C_{10} = 1\text{pF}$, $R_1 = R_2 = R_5 = R_6 = R_8 = R_9 = 20\text{k}\Omega$, $R_3 = R_7 = 10\text{k}\Omega$ olarak belirlenmiştir. Kapasiteler kolaylıkla tümleştirilebilecek mertebede değerler göstermektedir. Kuvvetlendiriciler önerilen işlemsel kuvvetlendirici ile gerçekleştirilmiştir ve kazançları $K_{V1} = 3.97$, $K_{V2} = 4.33$, $K_{V3} = 1.275$ olarak belirlenmiştir. Elde edilen frekans eğrisi Şekil-7'de verilmiştir. Devrenin büyük işaret yanıtını göstermek üzere giriş 1 MHz frekanslı ve 1V genlikli bir işaret uygulanmış, elde edilen çıkış değişimi ve çıkıştaki THD toplam harmonik distorsiyonunun işaret seviyesine bağlılığı Şekil-8'de gösterilmiştir. Şekil7 ve 8'den fark edilebileceği gibi, klasik işlemsel kuvvetlendiricilerle kurulma durumunda ancak kHz'ler bölgesinde başarımlı gösteren eski bir devre topolojisi ile, önerilen devrenin kullanılması halinde MHz'ler bölgesinde çalışan bir video bandı süzgeci oluşturmak olanağı elde edilmekte, elde edilen süzgeç yapısı 1MHz frekansında 1V gibi büyük bir giriş işareti değerinde iyi bir büyük işaret yanıtı alınmaktadır. Bu klasik işlemsel kuvvetlendiricilerle elde edilemeyecek bir sonuçtur.

5. SONUÇ

Bu çalışmada, yüksek başarımlı bir CMOS işlemsel kuvvetlendirici yapısı önerilmiş, devrenin başarımlı SPICE benzetim programı yardımıyla, klasik devre tekniği ile oluşturulan yüksek dereceden bir video bandı süzgeci üzerinde gösterilmiştir. Kurulan devre, beslemeye çalışabilen bir giriş katından, yine beslemeden beslemeye salınabilen bir çıkış katından oluşmaktadır. Önerilen işlemsel kuvvetlendirici yapısı, klasik işlemsel kuvvetlendirici tabanlı yapıların yüksek frekanslarda çalıştırılması açısından devre tasarımcısına yeni olanaklar sunmaktadır.

KAYNAKLAR

- [1] Senani R., New Current-Mode Biquad Filter, INTERNATIONAL JOURNAL OF

ELECTRONICS, Vol 73, Iss 4, pp 735-742, 1992.

- [2] Horng J. W., Lee M. H., Hou C. L., Universal Active-Filter Using 4 OTAs and One CCII, INTERNATIONAL JOURNAL OF ELECTRONICS, Vol 78, Iss 5, pp 903-906, 1995.
- [3] Abuelma'atti M. T., Shabra A. M., A Novel Current Conveyor-Based Universal Current-Mode Filter, MICROELECTRONICS JOURNAL, Vol 27, Iss 6, pp. 471-475, 1996.
- [4] Abuelma'atti M. T., Al-Qahtani M. A., Current-Mode Universal Filters Using Unity-Gain Cells, ELECTRONICS LETTERS, Vol. 32, no. 12, pp. 1077-1078, 1996.
- [5] Güneş E. O., Anday F., Realisation of Current-Mode Universal Filter Using CFCCIIps, ELECTRONICS LETTERS, Vol 32, Iss 12, pp. 1081-1082, 1996.
- [6] Hogenvorst R., Tero J.P., Huisling J. H., Compact CMOS Constant g_m Rail- to -Rail Input Stage with g_m Control by an Electronic Zener Diode , IEEE J. of SOLID-STATE CIRCUITS,, Vol 31, No. 7, pp. 1035-1040, 1996.
- [7] Wang M., Mayhugh T.L. Jr., Embabi H.K., Sanchez-Sinencio, E., Constant g_m Rail- to-Rail CMOS Op-Amp Input Stage with Overlapped Transition Region, IEEE J. of SOLID-STATE CIRCUITS,, Vol 32, No. 2, pp. 148-155, 1999.
- [8] Wu W.-C. S., Helms W.J., Kuhn J.A., Bykrett B. E., Digital Compatible High-Performance Operational Amplifier with Rail-to Rail Input and Output Stages, IEEE J. of SOLID-STATE CIRCUITS,, Vol 29, No. 1, pp. 63-66, 1994.
- [9] Klaas J. D. L., Huijsing, J.H., Compact Low Voltage and High Speed CMOS, BiCMOS and Bipolar Operational Amplifiers, Kluwer Academic Publishers, 1999.
- [10] Kuntman H., Aktif RC filtreleriyle PCM kanal filtresi gerçekleştirilmesi ve kalın film tekniğine uygulanması, Rapor 78.07. İTÜ Elektrik Fakültesi, Yüksek Frekans Tekniği Kürsüsü, 1978.