

İŞLEMSEL YÜKSELTEÇLİ ENTEGRATÖRLER İÇİN ÖNERİLEN BAŞLICA KOMPANZASYON YÖNTEMLERİNİN KARŞILAŞTIRMASI

Selçuk KILINÇ¹

Haldun KARACA²

^{1,2}Dokuz Eylül Üniversitesi, Mühendislik Fakültesi,
Elektrik ve Elektronik Mühendisliği Bölümü, 35160, Buca, İzmir

¹e-posta: selcuk.kilinc@eee.deu.edu.tr

²e-posta: haldun.karaca@deu.edu.tr

Anahtar sözcükler: Entegratör Devreleri, İşlemsel Yükselteçler, Kompanzasyon

ABSTRACT

In this paper, six compensation methods for the opamp integrator are presented. Five of them have already been proposed in the literature. The remaining one is proposed here as an alternative compensation technique. The new method is indeed the combination of two well-known methods. The performances of six compensation methods are compared in terms of upper integration frequency limit using PSpice simulation results.

1. GİRİŞ

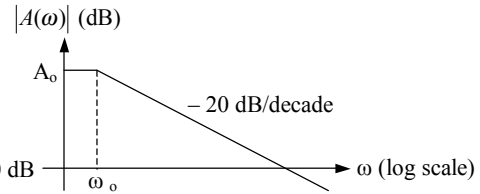
Entegratör devreleri birçok uygulamada kullanılan analog işlev bloklarıdır. Analog filtre devreleri ve üçgen dalga üreteçlerinde entegratörlere gereksinim duyulur. Ayrıca entegratörlerin ölçüm ve kontrol sistemlerinde de pek çok uygulama alanı vardır.

İdeal bir entegratör devresi sıfır frekansında tek bir kutba sahiptir. Bununla birlikte, entegratörleri oluşturan aktif elemanlar, entegratör performansının idealden sapmasına neden olurlar. Özellikle, işlemsel yükseltecin sonlu kazanç-bant genişliği çarpımı, aşırı-faz kayması (excess-phase shift) olarak da adlandırılan, faz hatasının nedenidir. Entegratör bant genişliğine sınır getirmesi nedeniyle, aşırı-faz kayması en ciddi sorunlardan biridir. Geniş bantlı entegratör elde edebilmek için aşırı-fazın sıfır eklenerek yok edilmesi gerekir. Bu işlem kutup-sıfır yok etmesi (pole-zero cancellation) veya kompanzasyon olarak adlandırılır.

Literatürde önerilen başlıca kompanzasyon yöntemleri [1–5] bu çalışmada sunulmuştur. Ayrıca yeni bir kompanzasyon yöntemi de önerilmiştir. Literatürdeki yöntemlerin çoğunda işlemsel yükseltecin tek-kutup modeli göz önüne alınmasına rağmen, önerilen yöntemde bu modele göre daha gerçekçi olan iki-kutup modeli hesaba katılmıştır. Önerilen devre ile entegrasyon üst çalışma frekansı bakımından literatürdeki birçok kompanzasyon yöntemine göre daha iyi performans sağlanmıştır.

2. SONLU KAZANÇ-BANT GENİŞLİĞİ ÇARPIMININ ENTEGRATÖR PERFORMANSINA ETKİSİ

İşlemsel yükselteçleri idealden ayıran en önemli özelliklerinden biri açık çevrim kazancıdır. Gerçek işlemsel yükselteçlerin açık çevrim kazancı idealdekinin aksine sonludur. Bilindiği gibi uygulamada sonsuz bir kazanç elde etmek mümkün değildir. Ayrıca açık çevrim kazancı frekansa bağlıdır. İşlemsel yükselteç devreleri içindeki kaçak kapasitelerden dolayı, frekans yükseldikçe açık çevrim kazancı azalır. Aslında, işlemsel yükselteçler de dahil olmak üzere aktif ya da pasif hiçbir devre elemanı sonsuz bant genişliğine sahip değildir.

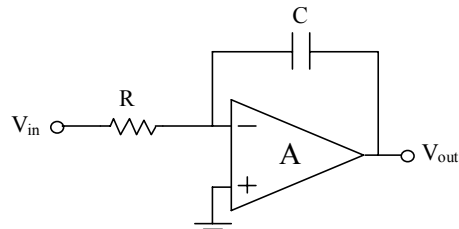


Şekil 1 Açık çevrim kazancının frekansla değişimi

Açık çevrim kazancının Şekil 1’de gösterildiği gibi modellenmesine işlemsel yükseltecin tek-kutup modeli denir ve

$$A(s) = \frac{A_0}{1 + \frac{s}{\omega_0}} \quad (1)$$

şeklinde yazılır. Burada A_0 sıfır frekansındaki açık çevrim kazancı ve ω_0 rad/s cinsinden köşe frekansını göstermektedir.



Şekil 2 İşlemsel yükselteçli entegratör

Şekil 2 işlemsel yükselteçli kompanzasyonsuz bir entegratörü göstermektedir. Denklem (1)'de verilen işlemsel yükseltecin tek-kutup modeli ve tanım bağıntısı, $V_{out}(s) = A(s)[V_+ - V_-]$, kullanılarak bu devrenin geçiş işlevi

$$T(s) = -\frac{\frac{A_o \omega_o}{RC}}{s^2 + \left[\frac{1}{RC} + (1 + A_o) \omega_o \right] s + \frac{\omega_o}{RC}} \quad (2)$$

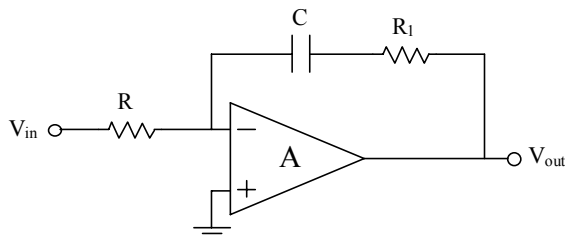
şeklinde bulunur. Görüldüğü gibi bu devrenin ideal entegratörden farklı olarak iki ayrı kutbu bulunmaktadır. Bu kutuplardan küçük olanı, A_o 'ın birden çok büyük olduğu göz önüne alındığında, uygulamada genel olarak kullanılan R ve C değerleri için çok alçak frekanslardadır ve sıfır olarak kabul edilebilir. İdeal entegratör işlevi elde edebilmek için büyük kutbun etkisinin giderilmesi gerekmektedir. Bu daha önce de belirtildiği gibi devreye kutbun bulunduğu frekansta bir sıfır eklemek suretiyle yapılabilir. Böylece entegratör bant genişliği yükseltilmiş olur. Bir sonraki bölümde bunu sağlayan başlıca kompanzasyon yöntemleri tanıtılmaktadır.

Tanıtilen kompanzasyon yöntemleri kendi aralarında ve kompanzasyonsuz entegratörle PSpice benzetim sonuçları kullanılarak karşılaştırılmaktadır. Bu karşılaştırmanın adil olması için kullanılan işlemsel yükselteç (LM741) ve temel entegratör devre elemanları ($R = 1 \text{ k}\Omega$ ve $C = 1 \text{ nF}$) bütün devrelerde aynı tutulmuştur. Entegrasyon ölçütü olarak da fazın 85° ile 95° arasında olması öngörülmüştür. LM741 işlemsel yükselteci kullanılarak ve $R = 1 \text{ k}\Omega$, $C = 1 \text{ nF}$ devre eleman değerleri seçilerek Şekil 2'deki kompanzasyonsuz entegratörün PSpice benzetimi sonucunda, bu devrenin 1.6 kHz ile 81 kHz arasında entegrasyon işlevi yaptığı görülmüştür.

3. BAŞLICA KOMPANZASYON YÖNTEMLERİ

3.1 Kapasiteye seri direnç bağlama

En basit kompanzasyon yöntemi Şekil 3'de gösterilen kapasiteye seri direnç bağlamaktır [1,2].



Şekil 3 Kapasiteye seri direnç bağlanarak elde edilen devre

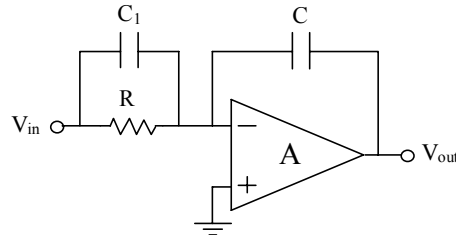
Bu devrenin geçiş işlevi işlemsel yükseltecin tek-kutup modeli kullanılarak

$$T_1(s) = -\frac{A_o \omega_o \frac{R_1}{(R + R_1)} \left(s + \frac{1}{R_1 C} \right)}{s^2 + \frac{1 + \omega_o [(1 + A_o) R + R_1] C}{(R + R_1) C} s + \frac{\omega_o}{(R + R_1) C}} \quad (3)$$

şeklinde bulunur. Denklem (3)'den görülebileceği gibi kapasiteye bağlanan seri direnç sayesinde bu direncin değerine bağlı bir sıfır oluşturulmuştur. Uygun bir direnç değeri seçilerek, aşırı-faz kaymasına neden olan kutbun etkisi giderilebilir. PSpice benzetim sonuçlarına göre, R_1 direnci 200Ω seçilerek, Şekil 3'deki entegratörün üst çalışma frekansı 454 kHz olarak gerçekleştirilmiştir.

3.2 Dirence paralel kapasite bağlama

Başka bir basit kompanzasyon yöntemi de dirence paralel kapasite bağlanarak oluşturulan Şekil 4'deki devredir [1,2].



Şekil 4 Dirence paralel kapasite bağlanarak elde edilen devre

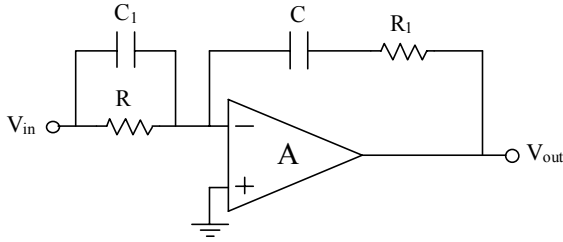
Bu devrenin geçiş işlevi bir önceki yöntemdekine benzer olarak

$$T_2(s) = -\frac{A_o \omega_o \frac{C_1}{(C + C_1)} \left(s + \frac{1}{RC_1} \right)}{s^2 + \frac{1 + \omega_o R [(1 + A_o) C + C_1]}{R(C + C_1)} s + \frac{\omega_o}{R(C + C_1)}} \quad (4)$$

şeklinde bulunur. Bu kez paralel bağlanan kapasite ile oluşturulan sıfır, kutbun yok edilmesinde kullanılır. Bu devre ile, C_1 kapasitesi en uygun değer olan 200 pF seçilerek, entegrasyon üst çalışma frekansı 525 kHz'e yükseltilmiştir.

3.3 Çift kompanzasyon yöntemi

Önceki iki alt bölümde tanıtilen kompanzasyon yöntemlerinin birlikte uygulanmasıyla Şekil 5'deki devre elde edilir.



Şekil 5 Çift kompanzasyonlu entegratör

Bu devrenin çözümlenmesinde diğerlerinden farklı olarak işlemsel yükseltecin iki-kutup modeli kullanılmıştır. Açık çevrim kazancı

$$A(s) = \frac{A_o}{\left(1 + \frac{s}{\omega_o}\right) \left(1 + \frac{s}{\omega_1}\right)} \quad (5)$$

şeklinde hesaba katılmıştır. Böylece devrenin geçiş işlevi

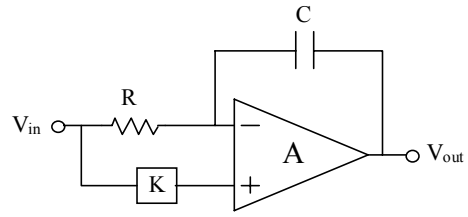
$$T_3(s) = -\frac{A_o \omega_o \omega_1 (1 + sR_1C)(1 + sRC_1)}{D_3(s)} \quad (6a)$$

$$D_3(s) = (s + \omega_o)(s + \omega_1)(1 + sR_1C)(1 + sRC_1) + s[(s + \omega_o)(s + \omega_1) + A_o \omega_o \omega_1]RC \quad (6b)$$

şeklinde bulunur. Denklem (6b)'den de görüldüğü gibi bu devrenin dört kutbu vardır. Bunlardan en küçük olanı sıfıra çok yakındır ve entegrasyon işlevini başlatır. En büyüğü ise çok yüksek frekanslarda yer aldığından ilgilendiğimiz frekans bölgesinin dışarındadır. Bahsedilen bu iki kutup da gerçeldir. Geriye kalan iki kutup ise karmaşık eşleniktir. Bu durum en yüksek üst çalışma frekansını sağlayacak şekilde seçilmiş eleman değerlerinin sonucudur. Karmaşık eşlenik iki kutup ilgililenilen frekans bölgesinin içerisindedir ve entegrasyon üst çalışma frekansına sınır getirmektedir. Bu kutupların etkisi, gerçel kısımları karmaşık kısımlarına baskın olduklarından, gerçel kısımlarının bulunduğu frekansa iki tane sıfır eklenerek giderilmeye çalışılmıştır. Bunu sağlamak için seçilen $R_1 = 100 \Omega$ ve $C_1 = 100 \text{ pF}$ değerleriyle entegrasyon üst çalışma frekansı 600 kHz'e yükseltilmiştir. Bu sonuç kompanzasyon elemanlarının ayrı ayrı uygulanmasına göre daha iyi bir sonuçtur (454 kHz ve 525 kHz).

3.4 Matsumoto yöntemi

Entegartör devresinde giriş işaretinin terslenmiş bir kısmı işlemsel yükseltecin pozitif girişine verilirse Şekil 6'daki devre elde edilir.



Şekil 6 Matsumoto tarafından önerilen devre

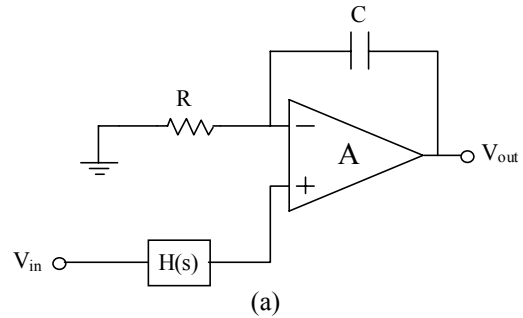
Matsumoto ve Noguchi tarafından entegratörler için bir kompanzasyon yöntemi [3] olarak önerilen bu devrenin geçiş işlevi, işlemsel yükseltecin tek-kutup modeli göz önüne alınarak,

$$T_4(s) = \frac{A_o \omega_o [K(1 + sRC) - 1]}{s + \omega_o + s[s + (1 + A_o)\omega_o]RC} \quad (7)$$

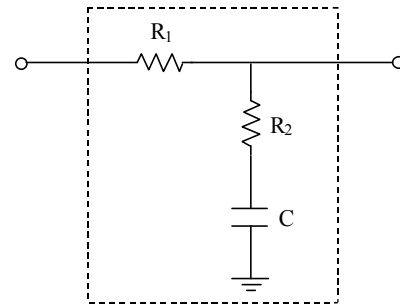
şeklinde bulunur. Burada K, -1 ile 0 arasında değişen bir sabittir. K değeri, en uygun değer olan, -0.2 seçilerek yapılan PSpice benzetimi sonucunda üst çalışma frekansının 487 kHz'e yükseldiği görülmüştür.

3.5 Bayard yöntemi

Bayard entegratörler için Şekil 7'de gösterilen kompanzasyon yöntemini önermiştir [4].



(a)



H(s)

(b)

Şekil 7 (a) Bayard tarafından önerilen devre (b) H(s) düzeltme devresi

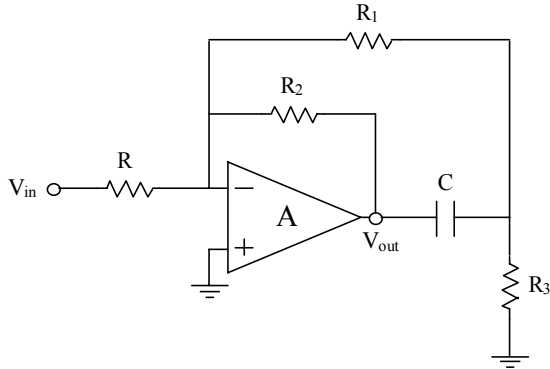
Devrenin geçiş işlevi

$$T_5(s) = \frac{A_o \omega_o (1 + sR_2C)}{s + \omega_o + s[s + (1 + A_o)\omega_o]RC} \quad (8)$$

şeklindedir. $R_2 = 150 \Omega$ ve $R_1 = R - R_2 = 850 \Omega$ seçildiğinde kutup-sıfır yok etmesi sağlanmış olur ve entegrasyon üst çalışma frekansı PSpice benzetim sonuçlarına göre 531 kHz'e çıkar.

3.6 Al-Alaoui yöntemi

Şekil 8'deki devre entegratörün yüksek frekans bölgesini genişletmek için Al-Alaoui tarafından önerilmiştir [5].



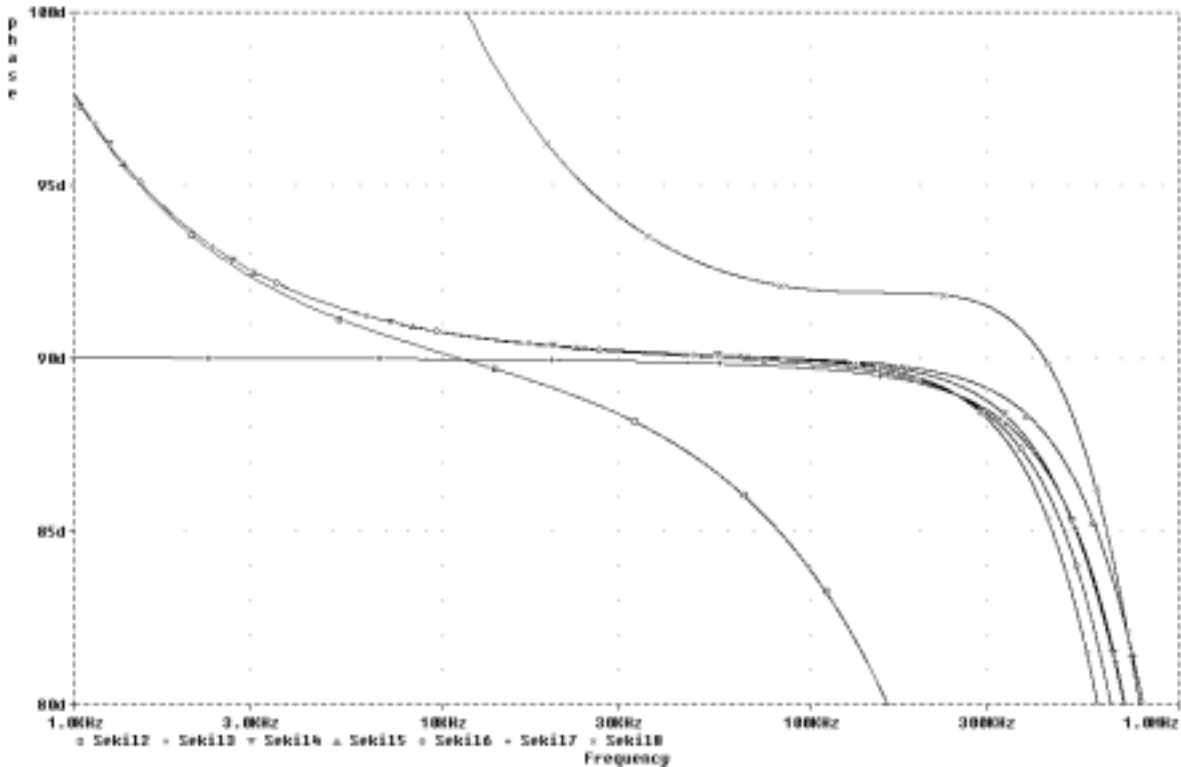
Şekil 8 Al-Alaoui tarafından önerilen devre

b ve k sabit olmak üzere $R_1 = bR$ ve $R_2 = kR$ olarak seçildiğinde devrenin geçiş işlevi

$$T_6(s) = \frac{A_o \omega_o b k (R_3 + bR + sbRR_3C)}{D_6(s)} \quad (9a)$$

$$D_6(s) = (s + \omega_o) [kR_3 - (bk + b + k)(R_3 + bR + sbRR_3C)] - A_o \omega_o [b(R_3 + bR + sbRR_3C) + ksbRR_3C] \quad (9b)$$

şeklinde bulunur. $R_3 = 400 \Omega$, $b = 0.5$ ve $k = 100$ seçilerek 637 kHz'lik bir entegrasyon üst çalışma frekansı elde edilir.



Şekil 9 Devrelerin PSpice benzetimiyle elde edilen faz cevapları

Kompanzasyonsuz entegratörün ve ilgilenilen altı kompanzasyon yöntemiyle elde edilen devrelerin PSpice benzetim sonuçlarına göre faz cevapları Şekil 9'da verilmiştir. Bayard'ın ve Al-Alaoui'nin devreleri hariç diğer bütün devrelerde entegrasyon, kompanzasyonsuz entegratörde olduğu gibi, 1.6 kHz'de başlamaktadır. Bu değer Bayard'ın

yönteminde 10 Hz, Al-Alaoui'nin yönteminde ise 24 kHz'dir. Ayrıca Bayard'ın devresi diğer bütün devrelerin aksine terslemeyen olduğundan fazı -90° civarında değişmektedir. Diğer yöntemlerle kolay karşılaştırma yapabilmek için bu faza 180° eklenerek Şekil 9'daki ilgili eğri elde edilmiştir.

Tablo 1 Kompanzasyon yöntemlerinin karşılaştırması

Entegratör tipi	Üst çalışma frekansı
Kompanzasyonsuz	81 kHz
Seri dirençli	454 kHz
Paralel kapasiteli	525 kHz
Çift kompanzasyonlu	600 kHz
Matsumoto yöntemi	487 kHz
Bayard yöntemi	531 kHz
Al-Alaoui yöntemi	637 kHz

Tablo 1’de PSpice benzetim sonuçlarına göre entegratörlerin üst çalışma frekansları verilmektedir. Görüldüğü gibi en iyi sonuç Al-Alaoui’nin yöntemiyle sağlanmaktadır. Bu yöntemde alt çalışma frekansı da diğerlerine göre yüksek olmasına rağmen en geniş entegrasyon bant aralığı da bu yöntemle elde edilmektedir. Hem üst çalışma frekansı hem de entegrasyon bant genişliği bakımından ikinci en iyi performans önerilen çift kompanzasyon yöntemiyle sağlanmaktadır.

4. SONUÇ

Bu çalışmada, işlemsel yükselteçli entegratörler için önerilen altı kompanzasyon yöntemi, entegrasyon üst çalışma frekansı bakımından karşılaştırılmıştır. Bu karşılaştırmada PSpice benzetim sonuçları kullanılmıştır. Altı yöntemin beşi literatürde yer almaktadır. Diğer yöntem alternatif bir kompanzasyon yöntemi olarak bu çalışmada önerilmiştir. Çift kompanzasyon yöntemi adı verilen bu yöntem, bilinen iki yöntemin birlikte uygulanmasının sonucudur. Önerilen yöntemde diğerlerinin aksine işlemsel yükseltecin iki-kutup modeli göz önüne alınmıştır. Bu model tek-kutup modele göre gerçeğe daha yakındır. Seçilen eleman değerleriyle, önerilen devrenin aşırı-

faz kaymasına neden olan, gerçel kısımları karmaşık kısımlarından büyük iki tane karmaşık eşlenik kutbu bulunduğu görülmüştür. Bu kutupların etkisi, gerçel kısımlarının bulunduğu frekansa iki tane sıfır eklenerek hemen hemen giderilmiştir. PSpice benzetim sonuçlarına göre, önerilen çift kompanzasyon yöntemiyle, altı yöntem arasında ikinci en yüksek üst çalışma frekansı sağlanmıştır.

KAYNAKLAR

- [1] Franco S., Design with Operational Amplifiers and Analog Integrated Circuits, McGraw-Hill, New York, 2002.
- [2] Schaumann R., Van Valkenburg M. E., Design of Analog Filters, Oxford University Press, New York, 2001.
- [3] Matsumoto F., Noguchi Y., A Feedforward Excess-Phase Cancellation Technique for Integrators, INTERNATIONAL JOURNAL OF ELECTRONICS, Vol. 87, No. 1, pp. 11-25, 2000.
- [4] Bayard J., A Pole-Zero Cancellation Technique to Realize a High-Frequency Integrator, IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS-I: FUNDAMENTAL THEORY AND APPLICATIONS, Vol. 46, No. 12, pp. 1500-1504, 1999.
- [5] Al-Alaoui M. A., A Stable Inverting Integrator with an Extended High-Frequency Range, IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS-II: ANALOG AND DIGITAL SIGNAL PROCESSING, Vol. 45, No. 3, pp. 399-402, 1998.