

TMMOB ELEKTRİK MÜHENDİSLERİ ODASI

Elektrik - Elektronik
Bilgisayar Mühendisliği
8. Ulusal Kongresi
6 -12 Eylül 1999

Gaziantep



TMMOB Elektrik Mühendisleri Odası
Gaziantep Şubesi

Gaziantep Üniversitesi
Elektrik-Elektronik Mühendisliği Bölümü

25. YIL

TÜBİTAK

Yayınlayıcı:

Gaziantep Üniversitesi
Mühendislik Fakültesi
Elektronik - Değerlendirme Bölümü
27310/GAZİANTEP

Elektrik Mühendisleri Odası
Gaziantep Şubesi

TÜBİTAK

ISBN 978-9953-2-7107-1

Yayın Hakkında: Gaziantep Üniversitesi, EMÖ, TÜBİTAK

Her hakkı mahfuzdur. Bu yayının hiçbir kısmı yayıncılardan Gaziantep Üniversitesi Mühendislik Fakültesi
Elektronik - elektronik Mühendisliği Bölümü, Elektrik Mühendisleri Odası Gaziantep Şubesi ve TÜBİTAK'ın
yazılı izni alınmadan çoğaltılamaz ve hiçbir biçimde bir erişim sisteminde saklanamaz.

1. Basım : Eylül 1999
Uğur Ofset tarafından basılmıştır.
Telefax : (0 342) 220 34 02
GAZİANTEP

ÖNSÖZ

TMMOB Elektrik Mühendisleri Odası, Gaziantep Üniversitesi Mühendislik Fakültesi Elektrik-Elektronik Mühendisliği Bölümü ve TÜBİTAK'ın işbirliği ile düzenlenen Elektrik-Elektronik Bilgisayar Mühendisliği 8. ulusal Kongresini bu yıl, ilk defa Güneydoğu Anadolu Bölgesinde; Gaziantep'te yapmaktan gurur ve mutluluk duyuyoruz. Kongre; 6-10 Eylül 1999 tarihleri arasında Gaziantep Büyükşehir Belediyesinin Belediye Sarayı'nda tarafımıza tahsis ettiği salonlarda 4 eş zamanlı oturum halinde gerçekleştirilecektir.

Kongreye gösterilen yoğun ilginin sonucu çok sayıda bildiri gönderilmesine karşın teknik programda yeterli sayıda zaman aralığı bulunmaması nedeniyle, hakemlerden gelen değerlendirmelerin ışığında, programa toplam 212 bildiri alınabilmiştir. Her ne kadar ön duyurumuzda kongrede sunumları kabul edilmiş ancak katılım ücreti ödenmemiş bildirimlerin Kongre Kitabında yer almayacağını belirtmiş idiysek de Yürütme Kurulumuz bilimsel hedeflere öncelik tanıyarak, kongrede tartışılmayacak olsalar bile, kabul edilen tüm bildirimlerin Kongre Kitabı'nda yer almasını uygun bulmuştur. Kabul edilen bu 212 bildiri 2 cilt halinde sizlere sunulmaktadır. Kongrede tartışılacak, ilginizi çekeceğine inandığımız, bu bildirimleri doyurucu nitelikte bulacağınıza eminiz.

Kongre sırasında geniş bir katılımcı kitlesinin ilgisini çekeceğini umduğumuz iki konuda panel düzenlenmiş ve kongre içersinde çağrılı bildirimlere de yer verilmiştir. Ayrıca kongre salonlarının hemen yakınında, 2000m² kapalı alanda düzenlenen ve sektördeki firmaların katıldığı "Elektrobil'99" Fuarının da kongremize ayrı bir renk katacağı inancını taşıyoruz.

Kongremizin sponsor kuruluşlarına, F.ektrobil'99 Fuarı'na katılarak kongremizi destekleyen özel ve kamu kuruluşlarının yetkililerine, panelistlere, kongreye çağrılı bildiri ile katılan değerli bilim adamlarımıza destek ve katkılarından dolayı teşekkür etmeyi borç biliyoruz

Kongreler, yapılan bilimsel çalışmaların ve üretilen teknolojik yeniliklerin daha geniş bilimsel kitlelerin hizmetine sunulduğu, tartışıldığı ve karşılıklı bilgi alışverişi yapıldığı ortamlardır. Bu yönüyle anılarınızda özel bir yer almasını dilediğimiz 8. Ulusal Kongre'nin, siz katılımcılar için başarılı ve doyurucu olmasını; ayrıca ülkemizin bilimsel ve teknolojik ilerlemesine yön vererek ve ivme kazandırarak amacına ulaşmasını diliyor, Yürütme Kurulumuz adına hepinize saygılarımızı sunuyorum.

Tuncay Ege
Yürütme Kurulu Başkanı

Elektrik-Elektronik-Bilgisayar Mühendisliği

8.Ulusal Kongresi

(6-12 Eylül 1999)

Kongre Yürütme Kurulu

Tuncay EGE
Muhammet KOKSAL
M. Sadettin ÖZYAZICI
Hamit SERBEST
Eyüp AKPINAR
Cemil ARIKAN
ArifNACAROĞLU
Gülay TOHUMOĞLU
Savaş UÇKUN
M. Hacim KAMOY
Serdar BOZKURT
H. Ali YİĞİT
M. Sıtkı ÇİĞDEM
Erol KARABAY
Doğan EYİKOÇAK
Mustafa KURT
Alaadin COŞKUN

Gaziantep Üniversitesi EE Müh. Böl.
İnönü Üniversitesi EE Müh. Böl.
Gaziantep Üniversitesi EE Müh. Böl.
Çukurova Üniversitesi EE Müh. Böl.
Dokuz Eylül Üniversitesi EE Müh. Böl.
TÜBİTAK
Gaziantep Üniversitesi EE Müh. Böl.
Gaziantep Üniversitesi EE Müh. Böl.
Gaziantep Üniversitesi EE Müh. Böl.
ASELSAN A.Ş. Genel Müdürü
SİMKO A.Ş.
E.M.O. Yönetim Kurulu Başkanı
E.M.O. Yönetim Kurulu Yazman Üyesi
E.M.O. Gaziantep Şb. Yön. Kur. Bşk.
E.M.O. Gaziantep Şb. Yön. Kurulu Bşk. Yrd.
E.M.O. Gaziantep Şb. Yön. Kurulu Yazman Üyesi
E.M.O. Gaziantep Şb. Yön. Kurulu Üyesi

Konular

- * Bilgisayar Ağları ve Donanımı
- * Devreler ve Sistemler
- * Elektrik Makinaları
- * Elektromagnetik Alanlar ve Mikrodalga tekniği
- * Elektronik
- * Enerji Üretim, İletim ve Dağıtım
- * Güç Eletronliği
- * Haberleşme Tekniği
- * Mekatronik ve Robotbilim

- * Optoelektronik
- * Otomatik Kontrol
- * Örüntü Tanıma, Sinyal İşleme, Görüntü Kodlama
- * Tıp Elektroniği
- * Tapay Sinir Ağları, Bulanık Mantık
- * Yüksek Gelirim Tekniği
- * Ölçme Tekniği
- * Mühendislik Eğitimi

STRATEJİK BİLGİ SAVAŞI VE ULUSAL BİLGİ GÜVENLİĞİ

Cüneyt F. BAZLAMAÇCI

İlektrik ve Elektronik Mühendisliği Bölümü

Oita Doğu Teknik Üniversitesi

06531 Ankara

li-mail : cuneyt-bazlamacci(3)mctu.edn.tr

ABSTRACT

Information Warfare exploits the vulnerability caused by extreme defence of a nation on critical information infrastructure. in this paper; strategic information warfare, its capabilities, methods and open problems are discussed while electronic dependence, new weapon and uaniors, effects on global economy, detection and proper response issues are nlsö being addressed. The paper concludes with a set of proposals for national information security.

1. GİRİŞ

Modern bir ülkenin kaynakları ve savaş kabiliyeti günümüzde tamamen bilgisayar kontrollü sistemlere bağlıdır. Dolayısıyla günümüzün yeni savaş biçimi, gücün artık eskiden olduğu gibi yalnızca emeğe, toprağa, sermayeye ya da askeri kuvvete değil, daha çok bilgiye dayandığı gerçeğinden doğmaktadır. Stratejik bilgi savaşı, teknolojik mucizeleri şiddete başvurmadan zafer kazanmayı hedefleyen eski çağ felsefeleri ve stratejileri ile birleştirir. Bu savaşta bilgisayarlar ve bilgisayar yazılımları silah, bilgi ve bilgiyi üreten, depolayan, sunan ve ileten tüm sistemler de hedefdir. Bu nedenle bilgi uzayına 'savaşın beşinci boyutu' da denmektedir.

Süregelen bilgi savaşı tartışması, geçmişte yaşanmış uçak ve nükleer silahlar benzeri önemli buluşları izleyen tartışmalara benzemektedir. Yani bilgi savaşının temci rolünün silahlı kuvvetlerin ve yürütülen hareketlerinin genci nınçlı desteğinde daha çok 'taktik' mi, yoksa düşmanın en hassas noktalarda doğrudan saldırılar yoluyla tek başına sonuç alabilecek ve savaş kazanabilecek şekilde 'stratejik' mi olacağı üzerinde tam bir uzlaşmaya varılamamıştır. Ancak genel anlamda bilgi savaşı kavramının, her iki unsuru da taşıdığı görülmektedir.

Bu çalışma, bilgi savaşının stratejik yönünü incelemekte kabiliyetler, yöntemler ve açık problemler üzerinde durmakta, elektronik bağımlılık ve bilginin korunması, stratejik bilgi savaşının silahları ve savaşçıları, bilgi savaşının küresel ekonomiye etkisi, savaşın tespiti ve tepki konularını incelemektedir. Çalışma bilgi savaşları çağında ulusal güvenliğin sağlanabilmesi için alınması gerekli önlem önerileri ile sona ermektedir.

2. TANIM

Son zamanlarda yeni bilgi teknolojilerinin savaş alanına uygulanması ile ortaya çıkan bir 'askeri devrim'den sıkça söz

edilmekte ve bu devrimle taktik alanda bir çok yenilik ve değişiklik gözlenmektedir. Bu devrimi, stratejik bilgi savaşının bir parçası olarak kabul etmek mümkündür ancak her ikisini birbirinden ayırmak da yararlıdır.

Bilgi, bilgisayar veri tabanlarından bireysel algılamaya kadar çok değişik şekillerde olabilir. Bir 'hedef bilgi küresini kontrol edebilme ve kendi bilgi küremizi güvenceye alma yetenekleri ile büyük bir savaş potansiyeline sahip olabileceğimiz açıktır.

Bilgi savaşı, bazı kaynaklarca yeni ve ayrı bir çatışma şekli olarak da sunulmaktadır. Pentagon, bilgi savaşına ilk kez 1992 yılında resmîyet kazandırmıştır ve halen bilgi hareketlerine ayrılmış bir Amerikan Kara Kuvvetleri Talimnamesi (FM 100-6) mevcuttur. Bu talimname bilgi hareketini, diğer tüm askeri operasyonlarda avantaj elde etmek için dost kuvvetlerin bilgi toplama, bilgi işleme ve bilgi üzerine hareket etme yeteneklerini sağlamak, korumak ve geliştirmek amacıyla 'askeri bilgi ortamı' içinde gerçekleştirilen sürekli askeri operasyonlar ile 'küresel bilgi ortamı' ile etkileşerek ve müdahale ederek düşmanın bilgi ve karar verme yeteneklerinden yararlanma ya da bunların engellenmesi olarak tanımlamaktadır.

Bu tanımdaki askeri bilgi ortamı; yalnızca askeri uydular ve alt sistemleri kullanarak çok çeşitli bilgi yayılabilen ve çok çeşitli veri kanalından bilgi alınabilen, sonuçta da her seviyedeki komutana üstün karar verme yetenekleri kazandıran askeri bir sistemler bütünüdür. Ancak bu sistem de, geniş bilgi kaynakları, arşivler, hizmetler, tüketiciler, değişik bilgisayar ve iletişim sistemlerinin bir ağ şeklinde fakat dünya çapında örgütlendiği küresel bilgi ortamının bir alt kümesidir. Küresel bilgi ortamında kurumsal ve hatta ulusal sınırları aşan, sivil ve askeri sektörler arasındaki ayrımı bulanıklaştıran, benzeri görülmemiş bir sistemler ve kullanıcılar arası bağlantı mevcuttur.

Bilgi savaşı tartışmaları temelde iki önemli öneriyi gündeme taşımış bulunmaktadır. Bunlardan birincisi; teknolojik devrimin, savaş verimini artırarak ve silahların daha hassas bir şekilde kullanılmasını sağlayarak daha az kurban vermeye yönelik eğilimleri desteklediği, ikincisi de; aynı zamanda, rakibin faydalanmak için can atacağı yeni tip zafiyetlere yol açtığıdır.

3. STRATEJİK BİLGİ SAVAŞI

3.1 Elektronik Bağımlılık ve Bilginin Korunması

Günümüzde sadece silah sistemleri değil askeri organizasyonlar da çok karmaşık bilgi işlem şekillerine bağımlı hale gelmişlerdir. Aslında askeri çevrelerde yaşananlar genelde günümüz toplumlarında yaşananların küçük oranda temsilidir

Para piyasaları, güç dağıtım şebekeleri, hava trafik şebekeleri gibi yaşamsal faaliyetler artan oranlarda bilgisayarlarca otomatik olarak kontrol edildikçe kesinti ya da karışma ve karıştırmalara karşı duyarlılığımı/, da artmaktadır. Modem teknoloji bizleri her geçen gün geçmişin verimsizliklerinden kurtarıyor ancak doğal olarak bu. bir tek arızanın bile sonuçlarının çok büyümesi pahasına gerçekleşiyor. .Sabit disk arızası, sinsi ve hain virüs, unutulmuş parola, uyumsuz yazılım gibi olaylar modem hayatın tehlikeleri arasında çoktan yerlerini aldılar. Runtlar normalde bir teknik arıza ya da insan hatası sonucu ortaya çıkmakla birlikte özellikle de oluşturulabilir. Stratejik bilgi savaşı, adı geçen türden tehlikelerin, büyük boyutlu askeri operasyonların ya da toplumların sağlıklı işleyişinin engellenmesi gibi stratejik amaçların desteklenmesi için özellikle yaratıldığı durumlarla ilgilidir. Burada önemli nokta, yapılanların sadece kafa karıştırıcı ya da kızdırıcı bir oyunlar kümesinin ötesine geçmesidir. (İnen bir çabanın parçası olarak ya da tek başına bir amaca hizmet etmeli ve bunu diğer yöntemlerden daha etkili bir biçimde gerçekleştirebilmelidir [1].

Batı stratejisi bir süredir insanları değil teknolojiyi hedef almayı amaçlamaktadır. Bu günümüzde insanların kaynakları ve sahip oldukları teknolojiler kadar etkili olabileceği görüşünü yansıtmakta ve ahlaki açıdan daha kabul edilebilir görülmektedir. İnsanları enerji kaynaklarından, üretim araçlarından ve iletişim kanallarından mahrum edin büyük oranda çaresiz kalacaklardır.

Günümüzde batı dünyası elektronik bilgi sistemlerine ve bilgisayar ağlarına son derece bağımlı bir hale gelmiş, bu nedenle oluşmuş zafiyet nedeniyle de yönelecek bir elektronik saldırıya karşı kendisini savunmasız bir konumda bulmuştur. Bir bilgi hareketi ile enerji, iletişim, ulaştırma, ilk yardım sistemleri, sağlık, güvenlik kuvvetleri ve savunmaya yönelik olası bir saldırı çok ciddi endişeler uyandırmaktadır. Modem dünyada küçük uluslar ve gruplar süper güçler ile burun buruna bir mücadeleye girilemeyeceğinin farkındadırlar. Bilgi savaşının bu tip ülke ve grupların seçenekleri masında daha yüksek noktalara çıkması da batı dünyasındaki endişeleri artırmaktadır. Pentagon bu yüzden istatistiksel çalışmalar yapmaktadır. Yapılan kontrollü bir çalışmada Pentagon bilgisayar sistemine S'32 saldırı gerçekleştirilmiştir. Bunlardan % 55'i sisteme nüfuz etmeyi başarmıştır. Ancak işin kötü tarafı, bunlardan sadece 320 tanesi yani % 5'i tespit edilebilmiş, daha da kötüsü sadece 22 İanesi rapor edilmiştir. Sonuç olarak bu deney bize bilinen her bir saldırıya karşılık bilinmeyen yaklaşık 400 saldırı gerçekleştiğini göstermektedir.

Birçok savunma uzmanı gelişmiş parola yöntemleri ile korunmuş en güvenli bilgi ağlarının bile yetenekli bir bilgisayar saldırganı tarafından kırılabilirliğine ve geleneksel anlamdaki ulusal savunma sisteminin güçsüz, bırakılabileceğine inanmaktadır. Bilgisayar ağları tüm dünyaya yayılmış ve iç içe geçmiş olduğundan silahlı kuvvetlerin toplulukları eskiden olduğu gibi savunması artık mümkün değildir. Özel ve kamu iletişimi ağlarının, ulaşımın, finans kurumlarının, enerji şebekelerinin, hükümet işlemlerinin ve bu dev ilişkiler ağının nasıl ve ne şekilde korunabileceği hem askerlerin hem de güvenlik güçlerinin önündeki en büyük sorun olarak durmaktadır. Artık sınır ya da zamanla kısıtlı değildir. Modern dünyaya en büyük tehdit ve tehlikelerden biri, nerede olduğundan bağımsız olarak bir bilgisayar ve iletişim imkanına

sahip herhangi bilgili bir insana karşı açık bırakılmış bulunan zafiyettir.

3.2 Stratejik Bilgi Savaşının Silahları

Yaklaşan bilgi savaşı çağı doğal olarak yeni tip savaşçıları ve silahları ortaya çıkarmıştır. Amerikan Savunma Bakanlığı çoktan harekete geçmiş ve Ulusal Savunma Üniversitesinde bilgi savaşı konusunda uzman yeni tip savaşçıları yetiştirmeye başlamıştır. Halen, Amerikan silahlı kuvvetlerinin düşmanın sivil alt yapısını imha etme yeteneğine sahip saldırı amaçlı yıkıcı yazılımlar geliştirdiği de bilinmektedir ancak geliştirme programlarının çoğu son derece gizli tutulduğundan bu tip yazılımlar hakkında fazlaca bilgi mevcut değildir. Bağımlı olduğumuz sistemlerin zafiyetlerini ve olası saldırganların imkanlarını anlayabilmek için günümüzde bilinen yeni nesil yazılım ve donanım silahları ana hatlarıyla aşağıda sıralanmıştır. *HERE (High Energy Radio Frequency) silahları:* HFRF silahları yüksek enerjili radyo sinyallerini önceden seçilmiş hedefe yöneltir ve bu enerji ile elektronik devreleri etkileyerek en azından geçici bir süre hedefi devre dışı bırakır.

EMPT (Electromagnetic Pulse Transformer) Bombaları: Elektromanyetik vurgu dönüştürücü bombalar HERF silahları ile benzer prensiplerle çalışır ancak binlerce kat daha güçlüdürler. Elektronik devrelere, nükleer ya da nükleer olmayan patlamalarla, büyük bir alan içerisinde ve ayırım gözetmeden kalıcı zararlar verirler.

Emisyon tutma and casusluk: Van Eck emisyonları [2] bilgisayar korsanlarına 200 metre mesafeden bile bilgisayar monitörlerinin içeriklerini algılama imkanı vermektedir.

Virüs, worm, tıva gibi yazılımlar: Bu tip programlar sabotaj, şantaj veya gasp potansiyeline sahip olup bunu mutlaka bilgiyi elde ederek, bozarak ya da yok ederek değil, kendilerini sistem içinde üssel olarak çoğaltıp, sistem ve ağ kaynaklarını (işlemci zamanı, hafıza, iletişim bant genişliği, vb.) tüketerek ve sistemi yararlı bir iş yapamaz hale getirerek gerçekleştirirler.

Yazılım bombaları: Bunlar hassas ve önemli yazılımlara genellikle iyi gizlenerek yerleştirilirler ve bir tetik kısmı ile yük koşulu olabilir. Amerika ve Batı kaynaklı yazılımların son derece yaygın olduğu günümüzde. Amerikan Yönelimi ya da her hangi bir başka devlet, içinde bir mantık bombası tıva içermeyen hiç bir yazılımın ihraç edilemeyeceği kararını verip üreticileri buna mecbur edebilir. Böylesine saklı bir işlev, örneğin bir kelime işlemci 'Amerika ile savaş' kelimelerini içeren bir dokümana rastlarsa aktif hale geçer. Bu durumda sabit diskin formatlanmasından dokümanın elektronik posta ile C1 A'c gönderilmesine kadar çok çeşitli tepkiler yaratılabilir.

Arka kapılar: Bunlar tasarlayıcıları tarafından özellikle sistemlere eklenen mekanizmalardır, işlevleri beklenmeyen durumlarla karşılaşıldığında nonnal sistem konumlarını aşarak sisteme arkadan ve izinsiz giriş yolunu açık tutmaktır. Dış kaynaklı karmaşık sistemlerde bu tür güvenlik deliklerinin varlığının tespiti hemen hemen imkansızdır.

Elektronik yongalar: Beklenmedik işlevleri olan yazılım parçaları üretmenin yanında benzer beklenmedik işlevler donanım elemanları ile de gerçekleştirilebilir. Günümüzde elektronik yongalara, örneğin bir süre sonra ya da özel frekanslı bir sinyal aldıklarında çalışmama, yerlerini belli etme özellikleri eklenebilir.



\nuo-nuikunil(ir ve mikroptur: Nano inakinalar karıncalın dan çok daha küçük robotlardır. Bir düşman bilgi merkezine dağıtılan milyonlarcası bilgisayar sistemlerine nüfuz ederek kabloları, yalıtım malzemelerine ve donanımı elemanlarına zarar verebilir. Bilgi savaşı laboratuvarlarında artan yazılım silah yığımına ek olarak yeni tip virüsler geliştirilmektedir. Pentagon genetik olarak değiştirilmiş, silisyum yani elektronik devre ve yalıtım malzemesi yiyen bakterilerle ve mikrop orduları ile deneyler gerçekleştirilmektedir. Bu şekilde de bir laboratuvar, bir bina ya da bir şehirdeki tüm entegre devreler yok edilebilecektir. *F.L'ktmuik karıştırma:* I'skiden beri baş vurulan bu yöntem yanlış bilgi ile bilgiye boğma ve bu şekilde düşman kaynaklarının kullanılmasını engellemek şeklinde de ortaya çıkabilir.

Bilgi savaşında hedef sadece makineler değildir. İnsan beyni de en önemli hedefler arasında bulunmaktadır. Aneika Birleşik Devletleri en modern teknoloji ile donatılmış bir uçuş radyo-levi/voit istasyonunu psikolojik hackkallarda kullanmaktadır (i'inümüzde ö/el bilgisayar gıallk etkileri ile herhangi bir görüntü istendiği şekilde değiştirilebilmektedir. Dolayısıyla uydulardan tamamen yanlış ve insan ütüne bilgi ve görüntüler ile yayımlanabilir. Video görüntüler salt kaydedilmiş peççek olma ö/elliklerini kaybettiklerinden bu yana, aslında insanlık genel bir güvensizlik ve katışıklık ortamına itilmektedir. Allık gördüğümüz her şeye inanabilir miyiz? deirek ile sanal dümavi hırhından nasıl ayırtabiliriz?

Bilgi savaşı ile ilgili ilginç bir saplama da bir çok saldırı yazılımının herkese açık olması ve örneğin Internet üzerinden son derece kolay elde edilebilmesidir. İ'arola kırılcı v a da ele geçilebilir birçok ya'ılımın varlığı günümüzde parolaların etkinliğini büyük ölçüde yitirmesine neden olmuştur. İ'aba bu'dk ölçüde güvenlik sağlamak için iki temel yaklaşım mevcuttur. Birincisi kullanıcının fiziksel olmak sahip olduğu bir şeyin, örneğin bankamatik kartının, ikincisi ve daha iyisi ise yine kullanıcının sahip olduğu ancak detayını kendisinin de bilmediği, örneğin parmak izi/i. göz merceğinin şekli ya da ses dalgaları gibi kişiye özgü özelliklerin kullanılmasıdır.

3.3 Bilgi Savaşının Açıcıları

dünümü/de vavgılaşan bilgisayar ağları, bir (ciöriste bir kişisel bilgisü'ayla. otu'duğu yenden bir çok senaryoyu gerçekleştirmeye olanağı sunmaktadır. Bilgisayar ve bilgi ağlarına .ışın meraklı aneak sosyal yetenekleri zayıf lise ve üniversite öğrencileri göreceli olarak en zayıfsız savaşçı grubunu oluşturmuşlardır. Ulusal güvenlik tehdidi olma imkanı ve finansal olarak rahatlığına rağmen genellikle n'isim dü'ülele hakele ederek sistem \nreticileri için büyük baş ağrısı olurlar. Soğuk savaşın son bulması. Doğu Avrupa istihbarat servisleri ile bilimsel kurumlarının faaliyetleri üzerinde olumsuz etkiler bırakmıştı. İ'ellikle Rusya, Bulgaristan, eski Demokratik Almanya ve Polonya'da birçok bilgisayar uzmanı ayrıcalıklarını kaybedip işsiz kalmışlardır. Aynı şekilde, genellikle Amerika ve Batı Avrupa üniversitelerinde eğitilmiş, kendi ülkelerini aradıklarını bulamamış ve bunun sonucunda da ayrılabilmek için her şeyi yapmaya hazır birçok üçüncü dünyalı bilgisayar uzmanı bulunmaktadır. Profesyonel bilgisayar korsanlığı bu kişilere yaşam biçimlerini değiştirebilme fırsatını vermektedir. Bu tip kişilerin teknik yetenekleri çok çeşitli oluşumları tarafından talep edilebilmektedir. İ Muşların ası suç

örgütleri bunları para akışını kontrol etmek ve devlet kurumları ile polis veri tabanlarındaki bilgileri ele geçirmek ya da bozma amacıyla kullanabilirler. Hizmetleri, rakipleri hakkında bilgi elde etmeye niyetli şirketler tarafından kiralanmış özel istihbarat kuruluşları mevcuttur. Dahası bazı şirketler bilgisayar korsanlarını, rakiplerine parasal kayıplar verdirip utandırmak amacıyla da kiralayabilirler. Bu senaryo, yüzde yüz müşteri güvenine dayalı, örneğin elektronik bankacılık gibi alanlara uygulanabilir. Siyasi mesajlarını Internet üzerinde yaymak isteyen, bilgisayar virüsleri ve bombaları yerleştirip fidye isteyerek ya da yasa dışı para transferleri ile kendilerine kaynak yaratmak isteyen terörist oluşumları ile düşmanları hakkında istihbarat toplamak isteyen, bilgi saldırısı planlayan ve gerçekleştirecek (ilkeler de bilgisayar korsanlarının olası işverenleri) idir.

Bilgi uzayının zayıflıklarını belli siyasi ve ekonomik amaçlar için kullanmak amacıyla teşkilatlanmış, çeşitli bilgi savaş stratejileri geliştirmek ve uygulamak için genellikle uzmanların çalıştığı devlet kuruluşları da mevcuttur. Bazı üçüncü dünya ülkeleri için bilgi uzayı ve bilgi savaşı, ileri ulusların zafiyetlerinden yararlanabileceklerine inandıkları alanlardır. İ' içüneü d'ny'a ülkesi olarak kabul edilen İ'indislnn ve (,in gibi bir çok ülke bilgisayar teknolojilerinde çok güçlü bir alt yapı oluşturmuşlardır. Düşük ücret politikaları ve çok nitelikli iş gücü sayesinde uluslararası kuruluşlardan proje ve kontratlar alarak büyük bir bilgi birikimi ve bilgi savaşı potansiyeline sahip olmuşlardır [3].

3.4 Bilgi Savaşının Küresel Ekonomiye Etkisi

Bilgi savaşı değişik seviyelerde icra edilebilir (günümüzde bir saldırı, bilgi hareketi ile bir ulusal ekonomiyi hatta kapitalist sistemi bile çökeltmeyi hedefleyebilir. Bilgi hareketi belirli bir mesafeden, aynı anda birçok hedefe karşı, çok ucuza ve çabuk fark edilme şansı oldukça düşük bir şekilde gerçekleştirilebilir. Bir tahmine göre bir milyon dolar ve yirmiden az, daha tutucu bir tahmine göre de yüz milyon dolar ve yüz iy yemiş adanı ABD'nin yaşamsal altyapısını dize getirebilecektir. Bunun için gerekli tekniklere tahmin edilenden daha da kolay bir biçimde ulaşılabilmektedir. Bilgi Savaşının (güvenlik Merkezi tarafından yapılan bir çalışmada sadece Internet üzerinde bedava ulaşılabilen bilgisayar tecavüz yazılımların kullanılmış ve lunlarla "088 oranında bir başarı elde edilmiştir [4]. Yem' bilgi işlem ve iletişim yöntemleri günümüz küresel sisteminin oluşmasında en büyük etkenler olarak değerlendirilmektedir. Bu oluşumda, bir çok ekonomik faaliyetin küreselleşmesinin, artan uluslararası ekonomik bağımlılığın ve küresel para piyasalarının ortaya çıkmasının da rolü büyüktür. Bu sistem altında nazik ilişkiler ağı olup eski sistemlere göre parçalarından bir veya bir kaçının çökmesine daha duyarlıdır. Bu ilişkiler ağı üzerine yönelecek bir bilgi savaşı saldırısının hiç beklenmeyen ve saldırının niyetini de fazlasıyla aşan sonuçları olabilir. Böyle bir saldırının tüm küresel ekonomiyi hedef alması şart değildir ancak sonuçları süratle kontrolden çıkabilir. Zincir reaksiyonları şeklindeki ekonomik kriz ve çöküntüler, başka amaçlarla gerçekleştirilen bir saldırının istenmeyen sonuçları olarak ortaya çıkabilir ve küresel ekonomiyi rahatlıkla tehdit edebilir. Dolayısıyla bilgi savaşının anlamını ve getirdiği yeni tehditleri tam algılayana kadar bundan korunmak için geliştirilen yeni stratejilerin

uygulanmasına başlamak da riskler taşımaktadır.

3.5 Stratejik Bilgi Savaşının Tespiti ve Tepki

Karmaşık bilgi ve iletişim alt yapılarına bağımlı uluslar ve onların silahlı kuvvetlerinin birinci önceliği ulusal savunma politikalarını tasarlamak ve bunları hayata geçirmektir. Genellikle resmedilenin aksine gerçek bilgi savaşı tehditlerinin tespitinde önemli zorluklar bulunmaktadır. Hu tehditler daha önce de belirtildiği gibi sadece devlet değil, ticari kuruluşlar ve endüstriyel tesisleri de hedef alabilir. Ötc yandan askeri projelerde artan oranda yer alan dış kontrat firmaları ve hazır ticari teknoloji, savunma sektörünün kendi kontrolünün dışında ve daha az güvenli sistemlere giderek daha da bağımlı hale gelmesine neden olmaktadır.

Mir bilgi savaşı tehdidi algılansa, hatla saldırgan tespit edilse dahi karşı ülkeye bir bilgi savaşı ilanında problemlerle karşılaşılacaktır. Bugünkü tehdit çeşitliliği göz önünde bulundurulduğunda, hukuki soruşturmalarda kullanılmak üzere, basit bilgisayar tecavüzleri gibi alçak şiddetli bilgi hareketleri ile ilgili kanıt bulunması bile büyük güçlüklerle doludur.

Dahası, eğer bir bilgi savaşı ilan edilecekse, hangi seçenekler mevcuttur? Halen mevcut nükleer caydırıcılık unsurunun kullanımı uygun görülecek midir? Doğal olarak bu, çoğunlukça onaylanmayacak bir seçenek olarak görünmektedir. Bu seçenekten yoksun bir durumda stratejik bir bilgi savaşma girmek ne derece uygundur? Sayısız taktik olasılıklar değerlendirilirken alman önlemlerin etkili olabilmesi için, karşıt gücün kendi bilgi alt yapısına ne kadar bağımlı olduğunun yanı sıra ulusal ve küresel bilgi altyapılarının birbirleri ile yakın bağlantıları nedeniyle kendi kendine verilebilecek olası zararların da değerlendirilmesi gereklidir.

Sistemli bir bilgi hareketi ile toplumların sosyal ve ekonomik yapısı rahatlıkla bozulabilir. Motive olmuş ve iyi bir biçimde finanse edilmiş bir düşman toplumun ve sistemin dayandığı alt yapıyı rahatlıkla çökertebilir. Murada alışlagelmiş anlamda bir askeri hareket anlamsızdır. Ancak çeşitli belirsizlikler ve bilinmeyenler ortaya çıkmaktadır. Alt yapıdaki aksaklıkları nasıl yorumlayacağız? Saldırını mı uğramış bulunuyoruz? Yoksa elektrik kesintisine, enerji nakil hattına düşüp onu koparan ağaç mı sebep olmuştur? İğfer bir saldırı söz konusu ise hangi boyutta ve nereden gelmektedir? Tüm bunlar, üzerinde çalışılması gereken ancak elektronik saldırının doğası gereği yine de yanıtlanması son derece güç sorulardır. Mu amaçla Amerikan Savunma Bakanlığı tarafından merkezi Camegic Mellon Üniversitesinde olmak üzere bir Bilgisayar Acil Müdahale Takımı (CF.RT: computer emergency response team) kurulmuştur [5]. Görevleri arasında saldırıları incelemek ve teknik yardım sunmak da olan bu takıma yalnızca ilk kumlduğu 1995 yılında 2400 dolayında saldırı rapor edilmiştir.

Tehdit çeşitliliğinin eskiden çatışmaya gidilirken karşılaşılan net safhaları giderek daha bulandırdığı günümüzde, nelerin bir saldırı oluşturduğu ve-saldırını hangi safha da karşılık verileceği gibi konseptlerin yeniden gözden geçirilmesi de şart görünmektedir. Bu problemlerin çözümü çok kolay değildir ve öyle olması da beklenmemelidir.

4. SONUÇ

Teknolojik ilerlemenin bilgi çağı toplumlarında oluşturduğu zafiyet, bilci savaşının çekiciliğini her geçen gün daha da

artırmaktadır. Buradaki temel sebepler, kısaca, çok düşük maliyet, zaman ve mekanla sınırlı olmamak, gizlilik ve iz bırakmama, en az insan hayatı kaybı ve ilk vuruş yeteneği olarak sıralanabilir. Tüm bunlara rağmen saldırı amaçlı stratejik bilgi savaşı, ulusların birbirlerine olan büyük ekonomik bağımlılığı, savaşın kontrolden çıkma olasılığı ve belki de anlık teknik yetersizlikler nedeniyle uygar devletlerce kolay başvurulabilir seçenekler arasında değildir ve bu nedenle savunma amaçlı bilgi savaşı doğal araştırma konusunu oluşturmaktadır. Ancak saldırgan ülkelerin varlığı ve bilgi savaşının terörist oluşumların seçenekleri arasına çoktan girmesi nedeniyle Fransa, Almanya ve tsail gibi ülkelerin de saldırı amaçlı bilgi savaşı üzerinde çalıştığı söylenmektedir.

Sürekli artan bilgisayar suçları ve tehdidi göz önünde bulundurulduğunda 'artan özgürlüğün bedeli daimi ihtiyat' olarak ödenmektedir. Güvenlik sistemlerinde halen mevcut insan unsurunun potansiyel zayıflığı da yeterince önemsenmiyor gözükmektedir. Günümüzde, hazır ticari teknoloji ürünlerin artan oranlarda askeri projelerde yer alması da savunma sistemlerini dış tehditlere karşı kabul edilemez oranlarda zayıf bırakabilmektedir.

Bir elektronik Pearl Harbor'a maruz kalmamak için hem kamuoyu hem de askeri ve sivil yöneticilerin bu konularda bilinçlenmesi, tartışır hale gelmesi ve ivedilikle çözümlerin üretilmesi gereklidir. Bilgi savaşları çağında ulusal güvenliğin sağlanabilmesi aşağıda verilen ancak tam olma iddiası taşımayan taslak listedeki adımların atılması ile mümkün olabilir.

1. Ciddi bir stratejik bilgi savaşı tehdidinin varlığını tanıma ve kabul etme
2. Güvenlik bilincinin artırılması
3. Üreticilerin güvenlik sorumluluklarının artırılması
4. Özel ve kamu sektörleri arasındaki işbirliğinin artırılması
5. Bilgi küresinin tanımlanması ve sınıflandırılması
6. Çok boyutlu ve seviyeli eğitim
7. Küresel kurumlar ve uluslararası antlaşmalar

Bilgi savaşı konusunda ortaya çıkmış bulunan ve her geçen gün yenileri eklenen somları yanıtlamaya başlamak için daha fazla araştırma ve değerlendirmeye ihtiyaç bulunmaktadır. Bu çerçevede bilgi savaşı kavramı üzerinde devlet kurumları, endüstri ve akademik kurumlardaki araştırmacılar arasında oluşturulacak bir tartışına ortamı ve koordinasyonun, bu yeni ve büyüyen stratejik tehditle ilgili çözümlerin üretilmesinde büyük katkıları olacaktır.

5. KAYNAKÇA

- 111 Freedman, L., "Information \varfare: \vill battle ever be joined?", *Defence Systems International*, Spring 1997, pp. 95-97.
- [2] Schwartau, W., *Information Warfare: Chaos on the Electronic Superhighway*. Thunder's Mouth Press, Ne\ York, 1994. pp. 1.17-148.
- [3] Valeri, L., "Information vwarriors", *Defence Systems International*, Autumn 1997, p. 105.
- [4] Devost, M.G., "National security in the information age", MSc Thesis, The University of Vermont, 1995.
- [5] "Inftuvar - Part II", Discovery Channel, 1998.

PARALEL HACİMSEL DATA GÖRÜNTÜLEME İÇİN İŞ ve DATA YÖNETİM MODELLERİ

Cemal KÖSE

Karadeniz Teknik Üniversitesi,
Bilgisayar Mühendisliği Bölümü,
61080 Trabzon
E-mail : kosc@osfl)2.ktu.edu.tr

ABSTRACT

Increasing availability of general-purpose multiprocessor computing platform. has led to the development of volume visualisation algorithms. However, the visualisation of three-dimensional volume data is computationally expensive, taking significant amounts of time to produce images on conventional computers. Parallel implementation of the volume visualisation technique offers the potential of solving this computationally complex problem in reasonable times. This paper discusses various strategies, which are used to cope with very large distribution of data sets associated with the ray casting algorithm used for volume visualisation. A volume space software solution is developed that uses dynamic volume partitioning. Dynamic volume partitioning with processor grouping is used in combination with dynamic data management and task management strategies to provide an efficient implementation for volume visualisation on a large distributed memory multiprocessor system.

1. GİRİŞ

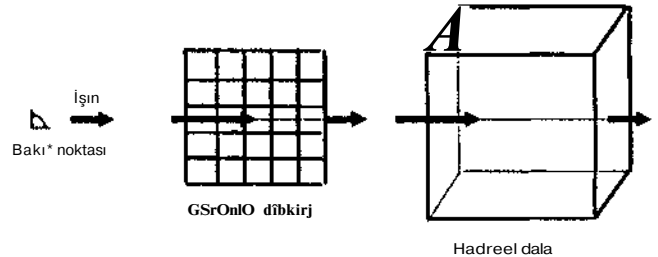
Hacimsel data görüntüleme, değişik bakış noktalarından hacimsel datanın görüntülenmesi veya incelenmesi süreci olarak tanımlanabilir. Hacim görüntüleyici, üç-boyutlu karmaşık hacimsel data yapısından anlamlı bilgiler çıkarır. Son yıllarda, hacimsel data görüntüleme teknikleri (CAT, MRI tarayıcılar), incelenen nesnede bir tahribat oluşturmadıklarından, bilimsel araştırmalarda ve tıbbi görüntülemelerde daha sık ve önemli ölçüde kullanılmaya başlanılmıştır.

Hacimsel datalar tipik düzenli yapılar biçiminde üç-boyutlu ızgarasal (grid) birimlerle (voxel olarak bilinir) temsil edilirler. Bakış noktasının değişmesi ile, hacimsel görüntüleme tekniği, her yeni bakış noktası için hacimsel datanın yeni bir görüntüsünü üretir. Karmaşık bir hacmin bir tek görüntüsünü üretmek için hesaplama gereksinimi oldukça büyüktür ve bu üretme işlemi normal tek işlemcili sistemlerde dakikalara ve hatta saatler alabilir. Paralel bilgisayarlar bu tür karmaşık hacimsel data görüntülerinin kabul edilebilir bir zamanda üretilebilmesi için gerekli

potansiyeli sunar. Buna karşılık hacimsel data görüntüleme metotları, çok-işlemcili sistemde çözümü zorlaştıran bazı özelliklere sahiptirler. Bu özellikler, iş ve data yönetimi tekniklerinin uygulanmasını, etkin bir paralel görüntüleme için değişik biçimlerde gerektirirler. Eğer bir etkileşimli görüntüleme yaklaşımı, bir dağıtık bellek çok-işlemcili sistemde başarılacak ise, iş, data yönetimi, ve haberleşme problemleri göz önüne alınmalıdır. Bu çalışma, değişik paralel hacimsel data görüntüleme stratejilerini ve iş gereksinimi sonucunda oluşacak iş dağıtımındaki bağıdaşlıklardan, paralel çözümün performansının önemli ölçüde artırılması için nasıl yararlanılacağını tartışır.

2. IŞIN ATMA

Hacimsel data görüntüleme için bir kaç teknik geliştirilmiştir. Bunlardan ışın atma nesne uzayında veya görüntü uzayında nesneyi ışın boyunca yeniden örnekler. Diğer teknikler ise (splating ve hücre izdüşümü) nesne alt parçacıklarını ayrı ayrı ekrana izdüşürür [1,2]. Cisim uzayı tekniği olan splating erken sonlandırma ve dolayısıyla optimizasyon yapılmasına olanak vermez. Işın atma (Ray Casting) ise basit ve paralel süreçlemeye oldukça yatkın bir tekniktir [2,3]. Hacimsel data görüntüleme için bir grup ışın hacimsel dataya bakış noktasından başlayarak görüntü piksellerinden geçecek şekilde gönderilir. Işın atmanın bir temsili şekil 1 de verilmiştir. Nesne, yeni bakış noktasına göre bir interpolasyon metodu kullanılarak, görüntü uzayında, aynı datalardan yeniden yeniden örneklenerek oluşturulmuştur.



Şekil 1. Işın atma modeli

Görüntü üretim yöntemi, ışınlan hacimsel data dizilerinden geçecek biçimde bir yüzeye (ışın geçirmeyen) gelinceye, ışın geçirmezlik birikimi belli bir eşik değerini

şıncaya, veya hacimsel data bitinceye kadar çizer. İşinin saçınıntını yaklaşık rilyasyon iletim denklemleri, işinin hacimsel datadan geçişini benzeştirmek ve yansımayı tabaklarda modellemek için kullanılmıştır. Her bir ışın yolu boyunca, bütün hücreler (\okseller) aşılıncaya kadar sıkıaiar alan. gölgelendirme fonksiyonu, opacity ve dokulandınnna sürdürülür.

3. PARALEL UYGULAMA

Paralel hacimsel data görüntüleme, paralel uygulamadaki en küçük hesaplama birimlerinin bir iş oluşturacak şekilde birleştirilmesine göre, görüntü bölümlenmeli veya hacim bölümlenmeli olarak sınıflandırılır [2.1.4] Görüntü-bölümlenme yöntemleri, başlangıç olarak görüntü uzayını eşit olarak işlemciler arasında bölüşür. Her bir işlemci kendi görüntü parçası için piksel değerlerini hesaplar. Her bir işlemciye iş yükü, hesaplanacak görüntü dii/lenindeki taranacak çizgiler ile orantılıdır. Görüntü bölümlenmede birleştirme işlemine gerek olmamasına rağmen, dengeli bir yük dağılımı sağlamak için. ba/ı işlerin, karmaşık ve hesaplama yoğun iş yüklü işlemcilerden başlangıç yükü hesaplama açısından basit ve az yoğun olan işlemcilere göç etmesi sağlanmalıdır.

Macim-bölümlenme yöntemi, hacimsel dalanın yeniden yapılandırılması ve örneklenmesi işlemini datanın tutulduğu her bir düğümde yerel olarak gerçekleştirilir. Her bir işlemci kendi hacimsel dala parçası için ara sonuçları hesaplar. Son görüntüyü oluşturmak için bir çok işlemcilerin katılması gerekli bir birleştirme işlemi gereklidir. Bu yöntemin avantajı, bir işlemci için görüntü hesaplama sırasında çok büyük ölçüde diğer işlemcilerden data getirilmesine gerek dnyulnamastır. Yük dengelenmesi için gerekli data transferi gereksinimi görüntü paylaşımı yöntemine göre oldukça daha azdır.

3.1. »ala YBnctimî

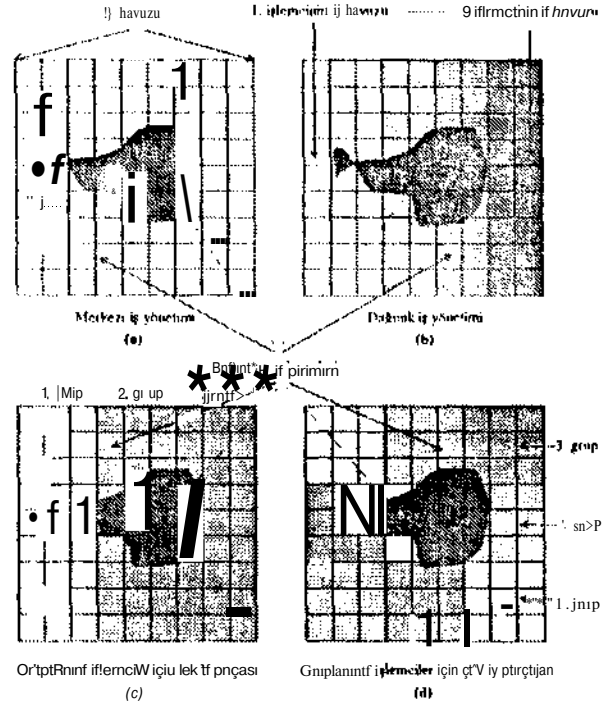
Data yönetimi, toplam data miktarı her bir işlemcinin belleğine ayrı ayrı sığacak kadar küçük olması yani bütün "dünya modelinin" işlemcilerde bulunabilmesi durumunda gerekmez. Hacimsel data kümeleri oldukça büyük, öyle ki tek bir işlemcinin belleğine sığmaktan çok öte bir büyüklükte dirler. Paralel hacimsel data görüntüleme yöntemi, işlemciler arasında dağıtılmış data kümesi üzerinde değişik işlemler yapabilecek yeteneğe sahip olmalıdır. Datanın doğru dağılımı ve uzaktan data getirmede oluşabilecek gecikmeleri mimimize etmek için. data yönetimi her hangi bir etkin paralel çözüm için gereklidir[1,5).

Görüntü bölümlenmeden farklı olarak, hacim bölümlenme stratejisindeki iş dağıtımı, data ile işin ilgisi bilindiğinden ve dalanın yerel olarak mevcut olmasından dolayı avantajlıdır (1,4]. Hatta yük dengelemek için iş diğer bir işlemciye göçerse, bu iş için gerekli datalar iş paketine yerleştirilebilir. Bu iş için gerekli ("alaların iş kaynağı olan işlemciden önceden getirilmesi anlamına gelir. Bilinen dataların yeterince hızlı bir şekilde önceden sağlanması, işi

işleyecek işlemcinin yerel belleğinde mevcut olması durumunu sağlayacaktır [5].

3.2. İş Yönelimi

Bir problemin paralel çözümünde iş yönetimi uygulamanın etkinliğini belirleyen önemli unsurlardan biridir. İşlerin doğru atanması çok işlemcili sistemin etkinliği açısından hayali öneme sahiptir. Görüntü bölümlenmede her bir işlemci yerel renk ve ışık geçirmezliğini kendi kavramsal iş bölgesi olan görüntü parçası için gerçekleştirir. Hacim bölümlenmede her bir işlemci kendi data parçası ile ilgili işleri icra etmekle sorumludur. Buna rağmen, iyi bir yük dengelemesi için işler göç edebilirler. Doğru iş dağıtımını yapacak ve minimum haberleşmeyi sağlayacak iş yönetimi modeli seçilmelidir. Aynı zamanda iş yönetimi modelleri ara sonuçların birleştirme işlemini de göz. önüne alarak uygun iş dağıtımını yapacaktır[2,5].



Şekil 2. Paralel hacimsel data görüntüleme için iş yönetimi biçimleri

Şekil 2 de değişik iş yönetimi modelleri sunulmuştur. İlk modelde merkezi bir iş yönetimi yapılmaktadır böylece her bir işlemci merkezi iş dağıtıcısından iş istemektedir. Bu yaklaşımda, işlerin en uygun işlemciye (en az haberleşme olacak) dağıtılması mümkün olabilmektedir fakat uygun iş dağıtımının maliyetinin yüksek olması ve iş dağıtıcısına doğru sıkışıklıklar oluşması performansı kötü yönde etkiler. İkinci yaklaşımda, her bir işlemcinin kendi iş havuzuna sahip olduğu, dağınık bir iş yönetimi stratejisi seçilmiştir. Her bir işlemci öncelikle kendi kavramsal iş havuzundan iş seçmektedir böylece seçilen ve icra edilen işler ve yerel datalar arasındaki bağdaşıklıklar sistem performansını maksimize edecektir. Eğer bir işlemcinin iş havuzundaki işler bitmiş ise en yakın işlemcinin iş yöneticisinden, icra ettiği işlerle bağdaşık olan işleri ister(4,5]. Üçüncü yöntemde işler arasındaki bağdaşıklıklardan daha da üst düzeyde yararlanmak için işlemciler gruplaşmışlardır. Bu

gnıplnınn aynı zamanda ara görüntülerin birleştirilmesi sürecinde sistem performansını önemli ölçüde etkileyecektir. Şekilde görüldüğü gibi iş yoğunluğu bazı noktalarda diğer noktalardan çok farklı olabilir. Böyle durumlarda üçüncü yöntem beklenen performans arısını, harici data getirmelerin önemli ölçüde artmasından dolayı sağlamayabilir. Dördüncü yaklaşım ise her bir grup için, iş uzayının uygun noktalarından iş bulundurduğundan yük dengesizliğini belirli ölçüde azalmaktadır fakat işler arasındaki bağdaşıklık grupların kavramsal iş bölgelerinin parçalılıklarına ve yük dengesizliği büyük H'güne bağlı olarak azalmakta ve sistem performansı I "ü \önde etkilencbilnictedir.

3.3. İşlemci Gruplamalı Model

Hacim bölümlenme yaklaşımında başlangıç iş ntaması açık olarak belirlenir öyle ki başlangıç olarak işler >erci hacimsel dala parçasıyla ilgili olarak belirlenir. Kavramsal iş havuzundan yerel olarak sağlanan işlerin ara sonuçları istenen görüntüyü üretmek için birleştirilmek zorundadır. Bunun için bir çözüm olarak, sistem denetleyicinin bütün birleştirme işlemlerini istenen görüntünün hesaplanması için yapmasıdır. Çok sayıda işlemcilerden oluşan bir sistem için bölge bir yaklaşım doğal olarak sistem denetleyicide çok ciddi tıkanıklara ned^n olacaktır ve sistem performansında önemli ölçüde düşüşler olacaktır.

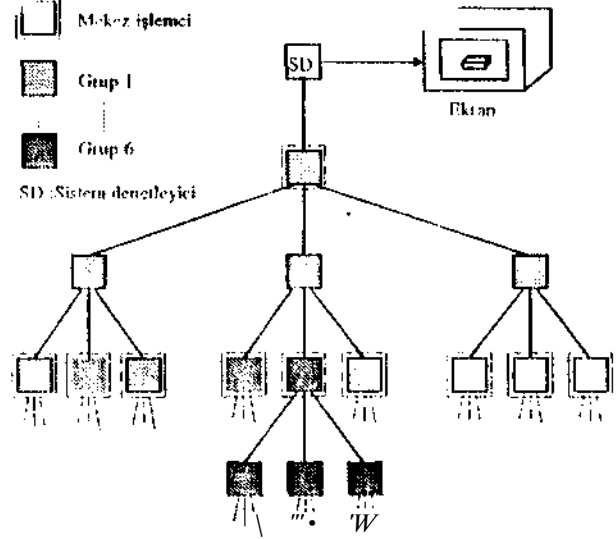
Birleştirme işlemini dağıtmak için, bir doğrudan yaklaşım olarak, görüntü düzlemini kavramsal bölgelere bölmek seçilebilir. Özel bir işlemci, ata sonuçları birleştirme görevine bu bölgelerden biri için atanır. Her bölge için sistem denetleyicide oluşabilecek tıkanıklığı önler fakat bir statik yaklaşım olarak sistemde işlerin nasıl dağıtıldığını göz önüne almaz. Hacim görüntüleme, bu bakış noktasının sürekli hareket ettiği düşünülürse, ara sonuçların hesaplandıkları işlemcilerden fiziksel olarak uzak olan birleştirme yapacak işlemcilere geçilmesi zorunluluğu oluşacaktır.

Hiyerarşik gruplama modeli gruptaki bir işlemi bütün birleştirme işlemlerini yapmak üzere belitler (şekil 3V) Ata sonuçları bir grup merkezindeki işlemcide birleştirme işlemi, haberleşmeyi grup içinde komşular arasında yoğunlaştırır ve global haberleşmeyi azaltır. Sistemde iyi bir yük dengelemesi bakımından işlerin grup içinde göç etmesi, ve işlerinin ara sonuçlarının grup içinde birleştirilmesi ek bir hesaplama gücünün bu işlemcide harcanmasını gerektirebilir. Yük dengelemesi için, iş hareketlerinin performansı maksimum edebilecek şekilde grup içinde olması, eğer buda dengeleme için yetersizse yine komşu gruplara göç et şeklinde olmasını sağlanmalıdır.

3.4. Ağ Konfigürasyonu

Ağ konfigürasyonunun hiyerarşik yapısı, ağ yapısının grup yaklaşım ve ara sonuçların birleştirilmesi ile iyi bir uyum içinde olduğu düşünülür. Her bir düğüm veya dal **hemen altlarından** gelen **ara** sonuçları birleştirmekle ve

sonuçları yukarı geçmekle sorumludurlar. Sistem denetleyici kökte oturduğundan ara sonuçların en son birleştirme işleminden sorumludur. Şekil 3 de 16-işlemcili bir ağ yapısında grupların nasıl tanımlanacağı gösterilmiştir. Bir torus işlemcilerin halkalar şeklinde bağlanması olarak tanımlanabilir. Torus yapısının çapını minimumlaştırmak için torusun yatay halkalarındaki işlemci sayısının yaklaşık olarak düşey halkalarındaki işlemci sayısına eşit seçilmesi ile olacaktır. Kavramsal olarak ağ yapısının işlemci gruplamalı modelle iyi bir uyum içinde olmasına rağmen tablo 1 de verildiği gibi torus daha düşük bir çapa ve ortalama uzaklığa sahiptir. "Torus konfigürasyonu karmaşık haberleşme dokulu j: ' >1_cin|_er (hacimsel data görüntüleme) için oldukça i' 'ndur [3].



Şekil 3. Ağ yapısında işlemci gruplama

		İşlemci sayısı				
		8	16	32	64	128
Ağ çapı	Halka	4	8	16	32	64
	Üçlü ağaç	4	5	6	8	10
	Mesh	4	6	10	14	22
	Torus	3	4	6	7	12
Ortalama uzaklık	Halka	2.00	4.00	8.00	16.0	32.0
	Üçlü ağaç	1.97	2.91	3.93	5.01	6.25
	Mesh	1.75	2.50	3.88	5.26	7.91
	Torus	1.50	2.00	3.00	4.00	5.64

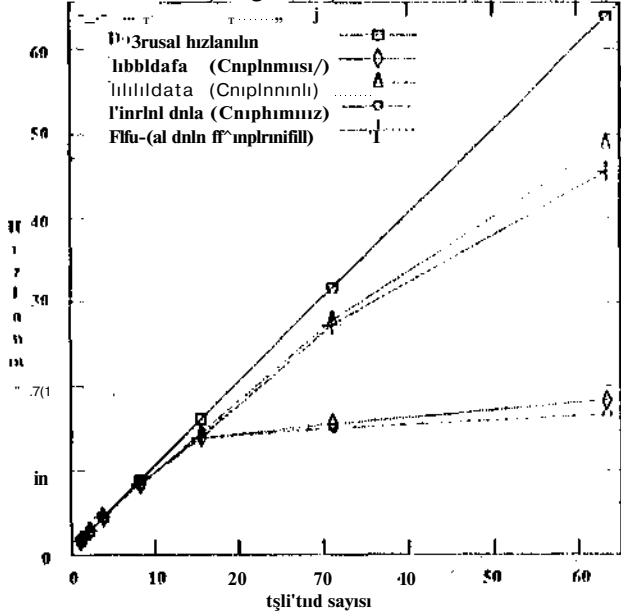
Tablo 1. Konfigürasyonların karşılaştırılması

4. SONUÇLAR

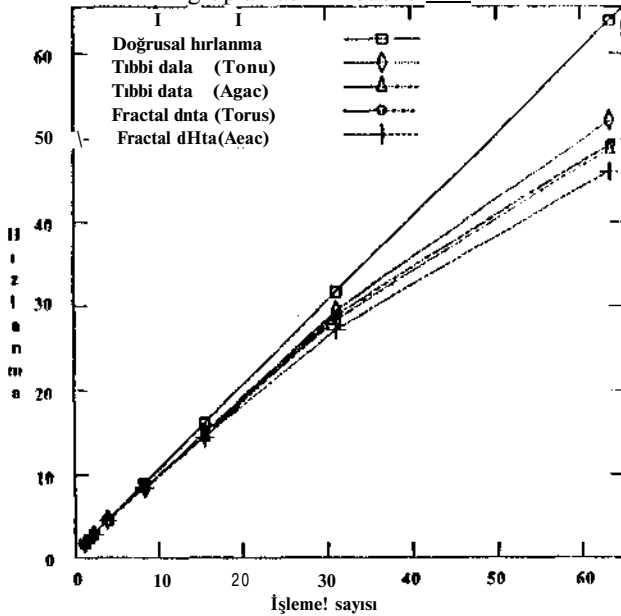
Bu çalışmada iki 128x128x128 voksellik test datası; küterionda fraetal Mandelbrot kümesi, ve tıbbi data (MRI tarafından taranmış bir insan kafasıdır) kullanılmıştır. Sonuçlar, bir gevşek bağlı dağılık bellekli MIMD (Multiple Instruction Multiple Data) yapıları olan 64 işlemcili Meiko sisteminde elde edilmiştir. Sistemdeki T800 transputerler halka, ağaç, mesh ve torus biçimlerinde yapılandırılmışlardır.

Gruplu yaklaşımın avantajı şekil 4 da görülebilir. Bu strateji rasgele hacim paylaşımı stratejisi ile ağ

konfigürasyonu üzerine denenen grup merkezli (TKXICI) için hızlarının ilişkilerini karşılaştırır. Ağaç yapısında ağacın tepesinde ışıklara oluşmakta fakat merkezi gruplamalı yapının avantajı açık olarak görülmektedir. Şekil 5 de konfigürasyon seçiminin nasıl bütün sistem performansını etkileyeceği görülmektedir. Ortalama en kısa işlemciler arası uzaklık sunan torus konfigürasyonun, sistem performansını geliştirdiği görülür. Şekil (i) da değişik iş yönelimi teknikleri karşılaştırılmaktadır. İşlemci gruplamalı yaklaşımda tek-parçalı iş atama modeli çok-parçalı iş atama modelinden daha yüksek bir performansa ulaşmaktadır. Torus konfigürasyonunda, gruplamasız için 39, grup merkezli olmayan için 44, ve grup merkezli için 53 civarında hız artışı sağlanmıştır.

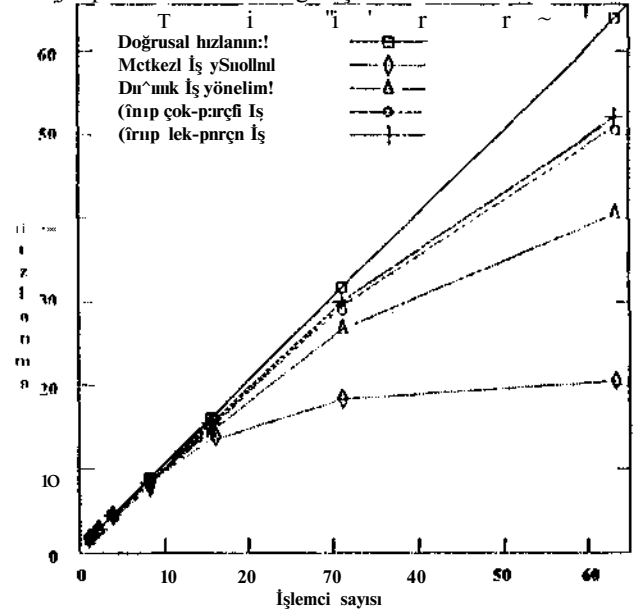


Şekil 4. Ağaç konfigürasyonunda gruplamalı ve gruplamasız Modeller



Şekil 5. Ağaç ve tonis konfigürasyonlarında grup merkezli yaklaşımlar

Bu çalışmada sergilenen sonuçlar gösterilmiştir ki etkin bir paralel hacimsel dala görüntüleme, hacim bölümlenme ve etkin bir iş dağıtımı ve data yönetimi yaklaşımı, ve problem uygun bir ağ topolojisi ile mümkün olabilmektedir. Gruplama stratejisi, haberleşme dokusunu, ara sonuçları üretilen işlemcilerden fiziksel olarak yakın birleştirilmesine dönüştürerek büyük ölçüde yicelleştirir, [3]. Yüksek bir performansın başarılmasına rağmen 64 işlemcili sistemde 53 civarında bir performans elde edilmesi, hala etkileşimli bir görüntüleme (progressive refinement) için daha bir yüksek performansa erişilebileceğini gösterir. Son zamanlarda Java teknolojisinin gelişimi ile paralel hacimsel dala görüntüleme teknikleri homojen paralel sistemlerden heterojen paralel sistemlere genişletilecektir.



Şekil 6. İş dağıtıcı yaklaşımlarının karşılaştırılması

5. KAYNAKÇA

- [1] P. Mackerras and B. Corrie, Exploiting data coherence to improve parallel volume rendering, IEEE Parallel & Distributed Technology, pages 8-16, 1994.
- [2] U. Neumann, Communication cost for parallel volume rendering algorithms, IEEE Computer Graphics and Applications, pages 49-58, July 1994.
- [3] C. Köse and A.G. Chalmers, Profiling for efficient parallel volume visualisation, Parallel Computing special edition on Parallel Graphics & Visualisation, 23:943-952, July 1997.
- [4] R. Yagci and R. Machiraju, Data-parallel volume rendering algorithms, Visual Computer, 11(6):319-338, 1995.
- [5] Erik Reinhard, A. G. Chalmers and F. W. Jansen, Overview of parallel photo-realistic graphics, Eurographics, Star-state of The Art Reports, August 1998.



KURAM, TASARIM VE GERÇEKLEŞTİRİRİ BAĞLAMINDA DİL İŞLEMCİLERİ DERSİ

Halit Oğu/tüzün **Cem Bozşahin**

Orta Doğu Teknik Üniversitesi
Bilgisayar Mühendisliği Bölümü
06531 Ankara

E-posta: {ogu7tu7im,bozsahin}@ceng.metu.edu.tr

ABSTRACT

As the project-oriented approach to engineering curricula is widely debated a dichotomy between traditional subject-oriented courses and project-oriented courses is becoming obvious. Certain subject-oriented courses with strong project component can be useful to bridge the gap. This paper describes, based on the authors' experience at Middle East Technical University, how a course on language processors, a well-established subject in Computer Science, can be used to teach a systematic approach to the design of software.

1. GİRİŞ

Mühendislik eğitiminde proje yönelimli ve problem yönelimli yaklaşımlar son yıllarda sıkça gündeme gelmektedir [1-3]. Öğrencilerin tasarım, üretim ve iletişim becerilerini geliştirmeyi amaçlayan problem yönelimli proje dersleri ile temel ve mühendislik bilimleri bilgilerinin aktarımını amaçlayan disiplin yönelimli dersler arasında optimal bir dengenin nasıl kurulabileceği tartışılmaktadır [4]. Denge ne şekilde kurulursa kurulsun, bu türlerin özelliklerini birleştiren birtakım sentez derslerinin de bulunmasının, müfredat programının bütünlüğünü sağlayıcı bir etkisi olduğu kanısındayız. Bilgisayar Bilimi ve Mühendisliği eğitiminde *Dil İşlemcileri* dersini, iki tür arasında bir köprü konumunda görmekteyiz.

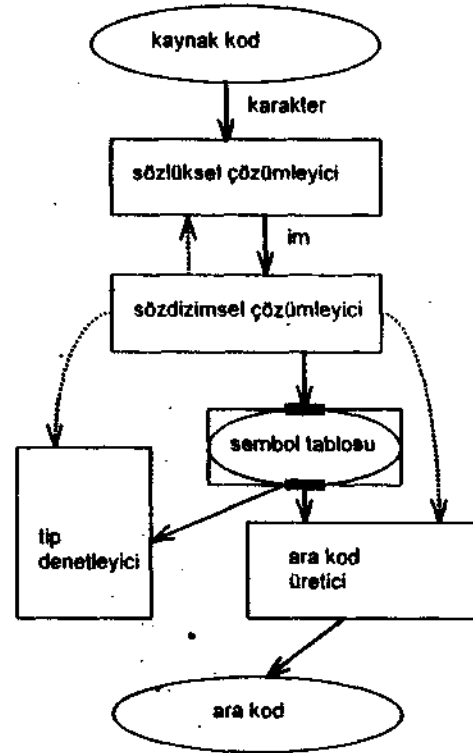
Derleyicilerin, Fortran gibi yüksek düzeyli programlama dillerinin gereği olarak ortaya çıktığı 1960'lı yılların başlarında bir kaç adam-yıl alan projeler günümüzde bir kaç adam-ay'da tamamlanabilmektedir. Bu ilerlemeyi, kuramsal gelişmelere, bu gelişmelerin pratik araçlara aktarılmasına ve tasarım ilkelerinin ve gerçekleştirim yöntemlerinin zaman içinde berraklaşmasına borçluyuz. Derleyicilerle ilgili temel teknik bilgiler için [5,6] gibi kaynaklardan yararlanılabilir.

Çoğu bilgi işleme problemi bir çeviri problemi olarak anlaşılabilir: girdi dilinden çıktı diline belirli bir semantiği koruyarak çeviri. Girdi dilinin belirli bir zenginlik taşıdığı problemlere, bu bakış açısından bakıldığında, sistematik olarak yaklaşılabilir. Derleme problemi, esas olarak, kaynak dilden hedef dile, kaynak programın operasyonel

semantiğini koruyarak çeviri yapma problemidir. Ayrıca, doğal dil işleme, sorgu işleme, metin işleme, yazılımın tersine mühendisliği, veri dönüştürme, araç bütünleştirme, VLSI devre sentezi gibi bir çok uygulama alanında dil işleme tekniklerinden yararlanılmaktadır. Belirli bir büyüklüğün üzerindeki yazılım projelerinde geliştirme aracı olarak, belirli bir karmaşıklık düzeyinin üstündeki ürünlerde kullanıcı arayüzünün bir parçası olarak, özel amaçlı dillerin yaratıldığı sıkça görülmektedir.

2. BİR ÖĞRENCİ PROJESİNİN YAPISI

Öğrenciler projelerinde, tek geçişli bir derleyicinin 9n-parçasını prototip olarak gerçekleştirirler. Tipik bir tasarım Şekil 1'de gösterilmektedir.



Şekil 1. Tek geçişli bir derleyici ön-parçasının genel şeması.

3. KURAMDAN TASARIMA

Kuram, tasarım ve gerçekleştiriri buluşmasının. *Dil İşlemcileri* dersi özelinde hangi noktalarda görüldüğü bu ve bunu izleyen bölümde açıklanmaktadır.

Derleyici ön-parça tasarımının kuramsal temelleri, devingenler kuramı başlığı altında yer alan sonlu-durumlu devingenler, yiğit devingenleri gibi konularla formel diller başlığı altında yer alan düzenli diller, bağımlı-bağımsız diller gibi konulardan oluşmaktadır. Sözlüksel çözümleyici (tarayıcı) modülünün belirtimi düzenli ifadelerle, tasarımı sonlu-durumlu devingenlere; sözdizim çözümleyici modülünün belirtimi bağlam-bağımsız gramerlere, tasarımı yiğit devingenlerine; tip denetleyici ve ara-kod üretici modüllerinin belirtimi öznitelik gramerlerine, tasarımı sözdizim yönlendirmeli çeviri şemalarına dayanmaktadır. Kuramsal yöntem ve kavramların uygulanabilirlik sınırlarının anlaşılması ve uygun problemlerin çözümünde kullanılmaları tasarımın başarısı için önemlidir. Bağlam-bağımsız gramerlerin sözlüksel çözümleme için kullanılmasının nasıl bir verimlilik sorunu yaratacağı, tip denetimi için kullanılmalarının niçin mümkün olmadığı gibi noktalar kuramsal analiz ışığında anlaşılabilir.

İşlemlerin formelleştirilmesi tasarıma başlamadan önce tamamlanması gereken adımdır. Derlenecek dil için bağlam-bağımsız gramerin ve düzenli ifadelerin verilen kullanım örneklerinden, açıklamalardan ve programlama dilleri alan bilgisinden hareketle oluşturulması öğrencinin görevidir. İsteğin, muğlak birtakım ifadeler yerine, formel dil belirleme yöntemleriyle belirtilmiş olmasının sonuçları proje boyunca hissedilmektedir. İşlemin girdinin biçimsel yapısına bağlı olarak belirlenmesi fikrine dayanan sözdizim yönlendirmeli çeviri yaklaşımı böylece uygulanabilir olmaktadır. (Şekil 1 ve "Sözdizim yönlendirmesinde işleme" mantığına' uygun olarak sözdizim çözümleyici modülünün diğerlerini yöneten konumunda gösterildiğine dikkat ediniz.)

Ayrıca, formel belirtimlerin tipik kullanıcı hatalarını da kapsamaması ve böylece daha etkin bir hata raporlama ve düzeltme mekanizmasını desteklemesi mümkündür. Öğrencinin belirtimlerin dışına çıkan her durum için önlem alması gerekmektedir. Öğrenciyi bu konuda kısıtlı olan tek şey zaman darlığıdır.

Öğrenciler kuram ile uygulaması arasında farklılıklar olabileceğini de görmektedir. Örneğin tampon taşma durumu, kuramda ele alınmamasına rağmen, sözlüksel çözümleyiciyi tasarlarken öğrencilerin dikkate alması gereken sorunlardan biridir.

Genellik taşıyan bir kuramsal yapının genelliğinden feda edilerek pratik olarak uygulanabilir hale getirilmesi yaklaşımı sergilenmektedir, örnek olarak, deterministik çözümleyicilerin kullanımına dayalı *LR(I)* ve *LAI.R* gibi yayılatılmış fakat verimli gramerlerin kullanımı gösterilebilir. Zaman karmaşıklığı kaynak kodun uzunluğu (im sayısı) cinsinden kübik olan genel bağlam-bağımsız

dizeç tanıma probleminin özelleştirilerek pratikte lineer algoritmalar kullanılması genellik-verimlilik ikileminin aşılmasına iyi bir örnektir. Kuramsal yapıttın oturmuş olması, verimlilik kaygılarının tasarımda sistematik olarak karşılanmasına imkan vermektedir. Kavramsal tasarım ile gerçekleştirim tasarımının ayrılması daha net yapılabilmektedir. Çeviricinin tek geçişli (lineer zamanlı) olarak gerçekleştirilmesi bu yaklaşımın ürünüdür. Benzer şekilde, sözdizim ağacının kurgusal bir yapı olarak kullanılması fakat derleyici tarafından gerçek bir veri yapısı olarak kurulmaması da bu yaklaşıma bir örnektir.

Kuramsal olarak problemleri durumların amaca uygun *ad hnc* yöntemlerle çözümlenmesi mühendislik pratiğinin bir gerçeğidir. Buna bir örnek, çiftanlamlılık sorununun gramer kurallarını yeniden düzenleme yerine, çözümleme tablosunu düzenleme usulüyle halledilmesidir. Çünkü bu sorunu gramer yoluyla halletmek çok daha karışık ve verimsizdir. Oysa çiftanlamlılığa yol açan çelişkileri tablonun kurulması esnasında gidermekle sorun kestirme bir yolla çözülmüş olmaktadır.

4. TASARIMDAN GERÇEKLEŞTİRİME

Derleyici tasarımının, genel olarak mantıksal yapısı çok basit olmayan herhangi bir uygulama tasarımının, gerçekleştiriminde ve bakımının yapılabilmesinde en önemli nokta modülerliğin sağlanmasıdır.

Farklı türdeki sorunların birbirinden yalıtılması modülerliği sağlamanın bir kuralıdır. Derleyici tasarımındaki ön-parça ve art-parça şeklindeki genel ayırım bu kurala dayanmaktadır. Bu ayırım esnek, yeniden hedeflenebilir bir ürün çıkarmak amacıyla yapılmaktadır. Kaynak dilin değişmesi durumunda sadece ön-parçanın, hedef dilin değişmesi durumunda sadece art-parçanın yenilenmesi gerekir. Benzer şekilde, sözlüksel çözümleyicinin işlemi sistemine bağlı olan girdi-çıkış işlemleri yapan kısımları (tampon yöneticisi), ayrı bir modül halindedir.

Yazılımda modülerliği sağlananların bir yolu da soyut veri tiplerinden yararlanmaktır. Derleyicinin en kritik veri yapısı sayabileceğimiz sembol tablosu, bir sembolü ekleme ve bir sembole ait niteliklere erişme işlemlerini destekleyen bir soyut veri tipi olarak ele alınmaktadır. İşlemler ancak arayüz vasıtasıyla kullanılabilir. Sembol tablosunun veri yapısı ve desteklenen işlemleri gerçekleştiren yordamlar gizlenmiştir. Dolayısıyla, prototipte kullanılan veri yapısı ve yordamlar yerine daha verimli olanları konulduğu takdirde derleyicinin diğer modülleri bundan etkilenmeyecektir. Prototipte kullanılan sembol tablosu yöneticisi hazır olarak da bulunabilmektedir. Önemli olan yazılımın her bir bileşenini en verimli şekilde gerçekleştirmek değil, bileşenleri sistem bütünlüğü içinde bir araya getirmektir.

Standart geliştirme araçlarını kullanmadan projenin zamanında bitirilmesi hemen hemen imkansızdır. *Unix* sistemlerinde standart olarak bulunan sözlüksel çözümleyici üretici *lex* ile sözdizim çözümleyici üretici *yacc*

öğrencilerce kullanılmaktadır. (Bu araçların benzerleri *Unix* dışındaki sistemlerde de sağlanmaktadır.) Bu araçlarla otomatik Üretilen *C* koduna, istenen özel kabiliyetlerin programlama yoluyla kazandırılması gerekmektedir. Uygun araç kullanımının işi nasıl hızlandırdığının görülmesi Öğrencilerde bir araç kullanma kültürü yaratmaktadır. Ayrıca bu araçların üst-dil araçları olması, eldeki somut probleme genel bir problemin Özel hali olarak bakmanın getirebileceği yararları göstermektedir.

Araçların dayandığı kuramsal temeller kadar araçların nasıl tasarlandığı da dersin bir parçasıdır. Pratiği ders içinde yapılamasa da bir çok yararlı prensip bu sırada görülmektedir. Bunlardan biri "tablonun yönlendirdiği işlem" yaklaşımıdır. SOzdizim çözümleme tablosu ve sonludurumlu tanıyıcının geçiş tablosu kaynak dile özgü verileri kodlarken, dilden bağımsız süreçler tabloyu süren bir yordam olarak gerçekleştirilmektedir. Bu teknik Öğrenciyi parametrik çözüm arayışına teşvik edici niteliktedir.

Tasarım problemlerinin tipik bir Ogesi olan dengeleme sorunlarına (*trade-off*) ilginç bir örnek sözlüksel çözümleyici tasarımında görülmektedir. Sonlu durumlu tanıyıcının deterministik forma dönüştürülmesi veya deterministik formdaki durum sayısının en aza indirgenmesi gibi kararlar, tanıyıcının beklenen kullanım yoğunluğuna göre verimli veya verimsiz kararlar olabilir, önemli olan bu tür kararların niceliksel bir analize dayandırılabilmesidir.

Derleyici ön-parçasının ürettiği ara-kod, bir soyut makinanın dili olarak tanımlanır. Soyut makina kavramı modüler tasarımın bir aracı olarak yorumlanabilir. Bu kavram sadece dil işlemede değil başka uygulamalarda da yararlı bir kavramdır. Örneğin, *OpenGL* gibi bir grafik yordamları kitaplığı, bir grafik uygulamasında soyut makina; bu kitaplığın sunduğu API (uygulama programı arayüzü) bu makinanın dili olarak düşünülebilir.

Tasarım ana hatlarıyla belirlemiş olsa da öğrencinin arayüz detaylarına ve gerçekleştirim yöntemlerine kendisinin karar vermesi beklenir. Sözlüksel çözümleyici, sözdizim çözümleyici, tip denetleyici, ara-kod üreticisi ve sembol tablosu yöneticisi arayüzlerinin iyi tanımlanmış ve birlikte çalışabilir olması öğrencinin sorumluluğundadır.

5. ODTÜ DENEYİMİ

ODTÜ Bilgisayar Mühendisliği Bölümünün lisans öğretimine başladığı 1977-78 eğitim-Öğretim yılından bu yana *Dil İşlemcileri* dersi zorunlu bir ders olarak verilmektedir. Ders son beş yılda bu bildirinin yazarları tarafından verilmiştir. Mevcut durumda ders yedinci dönemlerindeki Öğrencilerce alınmaktadır. Müfredat programında daha önce gelen derslerden, özellikle *Formel Diller* ve *Soyul Makinalar* ve *Programlama Dilleri Kavramları* dersleri, *Dil İşlemcileri* dersi ile bütünleyici bir ilişki içindedir. (ACM/IEEE-CS ortak çalışma grubu raporunda sözkonusu üç ders; kuram, tasarım ve soyutlama ilreçlerini içeren bir bütün olarak yer almaktadır [7].)

Dil İşlemcileri dersi, taşanına verdiği ağırlık dolayısıyla, son iki dönem boyunca alman *Mezuniyet Projesi* ve *Semineri* dersiyle benzer amaçlara hizmet etmektedir. Ancak *Dil İşlemcileri* projesi, Öğretim üyesi tarafından yakından yönlendirilen ödev tipi bir proje iken mezuniyet projesi, konu ve metod seçiminde Öğrencilerin serbestliğe sahip olduğu, genelde endüstriyel problemlere yönelik, açık-uçlu bir toparlayıcı proje niteliğindedir.

Dersin 1991-99 yılı verilisinde, *Java Virtual Machine*, platformdan bağımsız olması, bir endüstri standardı konumuna gelmesi ve kolaylıkla elde edilebilmesi nedeniyle, hedef makina olarak seçilmiştir [S]. Geliştirilen de "i d ön-parçasının çıktısı olan ara-kod *JVM* kaynak kodu; bu kod *Jasmtn* derleyicisiyle doğrudan *JVM* ÜTf> inde koşturulan *byte code*'a dönüştürülür. Dersin önceki • eritışlerinde, özel olarak kısıtlanmış *C* dili ara kod için kullanılmış veya özel amaçlı yorumlayıcılar yazılmıştı. Özel amaçlı yorumlayıcılara bir örnek, *Karel* robot programlama dili [9] için *X* Özerinde geliştirilen bir animasyon kitaplığıdır. Böylece öğrencilere belirli işletim-zamanı kolaylıkları olan bir soyut makina sağlanmış oluyordu. *JVM* seçimi, işletim-zamanı kolaylıkları daha alt düzeyde olmakla birlikte, öğrencilerin modern Java teknolojisinin temellerini derinlemesine öğrenme motivasyonunu harekete geçirmektedir. Ayrıca, öğrenci kendi derleyicisiyle derlediği programları istediği platformda çalıştırma zevkini tadabilir.

Kaynak dil olarak öbek yapılı imperatif diller tanımlanmaktadır. Dersi veren öğretim üyeleri, mevcut dillerden yola çıkarak, örneğin Pascal gibi bir dilde kısıtlamalar yaparak ya da *Karel* gibi basit bir dili genişleterek, bir kaynak dil tanımını ortaya çıkarmaktadırlar. Dersin her verilisinde yeni bir kaynak dil proje konusu olmaktadır.

Ders 90 civarında öğrenci tarafından iki ayrı grup halinde alınmaktadır. Proje grupları üçer kişiden oluşmaktadır, tki tam gün araştırma görevlisi öğrencilere ve öğretim üyelerine yardımcı olmaktadır. Proje üç faz halinde yapılmaktadır: sözlüksel çözümleyici + sembol tablosu (ilk versiyon) birinci fazda, sözdizim çözümleyici + tip denetleyici + sembol tablosu (ikinci versiyon) ikinci fazda, ara kod üretici ile birlikte projenin tamamı üçüncü fazın sonunda teslim edilmektedir. Her fazın sonunda yapılan demolarda yapılan iş sınanmakta ve eleştiri almaktadır. Demolann sağladığı geribildirim projelerin başarıyla tamamlanmasında çok etkili olmaktadır.

Derleyicinin art-parçası olan kod üretici ve en iyileyici bu ders kapsamında istenmemektedir. Bunun nedeni, zaman darlığının yanı sıra, konunun fazlaca derleyicilere özgü olmasıdır; art-parça tekniklerinin başka dil işleme problemlerine nasıl uygulanacağı açık değildir. Art-parça tasarımının lisansüstü bir dersin konusu olması daha uygun görünmektedir. -

Proje yükü nedeniyle, iki yerine bir ara sınav verilmektedir. Gerek ara sınavda gerek son sınavda, öğrencilerin projede

pratiğini yapmaya fırsat bulamadıkları kuramsal bilgileri yoklayan ve projede yaptıkları işlerin kuramsal irdelenmesini gerektiren sorular sorulmaktadır. Bu sınavlar yazılı olarak, kitap ve notlar açık yapılmaktadır.

Dersin elektronik haberleşme grubunda ders kapsamındaki teknik konular tartışılmakta, dersin yönetimiyle ilgili konularda iletişim sağlanmaktadır. Bu haberleşme ortamıyla bir yandan proje isterlerinin açıklıkla anlaşılması, öğrencilerin ürettikleri test programlarını aralarında paylaşmaları, kuRamları araçlarla ilgili sorunların çözülmesi gibi yararlar sağlanırken diğer yandan öğrencilerin iletişim becerilerinin de gelişmesine fırsat yaratılmaktadır. Diğer bir iletişim aracı, dersin verilışı hakkındaki güncel bilgileri içeren ders ev sayfasıdır; bu sayfaya ODTÜ Bilgisayar Mühendisliği Bölümü ana sayfasından erişilebilir [10].

6. SONUÇ

Derleyici tasarımı, genel geçerliliği olan zengin dersler sunmaktadır, öğrencinin inisiyatif sahibi olduğu problem-yönelimli proje derslerine hazırlık olarak belirli disiplin temelli proje derslerinin alınmasında yarar görmekteyiz. Gerek akademik planda Bilgisayar Bilimi ve Mühendisliğinde, gerekse endüstriyel planda Bilgi Teknolojilerinde yaşanan konu çeşitliliği artışı karşısında, dil işlemcilerinin ayrıcalıklı bir durumu olup olmadığı tartışılabilir. Müfredat ne şekilde düzenlenirse düzenlensin, bilimsel temel üzerine oturan tasarım anlayışının öğrencilere kazandırılması, profesyonel yaşamlarında kuramsal bilgi ile endüstriyel pratik arasında bağ kurabilmeleri için gereklidir.

7. KAYNAKÇA.

- [1] Heitmann, G., "Project-oriented study and project-organized curricula: A brief review of intentions and Solutions," *European Journal of Engineering Education*, vol. 21, no. 2, pp. 121-131, 1996.
- [2] Dutson, A.J., Todd, R.H., Magleby, S.P. ve Sorensen, C.D., "A review of literature on teaching engineering design through project-oriented capstone courses," *Journal of Engineering Education*, pp. 17-28, January 1997.
- [3] Erođlu, I. ve Erden, A. *ODTÜ Mühendislik Fakültesi Tasarım Dersleri Çalışma Toplantısı Sonuç Raporu*. Eylül 1996.
- [4] Livshitz, V. ve Sandler, B.Z., "Contradictory tendencies in engineering education," *European Journal of Engineering Education*, vol. 23, no. I, pp. 67-77, 1998.
- [5] Aho, A.V., Sethi.R. ve Ullman, J.D. *Compilers: Principles, Techniques, and Tools*. Addison-Wesley, 1986.
- [6] Holub, A.I. *Compiler Design in C*. Prentice-Hall, 1990.
- [7] Tucker, AB. (ed.) *Computing Curricula 1991: Report of the ACM/IEEE-CS Joint Curriculum Task Force*. IEEE Computer Society Press, 1991.
<http://www.acm.org/education/curr91/homepage.html>
- [8] Meyer, J. and Downing. T. *Java Virtual Machine*. O'Reilly, 1997.
- [9] Pattis, RE. *Karel the Robot*. John Wiley & Sons. 1995.

[10] Orta Dođu Teknik Üniversitesi Bilgisayar Mühendisliği Bölümü Ev Sayfası.
<http://www.ceng.metu.edu.tr>

ÜÇ BOYUTLU CİSİMLERİN GÖRÜNTÜ ALGORİTMALARI İÇİN BİR AYDINLATMA MODELİ

Sema KOÇ, Ulus ÇEVİK
Elektrik ve Elektronik Mühendisliği Bölümü
Gaziantep Üniversitesi
27310 Gaziantep
E-mail: skoc@gantep.edu.tr
ulus@gantep.edu.tr

ABSTRACT

Although hidden-surface removal provides an image that is more realistic than a wireframe image, much more computation is required if we want truly realistic images. There are two important aspects of this: First, we have not considered the effects of light sources. Hidden-surface removal requires only the knowledge of the location of the objects and the viewer, but if there are no light sources, there will be no light to illuminate the objects.

We must also consider the surface-reflectivity properties of objects. An object may absorb light and appear black. It may absorb some frequencies of light and reflect other frequencies, giving it colour. An object might scatter light striking it or it might reflect incident light along a very narrow angle, as does a polished surface. Objects show different surface-reflectivity properties according to their nature.

In this article we present a lighting model easier than its predecessors for inexperienced animators to use. Lighting calculations can be done point by point in the frame buffer and combined with hidden surface removal algorithm in both software and hardware.

1. GİRİŞ

Cismin yüzeyinden yansıyan ışığın karakteristiği aynı zamanda ışık kaynağının yönüne, geometrisine ve cismin yüzey özelliklerine bağlıdır. Bazı cisimler ışığı tamamen emerler ve bunun sonucu olarak siyah renkte görünürler. Bazıları ise belirli frekanstaki ışığı emerler ve diğer frekanslarda gelen ışıkları yansıtırlar ve bu yansıyan ışık cismin rengini oluşturur. Bu tür özelliklerin belirlenmesi ve bir aydınlatma modelinin cismin görüntülenmesi sırasında kullanılması görüntünün gerçeğe uygun olmasını sağlar.

2. AYDINLATMA MODELİ

Temel olarak tüm aydınlatma modellerinde ışığın yansıma kurallarından faydalanılır. Kromatik aydınlatma modellerinde yüzey rengi genellikle dağınık yansımanın veya ortam ışığının etkisi ile oluşturulur. Işığın düzgün

yansıması yüzey rengine etki ettirilmez. Yani parlak yüzeylerde oluşan parlama rengi ışık rengi ile aynı olur. Bu da tüm parlak yüzeylere plastik görümünü verir.

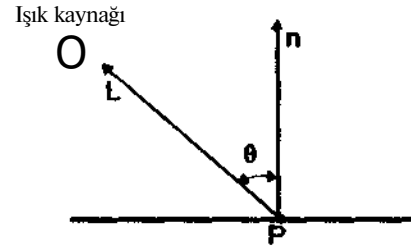
Cismin ışık kaynağına olan uzaklığı aydınlatma modelini etkileyen diğer bir unsurdur. Eğer uzaklık faktörü göz önüne alınmazsa farklı uzaklıktaki cisimler için aynı ışık şiddetleri elde edilir, ve bu da oluşan görüntünün gerçeğe uygun olmamasına sebep olur.

Bu nedenle aydınlatma modeli oluşturulurken ışığın düzgün yansımasının ve uzaklık faktörünün etkileri de dikkate alınmalıdır.

Aşağıda detaylarını vereceğimiz aydınlatma modeli aynı zamanda 3-D cisimleri görüntülemek için kullanılan algoritmalarla da kolaylıkla birleştirilebilir.

2.1 Dağınık Yansıma

Dağınık yansıma yapan ışık bütün yönlerde eşit olarak yansır ve cisim her doğrultudan görülebilir. Yani cismin görünmesinde görüş noktasının ve cismin bulunduğu noktanın bir önemi yoktur.



Şekil 1. Dağınık yansıma

Lambert'in kosinüs teoremine göre kusursuz dağınık yansıyan ışığın şiddeti, ışığın yönü ile yüzeyin normali arasındaki açının kosinüsü ile doğru orantılıdır.

$$I = I_0 r_d \cos \theta \quad 0 \leq \theta \leq \pi/2 \quad (1)$$

Burada I yansıyan ışığın şiddeti, I_0 noktasal ışık kaynağının şiddeti, r_d dağınık yansıma katsayısı ($0 \leq r_d \leq 1$), ve θ ışık vektörünün yönü ile yüzeyin normali arasındaki açıdır.

(Şekil 1). Eğer 9 açısı $JC/2$ değerinden büyükse ışık kaynağı cismin arkasında kalır.

2.2 Ortam Işığı

Bir cisim görüntülenirken sadece dağınık yansıma modelini kullanmamız yeterli olmaz. Çünkü bu durumda cisim, ışık kaynağını doğrudan görmüyorsa siyah renkte görünecektir. Oysa gerçek bir ortamda cisim sadece doğrudan gelen ışıklarla değil, aynı zamanda ortamdan yansıyan diğer ışıklarla da aydınlatılır; bir odanın duvarından yansıyan ışık gibi. Ortam ışığı ortamda dağınık halde bulunan ışık kaynaklarının yerine kullanılır. Bu durumda aydınlatma fonksiyonu:

$$I = I_r + I_r \cos \theta \quad (0 < \theta < \pi/2) \quad (2)$$

şeklinde olur.

r : ortam ışığı yansıma katsayısı ($0 < r < 1$)

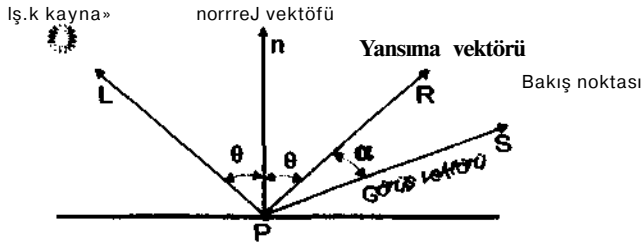
2.3 Düzgün Yansıma

Düzgün yansıyan ışık cismin dış yüzeyinden yansıyan ışıktır. Bu ışığın şiddeti ışığın geliş açısına ve materyalin özelliklerine bağlıdır. Cismin yüzeyine dik olarak ($\theta = 90$) gelen ışığın çok az bir kısmı düzgün olarak yansır. Geri kalan kısmı cismin özelliklerine bağlı olarak emilir veya dağınık olarak yansır. Geliş açısı $\theta = 90$ derece olduğunda ise gelen ışığın tamamı düzgün olarak yansır.

Kusursuz yansıtan bir yüzey (ayna) için yansıma açısı geliş açısına eşit olup yansıma vektörü Fresnel eşitliğini kullanarak;

$$R = 2(L \cdot N)N - L \quad (3)$$

şeklinde yazılabilir [1].



Şekil 2. Düzgün yansıma

Kusursuz yansımayan yüzeyler için görüş noktasına ulaşan ışığın miktarı yansıyan ışığın uzaysal dağılımına bağlıdır. Düzgün yüzeyler için bu dağılım dar veya odaklanmıştır. Pürüzlü yüzeyler içinse geniş veya dağılmıştır.

Parlak cisimlerdeki parlama düzgün yansımadan dolayı oluşur. Çünkü yansıyan ışık yansıma vektörü boyunca odaklanır ve gözlemci yer değiştirirken parlama noktası da yer değiştirir. Düzgün yansımada ışık cismin dış yüzeyinden yansıdığı için aynı zamanda gelen ışığın karakteristiğini de yansıtır, örneğin, mavi boyalı plastik bir cisim- beyaz bir ışık kaynağı ile aydınlatıldığında

yüzeydeki parlama mavi yerine beyaz renkte olur. Düzgün aydınlatma fonksiyonu;

$$I_r = I_r \cos^n \alpha \quad (4)$$

n : düzgün yansıma katsayısı.

α : düzgün yansıma açısı veya görüş açısı. Düzgün olarak yansıyan ışığın ne kadarının görüş noktasına ulaşacağını belirler.

n : düzgün yansıyan ışığın uzaysal dağılımını belirleyen kuvvet, n 'nin büyük değerleri metalin odaklanmış uzaysal dağılım karakteristiğine, küçük değerleri ise kağıt gibi metal olmayan yüzeylerin dağınık dağılım karakteristiğine işaret eder. Düzgün aydınlatma ile birlikte yeni aydınlatma fonksiyonu;

$$I = I_r k_r + I_l (k_r \cos \theta + k_s \cos^n \alpha) \quad (5)$$

şeklinde olur.

2.4 Işık Kaynağı ve Geometrisi

Noktasal ışık kaynağı bir yüzeyi tek bir noktadan, ortam ışığı ise yüzeyi bakış ve geliş açısına bağlı olmaksızın aydınlatır. Kullanılan ışık kaynağı kromatik ışık şiddeti 1 değerine sahiptir ve aydınlatma vektörü L 'nin yönü yüzey üzerindeki P noktasından ışık kaynağına doğru hesaplanır (Şekil 2). S görüş vektörü ve n yüzeyin P noktasındaki normalidir. Kullanılan bütün vektörler birim uzunluğa sahiptir.

2.5 Materyal Parametreleri

Renk parametresi C yüzeyin rengini temsil eden kromatik bir değerdir. Metalik parametresi a metal ($nv=0$) ile metal ($m=1$) arasında değişim gösterir, ve aynı zamanda düzgün yansıyan ışığın rengini ve dağınık yansıma miktarını etkiler. Metal olmayan yüzeyler için düzgün yansımanın rengi ışık kaynağına göre aynıdır. Metal yüzeyler içinse bu renk cismin yüzey rengi ile aynı olur. Fakat geliş açısı $Jt/2$ ye yaklaşırken metal yüzeyden düzgün olarak yansıyan ışık tekrar ışık kaynağının rengini alır. Düzgünlük parametresi s ise kusursuz dağınık yansıma için 0 kusursuz düzgün yansıma için 1 değerini alır. Bu parametre ayrıca düzgün yansımadaki parlama derecesini de belirler. Diğer bir yüzey parametresi ise geçirgenlik parametresi t 'dir. Bu parametrenin 0 dan büyük olması yüzeyin geçirgen olduğunu 0 olması ise yüzeyin geçirgen olmadığını gösterir.

2.6 Işık Şiddeti Hesaplamaları

Noktasal bir ışık kaynağı için yüzeydeki bir noktadan yansıyan ışık;

$$I_r = KQ_d + Q_s \quad (6)$$

I : ışık kaynağının şiddeti,
 Q_d dağınık yansıma katılığı;

$$Q_d = (N \cdot L) \cdot r \cdot C \quad (7a)$$

$$r = (1-s^3) \cdot (1-t) \quad (7b)$$

$$\langle HI - ms \rangle. \quad (7c)$$

burada 7.a'daki eşitlik dağınık yansımanın aynı zamanda yüzeyin ne kadar düzgün ve geçirgen olduğunu, 7b'deki eşitlik ise dağınık yansımanın metallerde zayıflayacağını göstermektedir [2].

Qs düzgün yansıma katılımı;

$$\langle i = r \cdot C, \quad (8a)$$

$$r_s = \{ - (R \cdot S)^h \cdot r_j \}. \quad (8b)$$

parlaklık üssü $\bar{n} = r_j^j$ olarak tanımlanmıştır ve parlaklık

derecesini belirlemek için kullanılır.

$$r_j = \min [1, r_n + (r_n + 0.1) \cdot j] \quad \text{ver}_n = (1 - t) \cdot r_d \quad (8c)$$

burada j yansıma katsayısı ayarlama faktörü olup, Fresnel yansıması kullanılarak;

$$j = F(9)G(0)G(a) \quad (8d)$$

şeklinde yazılabilir [2]. Burada 0 geliş açısı, a ise görüş açısıdır (Şekil 2).

F ve G ise BAGS (Brawn Animatin Genarition System) [3] de kullanılan tek parametrel bir fonksiyon olup gerekli Fresnel ve geometrik zayıflamaları elde etmek için kullanılır. X, 0 ile 1 arasında bir değer olup geliş açısı 0 veya görüş açısı a'nın n/2'ye bölünmesi ile elde edilir. k_r ve k_g sabitleri için 1.2 değeri istenilen sonucu vermektedir [2].

$$F(x) = \frac{\frac{1}{(x - k_f)^2} - \frac{1}{k^2 f}}{1 - \frac{1}{(1 - k_f)^2} - \frac{1}{k^2 f}} \quad (\ll \epsilon) \quad (8e)$$

$$G(x) = \frac{\frac{1}{(x - k_g)^2} - \frac{1}{k^2 f}}{1 - \frac{1}{(1 - k_f)^2} - \frac{1}{k^2 f}} \quad (\ll 0) \quad (8f)$$

Cs ise düzgün yansıyan ışığın oluşturduğu renk olup:

$$C_s = C_r + m(1 - F_{\odot})KC - C_r \quad (8g)$$

şeklinde yazılabilir. Cs metallere metal olmayan yüzeylerden yansıyan ışığın renk farklılığını ortaya koymaktadır. Metal olmayan cisimler için düzgün yansıyan ışığın rengi her zaman ışık kaynağının rengine (C_i: beyaz ışık; kırmızı=1, yeşil=1, mavi=1) eşittir, metallere için ise bu renk yüzeyin rengine ve geliş açısına bağlıdır. Ve yüzeyin renginden ışığın rengine doğru geçiş ise F fonksiyonu kullanılarak elde edilir.

Eğer bu aydınlatma modelini aynı yönde fakat farklı uzaklıklardaki iki cisimden yansıyan ışık şiddetini hesaplamada kullanırsak eşit ışık şiddetlerini elde ederiz. Çünkü cismin ışık kaynağına uzaklığının etkisi bu modelde göz önüne alınmamıştır. Oysa ışık şiddeti cismin ışık kaynağına olan uzaklığının karesi ile ters orantılı olarak değişir. Fakat 1/d² değişimi hemen hemen aynı uzaklıkta olan cisimler için gerçek dışı ışık şiddeti değişimlerinin oluşmasına sebep olur. Daha gerçekçi bir aydınlatma için biz bu modelde cismin ışık kaynağına olan uzaklığını doğrusal bir şekilde artırdık ve yeni aydınlatma modelimiz;

$$I_r = I(Q_r + Q_s) \cdot \left(1 - \frac{d}{max}\right) \quad (9)$$

şeklinde oldu. Burada max ekran üzerinde cisim ile ışık kaynağı arasında oluşabilecek maksimum uzaklık ve d cisim ile kaynak arasındaki uzaklıktır. Cismin kaynağına olan uzaklığı max değerine ulaştığında cisim siyah renkte görünür, ve eğer bu uzaklık azaltılırsa cisim üzerinden yansıyan ışık şiddetinin değeri de azalmayla orantılı olarak artar.

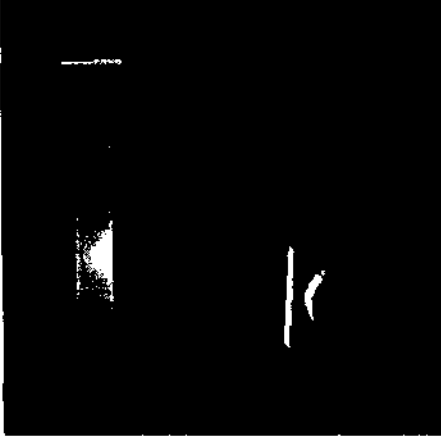
Elde ettiğimiz bu yeni aydınlatma modeli, cismin görüntüsünü oluşturmak için kullanılan algoritmalara doğrudan uygulanabilir. Bunun için görüntü algoritması tamamlandıktan sonra, yukarıdaki aydınlatma fonksiyonu görüntünün her bir pikseline uygulanarak ışık şiddeti hesaplanır. Eğer görüntü renkli ise, her bir renk bileşimi (kırmızı, yeşil, mavi) için her bir piksel üzerinde aydınlatma fonksiyonu hesaplanarak o pikselin renk değeri bulunur.

3. SONUÇLAR

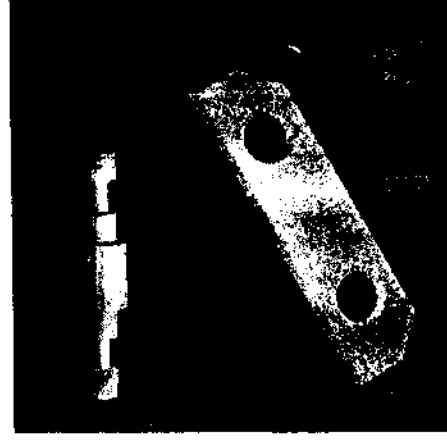
Yukarıda açıkladığımız aydınlatma modelini 3 boyutlu bir görüntüyü bilgisayar ekranında oluşturmak için geliştirdiğimiz algoritmaya (görünmeyen yüzeylerin elimasyonu) (4) uyguladığımızda oldukça iyi sonuçlar elde ettik. Aydınlatma modelinin uygulandığı görüntü programı C programlama dili ile yazılmış ve SUN işletim sisteminde çalıştırılmıştır. Şekil 3.'de aydınlatma modelinin uygulandığı bu görüntülere örnek verilmiştir.

4. KAYNAKÇA

- [1] David F. Rogers, Procedural Elements For Computer Graphics. McGraw-Hill. 1985.
- [2] Strauss P. S., "A Realistic Lighting Model for Computer Animators". IEEE Computer Graphics and Applications, pp 56-64, November 1990.
- [3] P. S. Strauss. BAGS The Brown Animation Generation System doctoral dissertation, Brown Univ., Providence, R.I., 1988.
- [4] Çevik, U. Design of an FPGA Based Parallel Architecture Processor Displaying CSG Volumes and Surfaces. Ph.D. Thesis. University of Sussex. Brighton. June 1996.



(a)



(b)

Şekil 3. Aydınlatma modelinin uygulandığı görüntüler

ÇOK İŞLEMCİLİ SİSTEMLERDE MESAJ YÖNLENDİRMEDE LOKAL KAYNAĞIN BELİRLENMESİ İÇİN GELİŞTİRİLEN ALGORİTMA

Salih GÜNEŞ¹, Nihat YILMAZ¹, N.M. ALLAHVERDİ²

¹ Selçuk Üniv. Müh.-Mim. Fak. Elk.-F.lt. Müh. Böl. 42031-Konya/TÜRKİYE

² Selçuk Üniv. Teknik Eğitim Fak. Bilgisayar Böl. 42031-Konya/TÜRKİYE

E-mail:sgunes@karatayl.cc.selcuk.edu.tr, nhtylmz@hotmail.com

noval@alaeddin.cc.selcuk.edu.tr

ABSTRACT

in this study, a new transformation method, based on aibe olgehra was developed to delermine the local source in each step at the stage of finding the minimal or nonminimal raute between source and deslination node or nodes. The proposed method was simulated on computer environment. The simulation result shows that this news method is more efficient in finding routes över other routing algorithms..To construct prepare this algorithm, some properties of the cube algebra are considered and some algebraic transformations based on this algebra are developed. especially operations as H-subtraction is used.

1. GİRİŞ

Bu çalışmada çok işlemcili sistem olarak , hypercube paralel işlem sistemi ü/erinde çalışılmıştır. Sağlam hypercube paralel işlem sistemi için herhangi bir, *routing, broadcasfing* veya *multicasting* gibi yöntemlerde mesajın istenen nod veya nodlnra iletilmesinde herhangi bir problem olmamakladır. Hypercube paralel işlem sistemi, hatalı nodlnra veya mesajın iletilme anında o noktadaki nodun meşgul olması durumlarında bile mesajı hedefe diğer nodlar üzerinden gönderebilmeye özelliğine sahip bir topolojiye sahiptir. Bu özelliğinden faydalanılarak, hatalı(faulty) hypercube sistemleri Özerinde birçok çalışmalar yapılmış ve hala bu konu çalışmalar devamı etmektedir.

n-boyutlu bir hypercube (n-cube) 2^n tane noda sahiptir. Nodlar O'dan 2^n e kadar ve komşu nodlar birbirleri ile birer bit farkta numaralanmaktadırlar. Tam küp daha düşük alt küplere ayrılabilir. Hypercube eğer arızalı nod vçyn linklere sahipse o zaman arızalı hypercube (Faulty llypercube) diye adlandırılır. Küp cebri işlemindeki *koordinatlı çıkarma işlemi* önce anahtarlama fonksiyonlarının en son durumunu bulmak için geliştirildi ve uygulandı[6].Yine bn işlem anahtarlama fonksiyonlarının asal bileşenlerini bulmak için kullanılmıştır[7,8]. Yapılan bu çalışma ile değişik routing algoritmaları için mesajın kaynaktan hedefe yönlendirilmesinde her adımda lokal kaynağın belirlenmesi için yeni bir yöntem geliştirilmiştir. Geliştirilen yöntem *hypercube simülatörü* üzerinde simüle edilmiştir. İkinci bölümde, geliştirilen mesaj yönlendirme algoritmasında faydalandığımız küp cebri yöntemi ve küp cebri işlemlerinden olan koordinath çıkarma işleminin gerçekleştirme aşamaları

anlatılmıştır. Üçüncü bölümde, geliştirilen program algoritmaları ile birlikte bu çalışmada takip edilen metod anlatılmıştır. Gerçekleştirilen adımlar bir örnek üzerinde anlatılmıştır. Son bölümde sonuçlar ve tartışma verilmiştir.

2. KÜP CEBRİNİN ÖZELLİKLERİ

Küp cebri lojik O ve lojik I ile yapılan bütün işlemlerin dışında değişik (tç işlemi daha içerir. *Koordinatlı çarpma, koordinath çıkartma* ve *koordinatlı keşişme* işlemleridir. Koordinatlı çarpma ve koordinath keşişme işlemleri genel olarak alt küpler veya sağlam küple herhangi bir nod veya alt küp arasında ortak keşişim yerini gösterir. Bu keşişim nod veya link veya yüksek boyutta bir alt küp olabilir[2,3].

Bu çalışmada kooordinatlı çıkarma işleminden (#) fazlası ile yararlandığı için bu işlemin özelliklerini aşağıda kısaca özetlersek:

$A = a_1 a_2 \dots a_i \dots a_n$ ve $B = b_1 b_2 \dots b_j \dots b_n$, şeklindeki iki küp .arasındaki çıkartma işlemi iki adımda gerçekleştirilir. 1. aşamada çıkarma vektörü (V) oluşturulur. 2. aşamadan V vektörüne göre A küpü R küpüne dönüştürülür. $A \# B$ arasındaki çıkarma işlemi aşağıdaki adımları izler:

Adım 1. $(A.B) \xrightarrow{F} V$, o zaman $V = V|V_2 \dots V_j \dots V_n$;

V_n ;

Adım 2. $A \xrightarrow{F} R$.

V_j vektörünün durumuna göre aşağıdaki dönüşümler gerçekleştirilir:

- 1) Eğer $a_j = b_j$, ise $V_j = 0$;
- 2) Eğer $a_j = *$ ve $b_j \in \{0, 1\}$, ise $V_j = \bar{b}_j$;
- 3) Eğer $b_j = *$, ise $V_j = z$;
- 4) Eğer $a_j, b_j \in \{0, 1\}$ ve $a_j \neq b_j$, ise $V_j = y$.

Olur.

1. Aşamada ise $R = A \# B$

a) Eğer $i \in \{1, 2, \dots, n\}$ en azından bir tane $v_j = y$, var ise

$A \xrightarrow{F} R$ * A, sonuç $A \# B = A$;

b) Eğer bütün $i \in \{1, 2, \dots, n\}$ ise $V_j = z$ ise $A \xrightarrow{F} O$, o zaman $A \# B = G$;

c) Eğer $V_j, v_k, \dots, v_m \in \{0,1\}$ ise $V_j = z$ ise j, k, \dots, m , o zaman

$A \xrightarrow{f} \{a_1 a_2 \dots a_j \dots v_j a_j, \dots a_n, a_1 a_2 \dots a_k \dots v_k a_k, \dots a_n, a_1 a_2 \dots a_m \dots v_m a_m, \dots a_n\} [4,5]$.

3. TAKİP EDİLEN METOD

lokal kaynak tespit edilirken aşağıda verilen aşamalar gerçekleştirilir. İlk aşamada bozuk **nodların** olduğu F kümesi F_{min} kümesinde **minimümleştirilir** [7,8]. Burada birbiri ile ilişkili olan nodlar en büyük **altküpte temsil edilir**.

İkinci aşamada ise, A kaynak **nodumuzu** ve $F_{m,i}^*$, $= f_j$ hatalı nodlar kümesini temsil etmek üzere $A \sim a_1 a_2 \dots a_j \dots a_n$ ve $f_j \sim (p_j; i_1 < p_p \dots < p_j - p_j)$ şeklinde verilmiş olsun. Bu A ve f_j arasında (.3.1)'deki işleme tabii tutularak yeni $Q_j = \{j_1 < j_2 \dots < j_j \dots j_n\}$ kümemiz elde edilir. Bu yapılan işleme kaynak nodla hatalı nodlar arasındaki nodların transformasyon işlemi denir [7].

```

if  $\Phi_j i = a_i$  then  $Q_j = \Phi_j i$ ,
if  $\Phi_j i \neq a_i$  or  $\Phi_j i = \cdot$  then  $Q_j =$ 
 $(j_1 \dots j_l; i_1 \dots i_n)$  (1)

```

$f_j \xrightarrow{A} Q_j$ yapılan transformasyon işlemi sonucunda elde edilen yeni küme M_i kümesi diyelim. Bu işlemin algoritması aşağıdadır.

// Transformasyon Algoritması //

```

Procedure Transformasyon;
Var
k: integer;
Begin
(or k=1 to 255 do AraDİ7İ[k]."";
Fork:~1 to lataliAdet do begin
AraDİ7İ[k]~YıldizJret; { Dizi uygun bir biçimde
D<>y:ilandiıyor }
for tr 1 to Idigth(U:atnliNodlar|L) do
irilaliNodlnr[k](Jc>Source[t] Then
Arrir)İ7İ[k][i]:-f:ataliNodlnr[k][t]-IseArar)/i|k|t|:-'':
End:
SomicMax:=0;
Fork:~1 to lataliAdet do AraSonicKkle(AraDİ7İ[k]):
Sadeleştirme:
for k:=1 to SomicMax do Ara)İ7İ(k):~Sonicflr[k]:
AtmAtlet:" SomicMax:
lid:

```

Fürada elde edilen M_i kümesi, 2. aşamada tekrar birbirini kapsayan altküpler varsa en büyük alt küpte temsil edilir. Bu aşamada oluşturulan yeni kümemize Q_n , diyelim. Son aşamada ise, elde edilen Q_m kümesi sağlam tam küple koordinatı çıkarına işlemine tabii tutulur. Bu işlemin algoritması aşağıdadır.

// Koordinatı Çıkartma Algoritması //

```

Begin
SomicMax:=0;
Repeat
for i:=1 to (iuplunber-1) do
K.up|-.\jroupM)atn|i|:

```

```

Kup2:=Group2I3ata[l];
Begin
lenght(Result):=lenght(cube 1);
for i=1 to Length(cube1) Do
begin
if (Cube2 [i]='*') Or (Cube1 [i]= Cube2[i]) Then
Resultfil:=Z';
if (CubeFj)-'*') And (Cube2[i]y'^*) Then
Result[i]:=fnvers(Cube2fil);
if (Cube1[i] 3 ('0','1')) And (Cube2[i] D ['0','1']) And
(Cube1[i]* Cube2[i]) Then Result[i]:=y;
End;
if 'y'eResultthen begin Result:= Cube1;
IntervalResultAdd(result); Exit; End;
OldResult:=Result;
ZNumber:=0;
for i:=1 to Length(Result) do if Result[i]='Z' Then
Begin inc(ZNumber); ZPosition[ZNumber]:=i; End;
StarNumber:=0;
for i:=1 to F-engh(Cube1)do if CubeF[i]='*' then
begin inc(StarNumber ); StarPosition [StarNumber
]:H; End;
if ZNumber=1,engh(Result) Then
Begin intervalResullAd<l(F): exit; End;
for i:=1 to l.engh(Rcstll)(lo
if Result [i]='Z' then Result [i]:K'ubel[i];
Position:=0;
for i:=1 to starNumber do
begin
if OldResult[starPosition[i]]='Z' then Continue;
itec(Position);
F:=ndString[Position]~Copy(Cubel, I.StarPositionfi-
I);
F.ndString[Position
]:-FindSrlng[Position]+Result[StarPosition [i]];
EndString [Position ]:=
EndString[PositionJ+Copy(Cube1, StarPosition [i] +
1,Length(Cube1)- StarPosition [i]);
for k:=1 to ZNumber do
EndString[Position][Zposition[k]]:=Cubel[ZPosition
[M];
End;
for i:=1 to StarNumber do if EndString[i]* " Then
IntervalResultAdd (Endstring[i]); End;
Extract elemens from Group2
(İroup 1 Data:=Results;
Group1Number~ResultMax+1;
if Oroup2Number~1 Then V:=0;
llntil Group2Number-1-0;
End;

```

Artık bu işlem sonucunda elde edilen D_A kümesinde lokal kaynağı taşıyan yeni alt küpler bulunmaktadır. Yeni lokal kaynağımızı tespit ederken ise en son aşamada bulunan bu altküpler ilk kaynağımızla koordinatı çıkarma işlemine tabii tutularak yerel kaynaklar tespit edilir.

Bu aşamadan sonra ise artık bir önceki kaynağımız da $F_{m,i}$ ler kümesine dahil edilerek bir sonraki kaynağın tespitinde yukarıdaki aşamalar aynen tatbik edilir.

Aşağıda verilen örnekte anlatılan bu adımların gerçekleştirilme aşamaları bir örnek üzerinde verilmiştir. Burada A kaynak nodumuzu F ise hatalı nodun itmesini temsil etmektedir.

örnek: A = 0010, F = {0001,0101,0111, 1100, 0100,1010,1011,0000} nodları verilmiş olsun.

Buradan F_{min} kümesini.

$F_{min} = \{0^*01, 0^*011, *100, 101^*, 000^*\}$ Şeklinde minimumlaştırabiliriz.

İlk aşamada transformasyon işlemine tabii tutarız.

1. $Q - M|: (F_{min}, A) = Mj: (\{0^*01, 01^*1, *100, 101^*, 0000\}, 0010) = \{**01, *1^*1, *10^*, 1***, \cdot *0^*\}$.Eide edilen bu sonucu minimumlaştırırız.

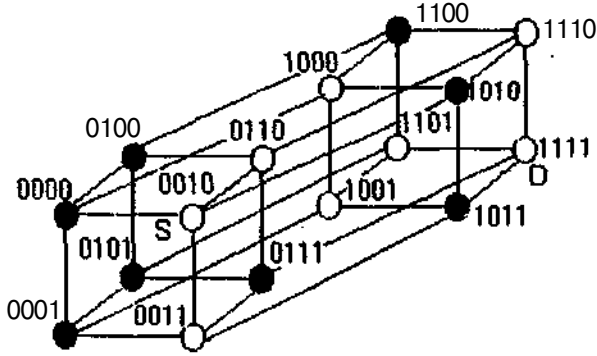
2. $Q_m = \{*1^*1, 1***, **0^*\}$.Daha sonra tam küpten elde edilen bu sonucu koordinatlı çıkarma işlemine tabii tutarız.

3. $D^{\wedge} = **\cdot\# Q_m = \cdot\cdot\cdot\# \{ \cdot 1^*1, 1***, **0^*\} - \{001^*, 0^*10\}$.Artık elde edilen bu sonuç kaynak nodla ilişkili olan nodlar kümesini vermektedir. En son aşamada Bu sonuçtan kaynak 'nod çıkarılarak sağlam ikinci aşamadaki kaynaklar tespit edilir.

4. $001^* \# 0010 = 0011$

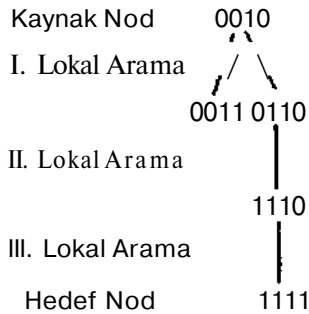
$0+10 \# 0010 = 0110$

Artık yeni kaynaklarımız, A = {0011,0110} olmaktadır. Bundan sonraki kaynak tespiti aynen yukarıdaki prosedürler takip edilerek hedefe kadar ulaşılabilir.



Şekil 3.1 Lokal Kaynağın Gerçekleştirildiği Hypercube

Örnekte verilen dört boyutlu arızalı hypercube'te kaynak nodumuz S = 0010 hedef nodumuz D = 1111 olacak şekilde genel görünümü Şekil 3.1'de görülmektedir. Şekil 3.2 de ise bu



Şekil 3.2. Lokal Kaynak Arama Aşamaları

verilen örnekteki , lokal kaynak aranması aşamasında elde edilen kaynaklar gösterilmiştir. Bu örneğe göre kaynaktan hedefe Uç aşamada ulaşılabilir.

4. SONUÇ ve TARTIŞMA

Bu çalışma ile arızalı hypercube paralel işlem sisteminde mesaj yönlendirmeleri için değişik routing algoritmalarında uygulanabilir bir metod geliştirilmiş oldu. Kaynak noddan hedef noda ilerlemede kaynak tespiti formel bir mantığa kavuşmuş oldu. Ayrıca değişik routing algoritmalarında hypercube simülatörü üzerinde yapılan simülasyonlarla geliştirilen metodun uygulanabilirliği de gözlenmiş oldu.

5. KAYNAKÇA

[1] Saad, Y., and Schultz, M. H. "Topological Properties of Hypercubes", IEEE Trans. on Comput. 37, (July 1988),pp. 867-872.

[2] Dagenais M.R., Aganval V.K., and Rumin N.C. "McBOOLE: A New Procedure for Exact Logic Minimization",. IEEE Trans.Comput.-Aided Design, Vol.CAD-5 (Jan 1986),pp. 229-237.

[3] Roth, J. P. "Algebraic Topological Methods for The Synthesis of Switching Systems in n-variables",.The Institute for Advanced Study, Princeton, New Jersey, ESP56-02, April, 1956.

[4] Miller, R. Switching Theory, Vol. 1, Combinational Circuits. Russian Transl., Nauka, Moscow, 1970.

[5] Dietmeyer D.L, Logic Design of Digital Systems. Boston, MA: AUyn and Bacon, 1979.

[6] Yang, Q., and Wang, H., "A New Graph Approach to Minimizing Processor Fragmentation in Hypercube Multiprocessors",. IEEE Trans. on Paral. Distrib. Comput 4,10 (Oct 1993),pp. 1165-1171.

[7] Nadjafov, E. M., and Kahramanov, S. S., On The Synthesis of Multiple Output Switching Scheme., Scientific Notes of Azerbaijan Institute of Petroleum and Chemistry. Vol. IX, No. 3 (1973),pp.65-69

[8]Kahramanli, S. S., and Allahverdi, N. M., "Compact Method of Minimization of Boolean Functions With Multiple Variables",. Proc. Intern. Symp. of Application of Computers. June 1993, Konya, Turkey, pp. 433-440.

Şekil 3.1 Lokal Kaynağın Gerçekleştirildiği Hypercube

GENETİK ALGORİTMA KULLANILARAK MİNİMUM DÜĞÜM KAPSAMA PROBLEMİNİN ÇÖZÜMÜ

Ali KARCI, Ahmet ÇINAR, Burhan ERGEN
Bilgisayar Mühendisliği
Fırat Üniversitesi
23119 Elazığ
e-mail: akarci@firat.edu.tr

ABSTRACT

in this study, we solved the minimum vertex-cover problem, NP-hard, by the means of genetic algorithms (GA). in previous studies, initial population was randomly created and GA was iteratively run on this population. There were no any modifications on initial population. On the other hand, we developed the method partitioning (the initial state's chromosomes and took the complement of the partitions with respect to odd and even indices. Randomly created population without modifications may be far away from the feasible solution. The modified initial population contained both ends of solution space. That's why, one of these chromosomes is nearer than the other to the feasible solution.

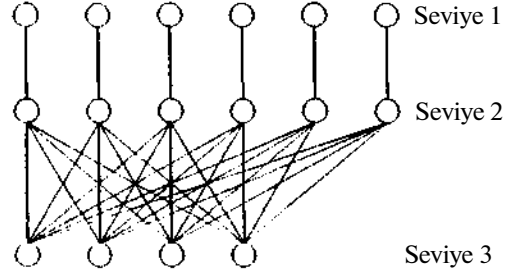
1. GİRİŞ

Minimum Düğüm Kapsama (MDK) problemi. NP-zor (NP-hard) problemlerden olup çözümü her zaman yaklaşımla yapılmaktadır. Optimum çözümünün aranması işleminin matematiksel karmaşıklığı üstel bir fonksiyon olarak artar ve çözümü bulmak için harcanan işlem zamanı artacağından dolayı optimum çözümü bulmak her zaman için istenen bir durum değildir. Genelde optimum çözümü bulmak, çoğu zaman işlem zamanını ve uzay gereksinimini minimum yapma amacı taşır [1,2].

1.1 MDK Problemi

Minimum düğüm kapsama problemi çizge üzerinde tanımlanır. $G=(V,E)$ bir çizge olmak üzere V düğümler kümesini ve E de ayrıtlar kümesini ifade etsin. Problemin amacı, V kümesinin öyle bir alt kümesi W bulunmalıdır ki $|W|$ minimum ve her ayrıtlar uç düğümlerinden en az biri bu kümenin bir elemanı olmalıdır.

Bu problem, lineer programlama problemi olarak ifade edilebilir [8].



Şekil 1. Papadimitriou ve Steiglitz tekniğine göre düzenli bir çizgenin seviye-seviye gösterimi [4].

Mümkün çözüm : $W \subseteq V$ olmak üzere $\forall (i,j) \in E$: $i \in W$ veya $j \in W$.

Amaç fonksiyonu : $|W|$ 'yi minimum yapmak.

Optimum çözüm : $|W|$ değerini minimum yapan çözüm.

Problemin, yaklaşımla çözümünü yapıldığında, genelde düğüm derecesi en yüksek olan düğümden veya gelişigüzel bir düğümden başlanır, tek bakışta, düğüm derecesi en yüksek olandan başlamak doğru gözükse de düğüm seçme işlemi devam ettikçe bunun çoğu zaman iyi sonuç vermediği görülecektir (4,8). Bu şekilde yaklaşım yapmanın iyi sonuç vermediği ilk olarak Papadimitriou ve Steiglitz [4] de belirtilmiştir. Bunu göstermek için, düzenli bir çizge ele alınmış ve çizgenin üç seviyeden oluştuğu kabul edilmiştir. İlk iki seviyede, aynı sayıda düğümün varlığını ve üçüncü seviyede ise ilk iki seviyedeki seviyelerin birinde bulunan düğüm sayısından iki eksik düğüm olduğunu kabul etmişlerdir. Şekil 1' de böyle bir çizge verilmiştir. Bahsedilen biçimde verilen her çizgenin $n=3k+4$ (ka) düğüm içerdiğini kabulü yapılmıştır. Birinci seviyede $k+2$ düğüm, ikinci seviyede $k+2$ düğüm ve son seviyede k tane düğüm olur.

Şekil 1'deki çizgeye göre düğüm derecesi en yüksek olan düğüm yardımıyla seçim yapılırsa elde edilecek çözüm içinde $2k+2$ tane düğüm olur. Fakat bu optimum çözüm değildir. Çünkü, ikinci seviyedeki düğümler kümesi $k+2$ tane düğüm içeren optimum çözümü vermektedir, $k+2 < 2k+2$.

Gelişigüzel yaklaşımla bu probleme çözüm bulan algoritma aşağıda verilmiştir [3].

Algoritma:

```
C := {} (• C Düğüm Kapsama kümesidir •)
E2 := E;
While E2 * 0 do
    Gelişigüzel bir ayırt seç (u,v) ∈ E2;
    C := Cu{u,v};
    E2 = E2 - {(x,y) | x=u veya y=v};
```

Bu algoritmada C kümesi geriye çözüm olarak döndürülür. Fakat C kümesinin eleman sayısının minimum olması için herhangi bir kontrol yapılmamaktadır. Bu algoritma çözümün optimum olup olmadığı ile ilgilenmeksizin herhangi bir çözümü bulur.

1.2. Genetik Algoritmalar

Genetik algoritmalar temelde bir popülasyon içindeki birey üzerinde hesaplamalar yapar ve bu bireyin bir sonraki nesilde var olup olmamasına karar verir. Eğer birey bir somaki nesilde var olabilecek kadar iyi değilse ya mutasyona uğratılır yada birden fazla birey varsa bu bireyler arasında çaprazlama yapılır [7].

Başlangıçta bir popülasyon seçilerek bu popülasyonun bireylerinin uygunluk değeri her adımda hesaplanır. Eğer optimum değer için belli bir aralık veya değer verildiyse uygunluk değeri bu değere ulaşan birey varsa işlem bitirilir ve bu birey çözüm olarak verilir. Eğer o adımda bu kriteri sağlayan birey yoksa en kötü bireylerden bir kısmı atılır ve yerine en iyi bireylerden kopyalama ile bu bireylerin yerine yeni bireyler konur veya kötü bireyler üzerinde genetik işlemler yapılır.

Eğer optimum değer ile ilgili herhangi bir kriter (aralık veya değer) verilemiyorsa, bu durumda bireylerin uygunluk değerleri hesaplanarak adım adım devam edilir. Belli bir adımdan sonra iyileşme sağlanmıyorsa bu adımda bireylere genetik işlemler uygulanır ve bu işlemlerden sonra hala bir iyileşme sağlanmıyorsa eldeki popülasyon içindeki uygunluk değeri en iyi olan birey çözüm olarak verilir.

Mutasyon işlemi bir bireydeki gelişigüzel bir bitin değerinin tümleyeninin alınmasıdır. Çaprazlama işlemi ise iki bireyin belli sayıdaki bitlerinin birbiri ile yer değiştirmesi işlemidir. Seçme işlemi ise uygunluk değeri iyi olan bireylerin seçilerek bir sonraki nesile aktarılmasıdır.

Ve yine bilinir ki, genetik algoritmalarla yapılan çalışmalar hesapsal algoritmalar ile iyi performans vermektedir. Genetik algoritmanın kullanılabilmesi için problemin hesapsal olarak iyi ifade edilmesi gerekmektedir. Amaç fonksiyonun ve varsa bunun ile ilgili sınırlayıcıların belirtmesi lazımdır.

2. GENETİK ALGORİTMA İLE MİNİMUM DÜĞÜM KAPSAMA PROBLEMİNİN ÇÖZÜMÜ

Minimum düğüm kapsama problemini, genetik algoritmalarla çözebilmek için bu problemin genetik algoritmalarla tanımlanması gerekmektedir. Eğer verilen çizgede n tane düğüm varsa, boyutu n olan bir $\vec{x} = (x_1, x_2, \dots, x_n)$ vektörü seçilir (bu vektör işlemler sırasında kromozom veya birey olarak adlandırılacaktır) ve $X_j \in \{0,1\}$, 1 ifen. Eğer $X_i = 1$ ise $X_j \in W$ ve $X_j = 0$ ise $X_j \notin W$ olur.

Çizgenin bitişiklik matrisinin elemanları uygunluk fonksiyonun değerinin hesabında kullanılacağından dolayı bu matrisin tanımı şöyle verilebilir;

$$e_{ij} = \begin{cases} f_{ij} & e_{ij} \in E \wedge i, j \in V \\ 0 & e_{ij} \notin E \wedge i, j \in V \end{cases} \quad (D)$$

Vektör tanımlaması yapıldıktan sonra genetik algoritmada kullanılmak üzere her bireyin uygunluk değeri;

$$f(\vec{x}) = \sum_{i=1}^n \left(x_i + n(1-x_i) \sum_{j=1}^n (1-x_j) e_{ij} \right) \quad (2)$$

yardımla hesaplanır. (2)'deki $\sum_{i=1}^n x_i$ toplamı minimum kapsar kümesinin boyutunu vermektedir.

$\langle \sum_{i=1}^n x_i - *, \sum_{j=1}^n (1-x_j) e_{ij} \rangle$ terimi ise mümkün olan çözüm içinde olmayan değeri verir. Fakat bu terim içindeki $1-x_i$ ve $1-x_j$ ifadeleri, mümkün çözüm için ikinci terimi sıfır yaparlar.

İşlemlerin yapılması esnasında uygunluk fonksiyonu ile ilgili şu kriterlere dikkat edilmelidir,

- Uygunluk fonksiyonun değeri çözüme yaklaştıkça iyileşmeli,
- Bu ikili vektörlerden mümkün olmayan çözümler için uygunluk değeri iyi olmayan sonuçlar vermelidir.

Şu ana kadar yapılan çalışmalarda, bahsi geçen bir minimum düğüm kapsama probleminin tanımı yapıldıktan sonra başlangıç popülasyonu gelişigüzel oluşturulmaktadır. Yapılan çalışmada başlangıç popülasyonun oluşturulması geliştirilen yöntemle göre yapılmaktadır.

Sunulan yöntemde; bir adet kromozom (birey) gelişigüzel oluşturulur ve bu bireyin ikili tümleyeni olan ikinci bir birey oluşturulur, tik birey ikiye bölünür ve bir sefer ilk parçasının ikili tümleyeni alınarak yeni bir birey elde edilir. İkinci parçanın ikili tümleyeni alınarak başka bir birey oluşturulur. Böylece gelişigüzel oluşturulan bir bireyden üç birey elde edilmiş olur. örneğin; m tane gelişigüzel birey oluşturulduğunda 4m bireyli bir popülasyon elde edilmiş olur.

n, çizgedeki düğüm sayısı olmak üzere ilk seçilen birey \vec{x} ve $\vec{y}, \vec{z}, \vec{t}$ türetilen bireyler olmak üzere;

$$\vec{f} = (x_1, x_2, \dots, x_n)$$

$$\vec{y} = (\bar{x}_1, \bar{x}_2, \dots, \bar{x}_n)$$

$$\vec{z} = (\bar{x}_1, \bar{x}_2, \dots, \bar{x}_{\frac{n}{2}}, x_{\frac{n}{2}+1}, \dots, x_n)$$

$$\vec{t} = (x_1, x_2, \dots, x_{\frac{n}{2}}, \bar{x}_{\frac{n}{2}+1}, \dots, \bar{x}_n) \quad (3)$$

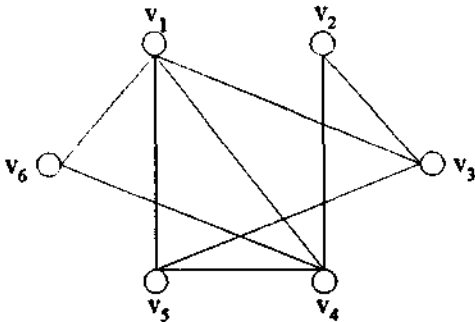
şeklinde verilebilir. İndislerde görülen $n/2$ ifadesinde bölme işleminin tam kısmı alınmıştır.

Bir kromozomu bölme işlemi genelleştirilebilir. Kromozom yukarıda anlatılan yöntemle göre ikiye bölünür ve bu kromozomdan üç tane farklı kromozom elde edilir. Gelişigüzel olarak seçilen kromozom üç parçaya bölünür ve parça numarası tek veya çift olanların tümleyeni alınır. Bu şekilde işleme devam edilerek eğer kromozomu bölme işlemi r adımdan oluşuyorsa, gelişigüzel oluşturulan kromozomdan kendisi de dahil olmak üzere $2r+2$ kromozom elde edilir. Bu kromozomların özelliği genel olarak ilk seçilen kromozom ile ilişkili olmalarıdır.

Sunulan yöntem, diğer yöntemlerden [6] farklı olarak, gelişigüzel seçilen kromozomların listesinde, minimum düğüm kapsama kümesinde olması zorunlu olan bir düğüm bulunması durumu ve bu düğümün kromozomlar tarafından içerilmemesi durumunu ortadan kaldırır. Bunu yapmak için başlangıç kromozomunun tümleyeni alınır. Aynı işlem kromozomların parçalarına da uygulanır.

3. UYGULAMA

Yapılan çalışmada çizgeler gelişigüzel, popülasyon ise verilen yöntemle göre oluşturulmuştur. Şekil 2'de çizge A'e Tablo 1'de ise başlangıç popülasyonun bireyleri ve diğer bireyler görülmektedir.



Şekil 2. Gelişigüzel bir çizge.

Tablo 1'deki X_{ij} $1 \leq i \leq 5$, kromozomları gelişigüzel oluşturulan ve X_{ij} , $2 \leq j \leq 4$, kromozomları X_i kromozomundan verilen yöntemle göre oluşturulan kromozomlardır. X_n kromozomu X_1 kromozomundan elde edilmiştir ve optimum çözümü içermektedir. Bu kromozom doğrudan gelişigüzel oluşturulan X_1 kromozomundan GA'ya başvurmadan elde edilmiştir.

Eğer çizgenin düğüm sayısı az ise çoğu zaman GA işlemlerine gerek duyulmaz. Çizgenin düğüm sayısı arttıkça zaman GA işlemlerinin uygulanmasına ihtiyaç vardır.

Geliştirilen yöntem, MDK probleminin çözümünde başarılı sonuçlar vermiştir. Her kromozom başlangıçta parçalara bölünerek değişik kombinasyonları elde edildiğinden çaprazlama işlemine gerek duyulmamıştır. Mutasyon oranı ise $1/n$ değerinden daha küçüktür.

Tablo 1. Gelişigüzel oluşturulan kromozomlar ve bu kromozomlardan elde edilen kromozomlar.

X_1	010101
$x_{1,2}$	101010
$X_{1,2}$	101101
$X_{1,3}$	010010
X_2	111000
$x_{2,2}$	000111
$x_{2,3}$	000000
$x_{2,4}$	111111
$X_{2,4}$	111011
$X_{3,2}$	000100
$X_{3,3}$	000011
$X_{3,4}$	111100
X_4	010011
$x_{4,2}$	101100
$x_{4,3}$	101011
$x_{4,4}$	010100
$X_{4,4}$	010010
$X_{5,2}$	101101
$X_{5,3}$	101010
$X_{5,4}$	010101

4. SONUÇ

Bu çalışmada NP-zor olan problemlerden MDK probleminin genetik algoritma ile çözümü yapılmıştır. Optimum çözüm içerisinde bulunması zorunlu olabilecek bir veya birden fazla düğüm olabilir. Başlangıç popülasyonu gelişigüzel oluşturulduğundan, bu düğüm veya düğümleri içermeyebilir. Bu da GA'nın fazla iterasyon yapmasına sebep olur. Sunulan yöntem gelişigüzel oluşturulan kromozomların tümleyeni alındığından zorunlu olan düğümlerin içerilmeme ihtimalini ortadan kaldırır.

Geliştirilen yöntem çaprazlamaya ihtiyaç duymadan ve çok düşük bir mutasyon oranı ile optimum çözümü veya optimum çözüme yakın çözümü bulmaktadır. Yöntem, GA'nın düşül-iterasyon sayısı ile çözümü bulmasını sağlamaktadır.

5. KAYNAKÇA

- [1] BONDY, J.A.; MURTY, U.S.R.; *Graph Theory with Applications*, MacMillan, London, 1976
- [2] THULASIRAMAN, K.; SWAMY, M.N.S.; *Graphs: Theory and Algorithms*, Wiley-Interscience Publication, 1992
- [3] T.H. Cormen, C.E. Leiserson. " L. Rivest. Introduction to Algorithms, The MIT Press, Cambridge, pp. 968, 1990.
- [4] S Khuri, Th. Back, J. Heitkotter, An evolutionary approach to combinatorial optimization problems, Proceedings of the 22nd Annual ACM Computer Science Conference, ACM Press, New York, pp. 66-73, 1994.
- [5] S Khuri, Th. Back, J. Heitkotter, The zero/one multiple knapsack problem and genetic algorithms, Proceedings of the 1994 ACM Symposium on Applied Computing. ACM Press, New York, pp. 188-193, 1994.
- [6] Th. Back, S. Khuri, An evolutionary heuristic for the maximum independent set problem, Proceedings of the First IEEE Conference on Evolutionary Computation, IEEE Press, pp.531-535, 1994.
- [7] G.E. Liepins, M.R. Hilliard. J. Richardson. M. Patmer, Genetic algorithms applications to set covering and traveling salesman problems, Operations Research and Artificial Intelligence: the Integration of Problem-Solving Strategies, pp. 29-57, Kluwer Academic Publishers, 1990.
- [8] S. Khuri, T. Back, An Evolutionary Heuristic for the Minimum Vertex Cover Problem, 18th Deutsche Jahrestagung für Künstliche Intelligenz, Max-Planck Institut für Informatik Journal, MPI-I-94-241, pp. 86-90, 1994.

DELTA ARABAĞLAYICI AĞLARINDA PERFORMANS HESAPLANMASI

Abtlülhanit Subaşı
Subasi@bilgitas.com.tr

Elektrik-Elektronik Mühendisliği Bölümü
Sakarya Üniversitesi

Eteni Kökllikaya
ckaya@esentepe.sau.edu.tr

ABSTRACT

The presented work is a study of performance of delta svitehing interconnection networks (INs). Delta networks are used for interconnecting processors to memory modules in multiprocessor systems. Buffered delta networks have buffers to store the incoming packets. in this vwork. a new model for the multibuffered delta networks, \vliıclı may be called as dynamic buffered delta networks. are proposed and examined; the buffered delta networks were proposed before tııay be called as static buffered delta networks. A simulator is used to compare the performances of static and dynamic buffered delta networks considering throughput and delays. İt is demonstrated that dynamic buffıclıed delta networks improve the network performance by a considerable amount.

1. GİRİŞ

Çokişlemcili sistemlerde işlemcileri bellek modülüne bağlamak için arabağlayıcılar kullanılır [1], [2], [3]. Paylaşımlı-bellekli çokişlemcili sistemlerde, işlemci-bellek bağlantısının işlevi, herhangi bir işlemci ile herhangi bir bellek modülü arasında mantıksal bağ sağlamaktır. Çokişlemcili sistemlerin performansı, ana bellek modüllerini işlemcilerle bağlayan ağın verimli tasarımındadır. Crosbar arabağlayıcı anahtarı, işlemciler ile bellek modülleri arasındaki bütün mümkün bağlantılara aynı anda izin verir ama böyle ağın maliyeti, $N \times M$ 'dir. Diğer taraftan, paylaşımlı veriyolu, en az karmaşık ve çok popüler bağlantı sistemi olmakla beraber aynı anda bellek ile haberleşmek için bir işlemciden fazlasına izin vermez. Maliyet ve performans açısından, çokkademeli arabağlayıcı (Multistage interconnection Network-MIN) paylaşımlı veriyolu ile crosbar arabağlayıcı arasında kabul edilebilir bir performansa sahiptir [1]. Çokkademeli arabağlayıcı (MIN), tamponsuz ve tamponlu diye iki sınıfa ayrılabilir. Bu çalışmada, tamponlar statik ve dinamik olarak iki sınıfa ayrılmakta; statik ve dinamik tamponların performansı karşılaştırılmaktadır.

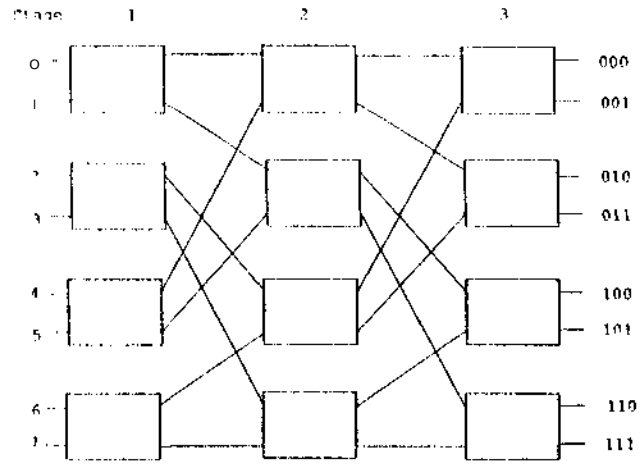
Buradan sonraki bölümlerde, paket anahtarlama delta ağlarının performans hesaplanması; statik ve dinamik tamponlu delta ağlarının performans karşılaştırılması anlatılmaktadır.

2. PAKET ANAHTARLAMALI DELTA AĞLARI

Delta ağları, Patel [4] tarafından tanımlandılar. Delta ağları, n-kademeli axb crosbar modüllerinden meydana gelen $a^m \times b^n$ anahtarlama ağlarıdır. Kademeler birbirlerine öyle

bağlanmışlar ki herhangi bir girişten (işlemci) herhangi bir çıkışa (bellek) tek bir yol vardır. Bunun ötesinde her anahtar, herhangi bir girişi çıkışlarından birisine bağlayabilecek şekilde dijital kontrollüdür [4], [5].

Anahtarın çıkış sayısını giriş sayısına eşitlemek suretiyle, axa boyutunda, yani giriş sayısı kadar çıkışı olan crosbar modüllerden oluşan delta ağı elde etmek mümkündür. Bu şekilde ($N \times N$) boyutunda, n-kademeli N/a tane (axa) crosbar modüllerden oluşan delta ağı elde edilmiş olur. Bu yüzden, delta ağları, banyan ağlarının alt sınıfı ve cube, dolaylı ikili n-cube, omega ve baseline ağlarının üst sınıfıdır [4], [5]. (8×8) delta ağı şekil 1'de görülmektedir.



Şekil 1.8x8 delta ağı

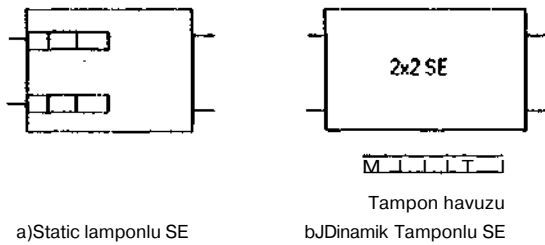
3. TAMPONLU DELTA AĞLARININ ANALİZİ

Tamponlu ağların performansını değerlendirmek ve karşılaştırmak için iki önemli performans ölçüsü, iş çıkarma yeteneği (throughput) ve gecikmedir (delay). İş çıkarma yeteneği, her ağ çevriminde geçen ortalama paket sayısıdır. Gecikme ise, her bir paket için ağdan geçmesi için gerekli ortalama çevrim sayısıdır [5]. Bu ölçülerin değerleri, ağın dış ortamı ile olduğu gibi çeşitli ağ parametrelerine de bağlıdır. Bu yüzden, o paketlerin bulunduğu ortam hakkında bazı basitleştiren varsayımlar yapmak ve ağ ortamında bazı kısıtlamalar yapmak gereklidir. Bundan dolayı, bu ağ parametrelerini dış çevreden bağımsız olarak hesaplamak için bazı varsayımlar yapılarak *tekdüze trafik* denilen bir model uygulanmıştır [4], [5], [6], [7], [8], [9], [10]. Tekdüze trafikte:

- Paketler N tane ağ girişi için N tane birbirinden bağımsız süreç olarak üretilirler.
- Paketlerin varış adresleri tüm ağ çıkışları için tekdüze olarak dağıtılmıştır. Bunun anlamı, her bir anahtar tamponu aynı anda eşit sayıda pakete sahiptir.
- Paketler çıkışa vardığında hemen ağdan ayrılırlar.
- Anahtar içerisindeki çelişmeler rasgele çözülürler.

Paketler ağ girdi portlarında bağımsız, tekdüze, rastgele işlemler tarafından üretildiği varsayımı, ağ performansının üst sınırlarını hesaplamak ve analizi kolaylaştırmak için yapılır. Paketleri üreten modüller, diğer modüllerdeki paketlerin üretimine bağlı ise, ağ içindeki paket aktarımının güncel hızı, modüller bağımsız olduğunda gözlenen aktarma oranından daha az olacaktır. Buna ek olarak, eğer varış adreslerinin dağılımı, tekdüze olmazsa, ağı bazı kısımları daha çok tıkanacak ve sonuçta üretilen işte de bir azalma gözlenecektir. Benzer biçimde, paketler çıktı portunda ulaştığında en kısa zamanda ağdan ayrıldığı varsayımı, paketlerin gideceği ortamın arabağlayıcıları daha hızlı olması gerektiği anlamına gelir. Buraya kadar yapılan bütün varsayımlardan çıkarılacak sonuç ağdaki bütün anahtarlama elemanlarındaki (Svitching Elements-SEs) paket dağılımı aynı ve istatistiksel olarak bağımsızdır.

Tamponuzuz ağılarda, veri paketleri, ayrık zaman aralığında teslim edilirler. Ağa giren bütün veri paketleri belirli anahtarlardan geçerek gitmesi gereken yere giderler. Paketlerden birden fazlası aynı bağ (link) içinden geçmek istediğinde, çelişme ortaya çıkar. Bu durumda, çelişen paketlerin biri rastgele seçilir ve gitmek istediği adrese gider, diğerleri reddedilir. Tamponlu ağılarda ise, her bir SE'nin belirli bir miktar tampon belleği vardır. Eğer paket çelişmesi ortaya çıkarsa, çelişen paketin biri rastgele seçilir ve gönderilir, diğer paketler ise tamponlarda bekletilirler. Bu yapı, sabit veya statik tamponlu ağ diye adlandırılabilir [10]. Statik tamponlu ağılarda her bir SE'nin, şekil 2.a'da gösterildiği gibi belirli bir miktar tampon belleği vardır. Eğer biz bu her bir SE'deki tampon bellekleri şekil 2.b'deki gibi bir havuzda birleştirirsek, ortak bir tampon bellek meydana getirmiş oluruz. Burada sözü edilen yeni sistemi, dinamik tampon bellekli arabağlayıcı ağı diye adlandırıyoruz [10].



Şekil 2. Statik ve dinamik tamponların gösterimi

Aşağıdaki varsayımlar ve tanımlı değişkenler ile, tamponlu ağların analizi, [5] ve [8]'de yapılmıştır.

- Her bir SE belirli bir miktar tampon belleğe sahiptir.
- Tampon bellekli ağlar, kademe çevrimi diye adlandırılan T zaman aralığında eşzamanlı olarak çalışırlar ve bu kademe çevrimi iki aşamadan meydana gelir: Birinci aşamada, gidilecek bir sonraki kademedeki anahtarda yer

olup olmadığı belirlenerek, veri paketinin bir sonraki kademeye gideceği veya bir sonraki çevrimi bekleyeceği belirlenir. İkinci aşamada, paketler, bir aşama ilerleyebilirler.

Herhangi bir veri paketinin bir sonraki kademeye ilerleyebilmesi için, paketin o anda bulunduğu anahtarın kontrol birimi tarafından seçilmiş olması ve ayrıca, bir sonraki kademedeki anahtarın tampon belleğinin boş olması yada o tampon belleklerden birisinin o anda boşalacak olması gerekir.

Aşağıdaki değişkenler, Yoon ve diğerleri [5] tarafından tanımlanıp, bir takım durum denklemleri elde edilmiştir.

n ~ağdaki anahtarlama kademesinin sayısı

$P_0(k,t)$ - k kademesindeki SE'nin tampon belleğinin t kademe çevriminde boş olması olasılığı.

$P_1(k,t)=1-P_0(k,t)$ = k kademesindeki SE'nin tampon belleğinin / kademe çevriminde dolu olması olasılığı.

$P_j(k,t)$ - herhangi bir t kademe çevriminde, k kademesindeki SE'nin tampon belleğinde j tane paket olması olasılığı.

$q(k,t)$ =k kademesindeki SE'nin tampon belleğine, / kademe çevriminde veri paketi gelmesi olasılığı.

$r(k,t)$ =k kademesindeki SE'nin tampon belleğindeki veri paketinin, / kademe çevriminde bir sonraki SE'ye gitmesi olasılığı.

S ~İş çıkarma yeteneği:Her bir ağ çıkışından birim kademe çevriminde geçen ortalama veri paketi miktarı.

d =Gecikme: Bir veri paketinin herhangi bir kademedeki geçerken harcadığı ortalama kademe çevrimiç

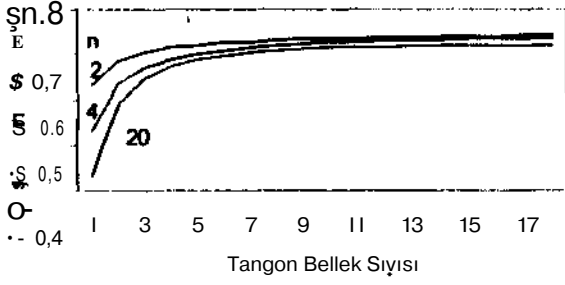
m ~Herhangi bir anahtarlama elemanın bir girişindeki tampon bellek miktarı.

Tek tampon bellekli bir SE ile m-tampon bellekli SE arasındaki esas fark, tampon bellek durumlarının farklı olmasıdır. Tek tampon bellekli bir SE de olası iki durum varken (dolu veya boş) varken, m-tampon bellekli bir SE de m+1 tane olası durum vardır. Örneğin herhangi bir bellek modülü eğer bir giren birde çıkan paket varsa (qr olasılıkla); yada giren ve çıkan paket yoksa (q_r olasılıkla) eski durumunda kalır, m-tampon bellekli delta ağları için durum denklemleri, Yoon ve diğerleri tarafından [5]'te verilmiştir.

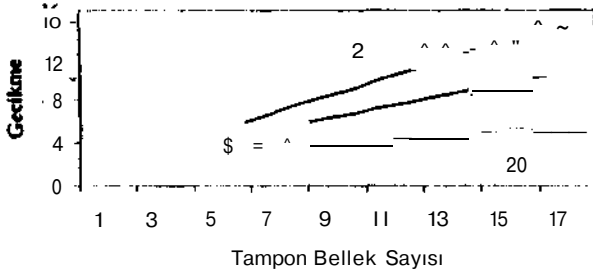
4. TAMPON BELLEKLİ DELTA AĞLARININ PERFORMANSI

Yukarıdaki eşitlikler m-tampon bellekli statik ağların performans analizinde önemli rol oynarlar. Bu eşitlikler ağı iş çıkarma yeteneğini (S) ve gecikmesini (d) hesaplamak için aşağıdaki değişkenler ile kullanılırlar.

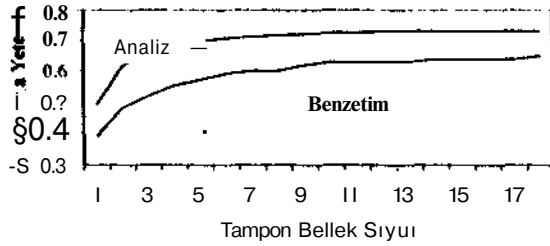
- a: Anahtarlama elemanı boyutu
- n: Ağdaki kademe sayısı= $\log_2 N$ (N ağ boyutu)
- m: Bir anahtarlama elemanının herhangi bir girişindeki tampon bellek sayısı
- $q(1)$: ağa uygulanaa giriş yükü



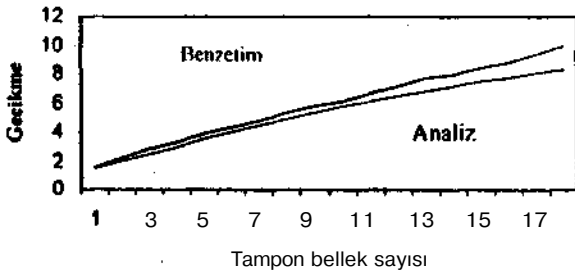
Şekil 3. Tampon bellek sayısına karşın iş çıkarma yeteneği ($a=2, q(1)=1$).



Şekil 4. Tampon bellek sayısına karşın gecikme ($a=2, q(1)=1$).



Şekil 5. Statik tampon bellek sayısına karşın iş çıkarma yeteneği ($a=2, q(1)=1, n=6$).



Şekil 6. Statik tampon bellek sayısına karşın gecikme ($a=2, q(1)=1, n=6$).

Bu parametrelerin olası değişimleri arasında, çok ilginç durumlar, [5]'teki gibi hesaplanıp çizilmiştir. Şekil 3 ve 4'te sırasıyla, statik tampon boyutuna göre iş çıkarma yeteneği ve gecikmenin analitic sonuçları, çeşitli ağ boyutları için çizilmiştir. Burada görüldüğü gibi iş çıkarma yeteneği, tampon sayısı altıdan fazla olduğunda hızlıca doyum noktasına ulaşmaktadır, iş çıkarma yeteneğindeki artış, 3-4 tampon boyutuna kadar belirgin bir şekilde artmaktadır. Gecikme ise tampon boyutu ile orantılı bir şekilde artmaktadır. Yani paket anahtarlamalı ağlarda anahtarlama elemanlarının girişine tampon eklemek iş çıkarma yeteneğini artırmaktadır. Fakat pekçok gerçek uygulamada tampon sayısı 3 veya 4 ile sınırlı tutulmaktadır [5]. Şekil 5'te ise ağ boyutu $n=6$ için statik tampon boyutuna karşın iş çıkarma yeteneği; şekil 6'da ise gecikmenin analitik ve benzetim sonuçları karşılaştırılmaları olarak çizilmiştir.

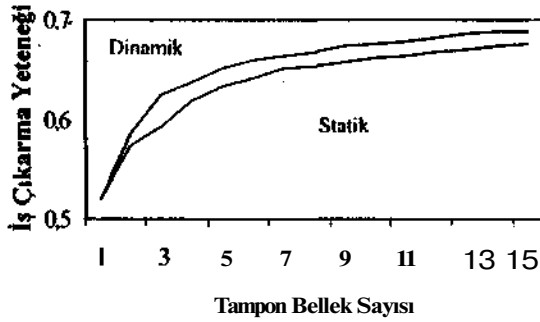
Çoktamponlu ağların benzetim çalışmasında, paketlerin varış adreslerinin rastgele doğasından dolayı tamponların bazılarının tam dolu olmadığı görüldü. Yani herhangi bir anda herhangi bir SE'nin bir girişindeki tamponlar tamamen dolu iken, diğer girişindeki tamponun boş olduğu görülebilir. Buradan herhangi bir SE'nin boş olan tamponu, dolu olan diğer giriş tarafından kullanılabilceği sonucuna varabiliriz. Yani biz tamponları birden fazla anahtar girişinin kullanabileceği şekilde tasarlayarak, ağ performansını artırabiliriz. Buradan yola çıkarak tampon modüllerini şekil 2b'de görüldüğü gibi birleştirip tampon havuzunu oluşturabiliriz. Biz bu şekilde oluşturulan yeni modeli *dinamik tamponlu ağ* olarak adlandırdık. Bu şekilde oluşturulan dinamik tamponlu ağ gecikmeyi azaltmak ve iş çıkarma yeteneğini artırmak suretiyle sistemin performansını artırmaktadır.

Bilgisayar benzetiminde, ağ boyutu (N), kademe sayısı (n), tampon sayısı (m), giriş yükü (q) ve zaman (t) girdileri; iş çıkarma yeteneği (S) ve gecikme (d) ise çıktıları oluşturmaktadır. Benzeticisi çalıştırıldığında N tane ağ girişinden paketler rastgele üretilmekte; daha sonra paketler ağ içerisinde geçerek çıkışta sayılmakta, sonuçta iş çıkarma yeteneği ve gecikme hesaplanmaktadır. Burada benzeticinin kararlı duruma ulaşması için ağ boyutuna bağlı olarak 5000-10000 kademe çevrimi çalıştırılmaktadır. Biz de [5]'teki varsayımları yaparak benzeticiyi gerçekleştirdik. Bu varsayımlar:

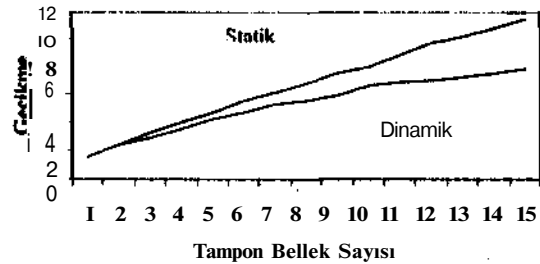
- N tane işlemci, her kademe çevriminde $q(1)$ giriş yükü olasılığı ile paket üretirler.
- Tekdüze trafiği benzetmek için her kademe çevriminde, herbir paketin varacağı adres rasgele belirlenmektedir.
- Herhangi bir SE içerisinde bir çelişme olursa, paketlerden birisi rasgele seçilmektedir.
- İş çıkarma yeteneği ve gecikme, ağın her bir çıkışındaki veri paketleri, ağ boyutu ve benzetimde harcanan zamana bölünerek ortalama değer hesaplanmaktadır. Ağ içerisindeki paketler ilk giren ilk çıkar (FIFO) Biz bu çalışmada, aynı statik çoktamponlu delta ağlarında olduğu gibi, dinamik çok-tamponlu delta ağlarının da benzetimini yaparak karşılaştırdık. Bu karşılaştırmalarda statik tamponlu ağlarda her bir SE'de kullanılan tampon

sayısı ile dinamik tamponlu ağlarda her bir SE'de kullanılan tampon sayıları eşit alınmıştır. Yani herhangi bir SE'deki herbir giriş başına düşen tampon sayıları statik ve dinamik ağlar için eşit alınmıştır.

Ağ boyutu $n=3$ ve SE boyutu $a=2$ olan bir ağ için tampon sayısına karşılık iş çıkarma yeteneği Şekil 7'de; gecikme ise Şekil 8'de çizilerek dinamik ve statik tamponlu ağlar karşılaştırılmıştır. Bu şekillerde, tamponları dinamik yapmak suretiyle, ağ performansının arttığı görülmektedir. Yani, dinamik tamponlu ağın iş çıkarma yeteneği statik tamponlu ağdan fazla, buna karşın gecikmesi azdır. Bu şekilde tamponları dinamik yapmak suretiyle ağın performansının arttığı görülmektedir.



Şekil 7. Statik ve dinamik tamponlu ağın karşılaştırılması ($a=2$, $q(1)=1$, $n=3$).



Şekil 8. Statik ve dinamik tamponlu ağın karşılaştırılması ($a=2$, $q(1)=1$, $n=3$).

5. SONUÇLAR VE İRDELEME

Ağ trafiği tekdüze olan bir ağın performansı tekdüze olmayan ağdan daha iyi olduğu bilinmektedir. Çünkü, tekdüze trafikte, ağ yükü düzgün bir şekilde dağılmakta ve daha az paket çelişmesi ortaya çıkmaktadır. Daha önce çizilen şekillerde görüldüğü gibi, analitik sonuçlar, benzetim sonuçlarından daha çok iyimserdirler. Uygulamada, tekdüze trafik varsayımını sağlamak çok zordur.

Bu çalışmanın öncelikli hedefi, ağ performansını artırabilecek çok-işlemcili ara-bağlayıcıyı bulmaktır. Burada ortaya atılan yeni model, dinamik tamponlu ağ;

diğer ağlar ise statik tamponlu ağ diye adlandırılmıştır. Statik tamponlu delta ağlarının analiz ve benzetimi, Yoon ve diğerleri [S] ile Jenq [8] tarafından daha önce yapılmıştı. Bu çalışmada ise, dinamik tamponlu delta ağlarının benzetimi yapıldı. Aynı zamanda statik tamponlu ağlar, dinamik tamponlu ağlar ile karşılaştırıldılar ve dinamik tamponlu ağların performansının statik tamponlu ağlardan daha iyi olduğu benzetim çalışmasıyla ortaya konulmuştur.

6. KAYNAKÇA

- [1] L. N. Bhuyan, Q. Yang, and D. P. Agrawal, "Performance of Multiprocessor Interconnection Networks," *IEEE Computer*, 25 (Feb. 1989).
- [2] C. P. Kniskal and M. Snir, "The Performance of Multistage Interconnection Networks for Multiprocessors," *IEEE Trans. Comput*, C-32 (12), 1091 (Dec. 1983).
- [3] T. Y. Feng, "A Survey of Interconnection Networks," *IEEE Computer*, 12 (Dec. 1981).
- [4] J. H. Patel, "Performance of Processor-Memory Interconnections for Multiprocessors," *IEEE Trans. Comput*, C-30(10),771 (Oct. 1981).
- [5] H. Yoon, K. Y. Lee, and M. T. Liu, "Performance Analysis of Multibuffered Packet-Switching Networks in Multiprocessor Systems," *IEEE Trans. Comput.*, 39 (3), 319 (March 1990).
- [6] K. Hwang and F. A. Briggs, *Computer Architecture and Parallel Processing*, McGraw-Hill Book Company, 5th printing(1989).
- [7] D. M. Dias and J. R. Jump, "Analysis and Simulation of Buffered Delta Networks," *IEEE Trans. Comput*. C-32 (4), 273 (April 1981).
- [8] Y. C. Jenq, "Performance Analysis of a Packet Switch Based on Single Buffered Banyan Network," *IEEE J. Select. Areas Commun.*, SAC-3 (6), 1014 (Dec. 1983).
- [9] D. M. Dias and J. R. Jump, "Packet Switching Interconnection Networks for Modular Systems," *IEEE Computer*, 43 (Dec. 1981).
- [10] 26. A. SUBAŞI and H. GURAN, "Performance Evaluation of Delta Switching Networks", 7th Melecon '94, pp.276-279.
- [11] B. Wilkison, *Computer Architecture Design and Performance*, Prentice Hall, 1991.
- [12] T. H. Theimer, E. P. Rathgeb, and M. N. Huber, "Performance Analysis of Buffered Banyan Networks," *IEEE Trans. On Comm.*, 269, Feb. 1991.
- [13] S. Hsiao and C. Y. R. Chen, "Performance Analysis of Single-Buffered Multistage Interconnection Networks," *Proceedings of the Third IEEE Symp. On Parallel and Distributed Processing*, 1991.
- [14] T. Stouraitis, "Performance Evaluation of BIN/ABIN Networks in Buffered/Unbuffered Packet-Switched Environments," *IEEProc. Computer and Digital Tech.*, Vol. 141, No.1,29, Jan. 1994.
- [15] J. Ding and L. N. Bhuyan, "Finite Buffer Analysis of Multistage Interconnection Networks," *IEEE Trans. On Comput*. Vol. 43, No. 2, 243, Feb. 1994.
- [16] Y. Mun and H. Y. Youn, "Performance Analysis of Finite Buffered Multistage Interconnection Networks," *IEEE Trans. On Comput*. Vol. 43, No. 2, 153, Feb. 1994.

VERİ İLETİŞİMİ VE MODEM TERMİNAL EMÜLASYONU

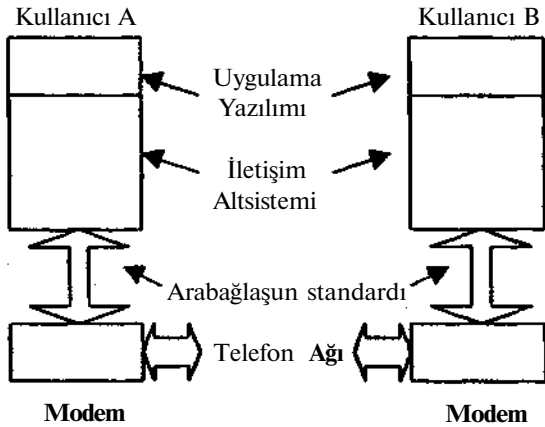
Doç. Dr. Mustafa GİNDÜZALP GBIşah BAYRAM
Elektrik Elektronik Mühendisliği Bölümü
Dokuz Eylül Üniversitesi
izmir

ABSTRACT

Modems (MODulator/DEModulator) serve as the interconnection between digital equipment and Public Switched Telephone Network. To make this connection easier, communication software contains 'Terminal Emulation' options. In this study, the program is used to access Public Switched Telephone Network and contains asynchronous file transmission options over serial ports of the Computer. The program includes a user-friendly visual interface. To provide a background, data communication networks and fundamentals are described.

1.GİRİŞ

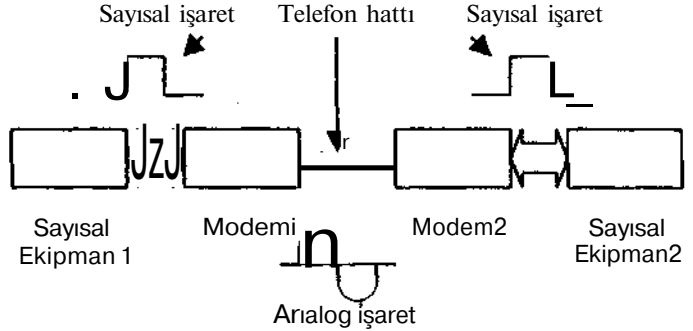
Bilgisayarlar yaşamımızın hemen her alanında kullanılmaktadır. Bunun sonucu olarak da bilgisayar ağları ve bu ağları oluşturan her bir eleman arasındaki iletişimi sağlayan protokoller de hızla geliştirilmektedir. Aynı ofisteki iki benzer makine arasındaki iletişim basit bir kablo yardımıyla sağlanabilir de, farklı mekanlarda bulunan bilgisayarların iletişimi söz konusu olduğunda, telefon ağları da işin içine girmektedir [1]. Telefon şebekesinden yararlanmak için modemler kullanılmaktadır. Şekil 1. bize genel bir görünüm sergilemektedir.



Şekil 1. Telefon ağında Modem

Modemler, veriyi sayısal olarak işleyen sistemlerle analog telefon ağı arasındaki arabağlaşımı sağlayan elemanlardır. Sayısal ekipmandan gelen sinyaller, çeşitli modülasyon teknikleriyle işlenip analog hatlar

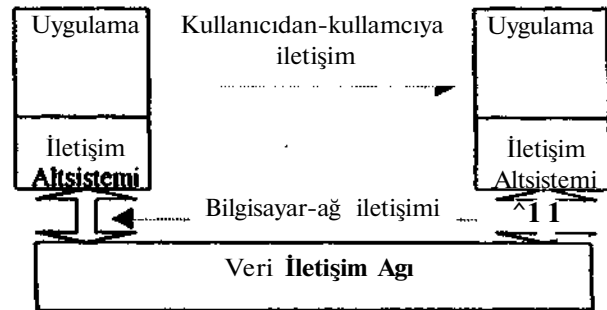
üzerinden iletilirler. Diğer tarafla alıcının bu sinyalleri tanıyabilmesi için, sinyallerin diğer bir modem tarafından demodüle edilmesi gerekmektedir. Şekil 2, bu sayısal-analog-sayısal dönüşümü açıklamaktadır [2].



Şekil 2. Modem Sistem Blok Diyagram

Fiziksel olarak yakın ve aynı kuruluşa ait sistemlerin oluşturduğu küçük ağlar bilindiği gibi Local Area Network (LAN) olarak tanımlanmaktadır. Ancak büyük kuruluşların birbirinden uzak mekanlarda bulunan sistemleri arasındaki iletişimi sağlamak için yine telefon hatlarından yararlanmak gerekmektedir. Bu durumda başvurulan çözüm, telefon ağına ait iletişim hatlarını kiralarak, kendi Enterprise Wide Private Network'leri oluşturmaktır. Bu çözüm, büyük kuruluşların veri ve ses iletişimini efektif olarak sağlamaktadır.

Bunun yanında sesten çok veri iletişimini destekleyen ağlar hızla geliştirilmektedir (Şekil 3). Aynı zamanda, tümüyle sayısallaştırılmış Tümüleşik Servisler Sayısal Ağları (Integrated Services Digital Networks-ISDN) hala kullanılan analog hatlar üzerinden, tümüyle sayısallaştırılmış ses ve veriyi iletmeyi sağlamaktadır [3].



Şekil 3. Veri iletişim ağı

2. MODEM TERMİNAL EMÜLASYONU

Daha önce de söz edildiği gibi modemler analog telefon ağına ulaşmak için kullanılır, ancak bu bağlantıyı kolaylaştırmak için, birçok terminal emülasyon yazılımı da geliştirilmektedir. Bu çalışmada oluşturulan terminal emülasyonu, Pascal tabanlı, nesneye dayalı bir dil olan Delphi 1.0 ile yazılmıştır.

Program, standart Windo\vs API fonksiyonlarını kullanmaktadır. Bu program modem ile bağlantıyı kullanıcı açısından kolaylaştırmaktadır. Programda kullanılan tüm fonksiyonla, bir hata oluştuğunda, geriye negatif bir değer döndürürler. Program 16 bit DLL (Dynamic Link Library) leri kullanmaktadır. DLL, bir uygulama programı tarafından ihtiyaç duyulmadıkça çağırılmamaktadır. Aynı anda çalışan birden fazla uygulama, tek bir DLL' i çağırabilir. Statik kütüphanelerin farkı da böylece ortaya çıkmaktadır. Her program derlenirken mutlaka statik kütüphaneyi çağırma'dır.

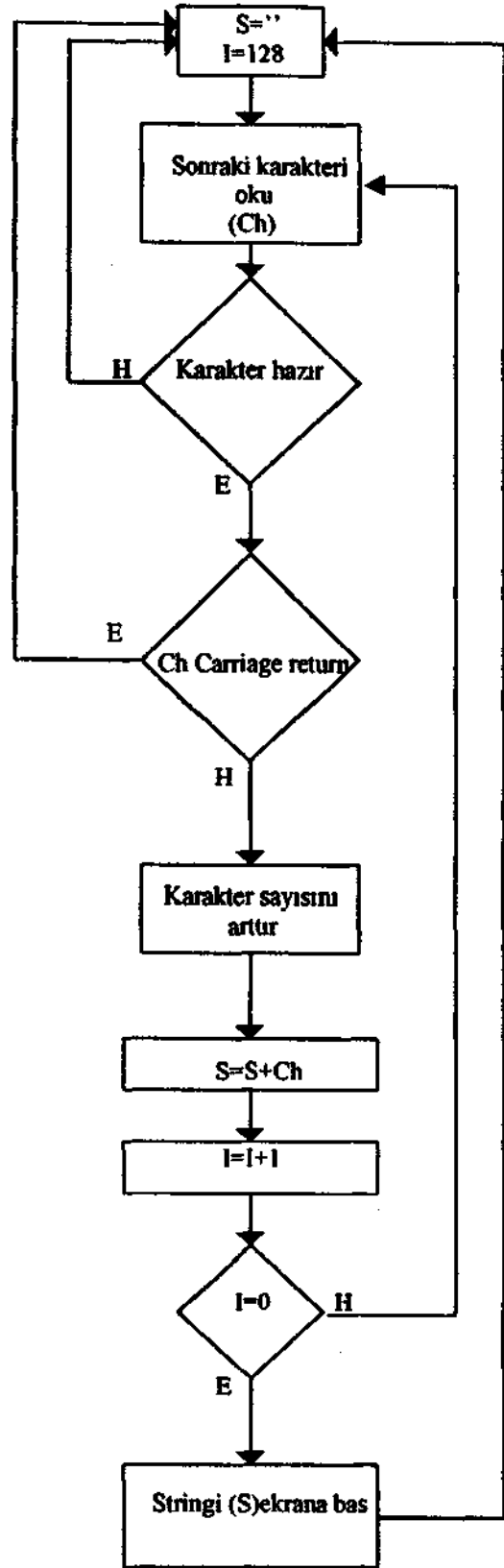
Seri veri iletişiminin kalbi UART'ın (Universal Asynchronous Receiver Transmitter) işlevi, CPU'dan gelen verileri seri formata çevirmek veya gelen seri veriyi başlangıç, bitiş, parite bitlerini ortadan kaldırarak byte'a dönüştürmektir. UART CPU'nun RS232 hatları üzerinden veriyi alıp vermesini sağlayan fiziksel arabağlaşımın bir parçasıdır. 8250/16450/16550 UART, iki moda çalışabilir: İlkinde CPU sürekli olarak seri portta veri olup olmadığını sorgular. BIOS'taki seri iletişim fonksiyonları, bu yöntemi kullanır. Windows altında, bir byte UART tarafından alındığında, bir interrupt yaratılır ve veri bir buffer'a taşınarak, uygulama programı tarafından daha sonra okunabilir. RS232, seri veri arabağlaşım standardıdır [4].

Modemler arası iletişim, kullanılan hattın kalitesine göre, çeşitli hızlarda olmaktadır. Bilgisayar-modem arası iletişim, sabit bir hızda (baud-rate) gerçekleşir. Aynı zamanda modem ve bilgisayar arasındaki veri akışını senkronize edebilmek için, bir protokole ihtiyaç vardır. Akış kontrol protokolleri, yazılım akış kontrol (software flow control-XON/XOFF) ve donanım akış kontrol (hardware flow control-RTS/CTS) protokolleri olarak ayrılabilir.

XON-XOFF kontrolde, bilgisayar modemden XOFF (1.1 hex) karakterini aldığıında, veri akışını durdurur ve XON (11 hex) karakterini aldığıında devam eder. Tersine, modeme yolladığı XON ve XOFF karakterlerimle modemden gelen veri akışını da düzenler. Donanım akış kontrolündeysen, RTS hattı bilgisayardan modeme, CTS hattıysa modemden bilgisayara kontrol sinyallerini taşımakta kullanılır. Bu çalışmada ikinci yöntem kullanılmıştır.

Programda, başka bir durum söz konusu olmadıkça, sürekli olarak seri port dinlenir İletilen seri verinin formatı (veri bitlerinin sayısı, iletişim hızı, dur biti ve

parite) programın menüsünden seçilerek belirlenir. Telefon numarası bir kez çevrildiğinde, program bağlanmak üzere 60 saniye bekler.



Şekil 4. Program Akış Diyagramı

Bağlantı kurulduğunda, iki nokta arasında dosya transferi de yapılabilmektedir. Program aynı /amanda seri iletişim kütüphanesi niteliğini de taşıdığından, **imli-**modem kablosu bağlandığında da veri alış-vcırişini sağlayabilmektedir.

3. SONUÇLAR

Bu çalışmada gerçekleştirilen yazılımla. Wıitdo\vs altında modem terminal emülasyonu ve seri veri ileticimi sağlanmıştır. Bu yazılım görsel bir dille oluşturulduğundan, kullanım kolaylığı sağlamaktadır. Aynı anmanda, seri ietışim kütüphanesi oluşturulması da amaçlanmıştır. Yazılım sayesinde, modem olmaksızın seri portlardan veri alış-vcıişi de desteklenmektedir.

4. KAYNAKÇA

- [1] Mano, M.. *Computer System Architecture*. Prenlice-Hallıııı. 1W.
- [2] Haykin, S.. *Communication Systems*. John Wiley & Sons. 1994.
- Pl Halsall, F.. *Data Communications. Computer Networks, and Open Systems* Addison Wesley. 1992.
- [4] Black, U., *Physical Level Interfaces and Protocols*. Computer Society Press. 1988.

OTA-C ELEMANLARI KULLANARAK GERÇEKLENMİŞ BİR ORANTI-İNTEGRAL-TÜREV (PID) TİPİ KONTROL EDİCİNİN OPTİMUM PARAMETRE TOLERANSLARININ BULUNMASI: BİR DUYARLIK YAKLAŞIMI

Cevat ERDAL
I.T.Ü. Elektrik-Elektronik Fakültesi
Kontrol ve Kumanda Sistemleri Ana Bilim Dalı
80626, Maslak- İstanbul
E-mail: cerdal@triton.itu.edu.tr.

ABSTRACT

The proportional-integral-derivative controllers are one of the most important control elements used in process control industry. in this study, a method is proposed to determine the optimum parameter tolerances by the use of parameter sensitivities of a proportional-integral-derivative controller which is realized by using of OTA's (operational transconductance amplifier) and grounded capacitors. These tolerances keep the relative error of the output of the controller due to parameter variations in tolerance region and they can also be used to improve and control the sensitivity performance of the controller.

1. GİRİŞ

Analog kontrol edicilerle ilgili olarak yapılan çalışmada genellikle işlemsel kuvvetlendiriciler kullanılmışlardır. Halbuki son yıllarda geliştirilmiş bulunan OTA'lar, işlemsel kuvvetlendiricilere göre daha geniş bir frekans bandı, daha az güç tüketimi, daha iyi kararlılık koşulları gibi üstünlüklere sahiptirler [1,2,3]. Sayılan bu üstünlükleri nedeni ile minimum sayıda OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş [4] bir orantı-integral-türev tipi kontrol edicinin çıkışında, kontrol çevrimine sokulduğunda, gerek çalışma koşulları ve gerekse diğer nedenlerden dolayı bir hata oluşur.

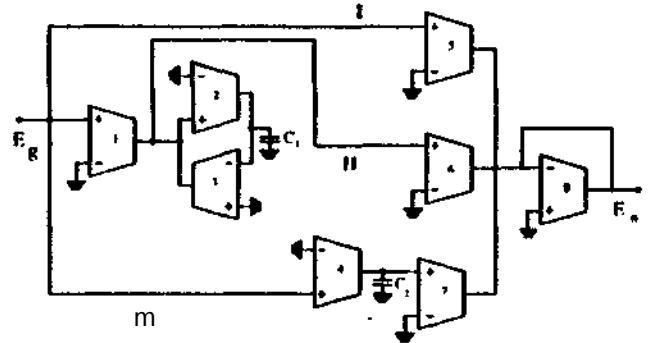
Bu çalışmada OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş bir orantı-integral-türev tipi kontrol edicinin, transfer fonksiyonu ve parametre duyarlıkları kullanılarak, çıkışında olabilecek hata için bir üst sınır değeri tanımlanmıştır. Daha sonra tanımlanmış olan bu sınır değeri sağlayan optimum parametre toleransları bulunmuştur.

2. ÇIKIŞ HATASININ HESAPLANMASI

Şekil 1.' de gösterilmiş olan, OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş, bir orantı-integral-türev tipi kontrol edicinin giriş ve çıkış gerilimleri arasındaki transfer fonksiyonunun Laplace dönüşümü aşağıdaki gibi yazılabilir [4,5]:

$$\frac{E_o(s)}{E_g(s)} = T(s) = \frac{g_{m3}}{\delta m \delta} + \frac{g_{m4} g_{m7}}{s g_{m8} C_2} + \frac{s g_{m1} g_{m6} C_1}{g_{m2} g_{m3} g_{m8}} \quad (1)$$

burada $e_o(t)$: çıkış gerilimi,
 $e_g(t)$: giriş gerilimi,
 g_{ni} : i. ota elemanının iletkenliği
 C_1, C_2 : topraklanmış kapasitelerdir.



Şekil-1. Orantı-integral-türev (pid) tipi kontrol ediciyi gerçekleştiren bir OTA-C devresi

Denklem (1)' deki $T(s)$ 'i kullanarak, orantı-integral-türev tip kontrol edicinin çıkış gerilimi için

$$E_o(s) = T(s)E_g(s) \quad (2)$$

yazılabilir.

Çıkış geriliminde oluşacak bağıl hata, parametre duyarlıkları cinsinden şu şekilde yazılabilir [6,7]:

$$\frac{\Delta E_o(s)}{E_o(s)} = \frac{\Delta T(s)}{T(s)} = \sum_{i=1}^{10} X_i W_i \quad (3)$$

burada

$$r. e^{-\left\{ \begin{array}{l} g_{m1} \cdot g_{m1} \cdot S_{mi} \cdot \xi_{\langle\langle\langle} \rangle gmS \rangle \rangle \rangle \\ g_{m6} \cdot g_{m7} \cdot g_{m7} \cdot C_1 \cdot C_2 \end{array} \right\}} \quad (3a)$$

$$\frac{\Delta x_i}{r.} \in \left\{ \begin{array}{l} it' \quad g_{m3}, \quad g_{m4}, \quad g_{m5} \\ \frac{Ag_{m6}}{g_{m6}}, \quad \frac{Ag_{m7}}{g_{m7}}, \quad \frac{Ag_{m1}}{g_{m1}}, \quad \frac{Ag_{m2}}{g_{m2}} \\ \frac{Ag_{m7}}{g_{m7}}, \quad \frac{Ag_{m1}}{g_{m1}}, \quad \frac{Ag_{m2}}{g_{m2}}, \quad \frac{Ag_{m3}}{g_{m3}} \end{array} \right\} \quad (3b)$$

dir.

(3) no'lu denklemdeki $S_i^{\wedge}(s)$, transfer fonksiyonu $T(s)$ 'in i ' inci parametreye göre, normalize duyarlılığıdır ve şöyle tanımlanır:

$$S_i^{\wedge}(s) = \frac{\partial T}{\partial x_i} \quad (4)$$

$S_i^{\wedge}(s)$ duyarlılığı, $s = j\omega$ için, kazanç ve faz duyarlılıkları cinsinden aşağıdaki gibi yazılabilir [8]:

$$S_i^{\wedge}(\omega) = S_i^{|T|}(\omega) + jS_i^{\beta}(\omega) \quad (5)$$

Burada $S_i^{|T|}$ kazanç fonksiyonunun normalize duyarlılığı, S_i^{β} faz fonksiyonunun yarı-normalize duyarlılığıdır ve sırasıyla, aşağıdaki gibi tanımlanır :

$$S_i^{|T|}(\omega) = x_i \frac{\partial |T|}{\partial x_i} = Re S_i^{\wedge}(\omega) \quad (6)$$

$$S_i^{\beta}(\omega) = x_i \frac{\partial \beta}{\partial x_i} = Im S_i^{\wedge}(\omega) \quad (7)$$

(I) ve (4) no'lu denklemler kullanılmak, parametre duyarlılıkları aşağıdaki şekilde elde edilebilir:

$$S_{g_{m1}}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8a)$$

$$S_{g_{m2}}^{\wedge} = -g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8b)$$

$$S_{g_{m3}}^{\wedge} = -g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8c)$$

$$S_{g_{m4}}^{\wedge} = g_{m7} g_{m3} g_{m4} g_{m7} / Q(s), \quad (8d)$$

$$S_{g_{m5}}^{\wedge} = g_{m5} g_{m3} g_{m4} g_{m7} / Q(s), \quad (8e)$$

$$S_{C_1}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8f)$$

$$S_{C_2}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8g)$$

$$S_{C_3}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8h)$$

$$S_{C_4}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8i)$$

$$S_{C_5}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8j)$$

$$S_{C_6}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8k)$$

$$S_{C_7}^{\wedge} = g_{m1} g_{m6} C_1 C_2 s^2 / Q(s), \quad (8l)$$

Burada payda polinomu

$$Q(s) = g_{m1} g_{m6} C_1 C_2 s^2 + g_{m1} g_{m6} g_{m7} C_3 s + g_{m7} g_{m3} g_{m4} g_{m7} \quad (9)$$

olarak tanımlanmıştır.

(8) numaralı denklemlerde $s = j\omega$ koyarak, h_1, \dots, h_{10} için, kazanç fonksiyonunun normalize duyarlılığı, S_i^{\wedge} ve faz fonksiyonunun yarı-normalize duyarlılığı, S_i^{β} , sırasıyla, aşağıdaki gibi elde edilebilir:

$$S_{g_{m1}}^{|T|} = S_{g_{m2}}^{|T|} = S_{g_{m3}}^{|T|} = S_{g_{m4}}^{|T|} = S_{g_{m5}}^{|T|} = A, \quad (10a)$$

$$S_{g_{m1}}^{\beta} = S_{g_{m2}}^{\beta} = S_{g_{m3}}^{\beta} = S_{g_{m4}}^{\beta} = S_{g_{m5}}^{\beta} = -A, \quad (10b)$$

$$S_{C_1}^{|T|} = S_{C_2}^{|T|} = S_{C_3}^{|T|} = S_{C_4}^{|T|} = S_{C_5}^{|T|} = S_{C_6}^{|T|} = S_{C_7}^{|T|} = B, \quad (10c)$$

$$S_{g_{m6}}^{|T|} = C, \quad (10d)$$

$$S_{g_{m6}}^{\beta} = I, \quad (10e)$$

$$S_{C_7}^{|T|} = -B, \quad (10f)$$

$$S_{g_{m7}}^{\beta} = S_{g_{m3}}^{\beta} = S_{g_{m4}}^{\beta} = S_{C_1}^{\beta} = D, \quad (10g)$$

$$S_{g_{m7}}^{\beta} = S_{g_{m3}}^{\beta} = S_{g_{m4}}^{\beta} = -D, \quad (10h)$$

$$S_{g_{m7}}^{\beta} = S_{g_{m3}}^{\beta} = S_{g_{m4}}^{\beta} = E, \quad (10i)$$

$$S_{g_{m7}}^{\beta} = F, \quad (10j)$$

$$S_{g_{m7}}^{\beta} = 0, \quad (10k)$$

$$S_{C_7}^{\beta} = -E, \quad (10l)$$

Burada

$$A = (-g_{m1} g_{m2} g_{m3} g_{m4} g_{m5} g_{m7} C_1 C_2 \omega^2 + g_{m1} g_{m6} C_1 C_2 \omega^4) / N(\omega) \quad (10m)$$

$$B = (g_{m2} g_{m3} g_{m4} g_{m7} - g_{m1} g_{m2} g_{m3} g_{m4} g_{m6} g_{m7} C_1 C_2 e^{\gamma}) / N(e^{\gamma}) \quad (10n)$$

$$C = (g_{m2} g_{m3} g_{m4} g_{m5} C_1 C_2 \omega^2) / N(\omega) \quad (10o)$$

$$D = (g_{m1} g_{m3} g_{m4} g_{m5} g_{m6} C_1 C_2 \langle \omega \rangle) / N(\langle \omega \rangle), \quad (10p)$$

$$E = (-g_{m2} g_{m3} g_{m4} g_{m5} g_{m7} C_1 C_2 \omega) / N(\omega), \quad (10q)$$

$$F = (g_{m2} g_{m3} g_{m4} g_{m5} g_{m7} C_1 C_2 \omega - g_{m1} g_{m2} g_{m3} g_{m4} g_{m5} g_{m6} C_1 C_2 \langle \omega \rangle) / N(\langle \omega \rangle) \quad (10r)$$

şeklinde tanımlanmışlar ve $N(\langle \omega \rangle)$, $S_i^{|T|}$ ve S_i^{β} ' nin payda polinomunu göstermektedir:

$$N(\omega) = Q(j\omega) Q(-j\omega) \quad (10s)$$

Parametre değişimlerinden dolayı çıkış geriliminde oluşacak toplam değişme, (3) ve (5) bağıntılarından aşağıdaki gibi elde edilebilir:

$$\frac{M_o(j\omega)}{E_o(j\omega)} = \sum_{i=1}^{10} [S_{x_i}^{(1)}(\omega) + jS_{x_i}^{(2)}(\omega)] \frac{Ax_i}{x_i} \quad (13)$$

(10) ve (11) denklemleri (13) de yerlerine konularak aşağıdaki sonuç elde edilir :

$$\frac{\Delta E_o(j\omega)}{E_o(j\omega)} = \left[\begin{array}{l} [A + jD] \frac{\Delta g_{m1}}{g_{m1}} + [-A - jD] \frac{\Delta g_{m2}}{g_{m2}} \\ + [-A - jD] \frac{\Delta g_{m3}}{g_{m3}} + [B + jE] \frac{\Delta g_{m4}}{g_{m4}} \\ + [C + jF] \frac{\Delta g_{m5}}{g} + [A + jD] \frac{\Delta g_{m6}}{g} \\ + [B + jD] \frac{\Delta g_{m7}}{g_{m7}} + [(-1)] \frac{\Delta g_{m8}}{g_{m8}} \\ + [A + jD] \frac{\Delta C_1}{C_1} + [-B - jE] \frac{\Delta C_2}{C_2} \end{array} \right] \quad (14)$$

Bu formülasyon ile, parametre değişimlerinin bilinmesi durumunda, tasarımcı OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş, bir orantı-integral-türev tipi bir kontrol edicinin çıkış geriliminde oluşacak bağıl değişimi kolayca hesaplayabilir.

3. OPTİMUM PARAMETRE TOLERANSLARININ HESAPLANMASI

Uygulamada parametre değişimleri önceden bilinemez, fakat bu değişimlerin parametre toleransı olarak da adlandırılan t_i sınır değerleri bilinir. Bu yüzden çıkışta oluşacak değişimi belirlemek oldukça zordur. Bu nedenle çalışmanın bundan sonraki bölümünde ilk önce AE_o/E_o için bir (üst sınır değer verilecek, sonra da bu üst sınır değeri kullanarak optimum toleranslar hesaplanacaktır.

Üçgen eşitsizliği [9] ile, (3) ve (5) bağıntıları kullanılarak, çıkış geriliminde oluşacak toplam bağıl değişiminin üst sınır değeri aşağıdaki gibi verilebilir :

$$\left| \frac{\Delta E_o(j\omega)}{E_o(j\omega)} \right| \leq \sum_{i=1}^{10} |S_{x_i}^{(1)}(j\omega)| \frac{Ax_i}{x_i} \quad (15)$$

(10), (11) ve (14) bağıntılarının (15) bağıntısında yerine konulması ile, çıkış geriliminde, belirlenmiş bir frekans bandı içinde herbir $\omega \in [a_1, a_2]$ değeri için, oluşacak

toplam bağıl değişiminin üst sınır değeri aşağıdaki gibi verilebilir:

$$\left| \frac{\Delta E_o(j\omega)}{E_o(j\omega)} \right| \leq \left[\begin{array}{l} [(A^2 + D^2)^{1/2}] t_{x_{m1}} + [(A^2 + D^2)^{1/2}] t_{x_{m2}} \\ + [(A^2 + D^2)^{1/2}] t_{x_{m3}} + [(B^2 + E^2)^{1/2}] t_{x_{m4}} \\ + [(C^2 + F^2)^{1/2}] t_{x_{m5}} + [(A^2 + D^2)^{1/2}] t_{x_{m6}} \\ + [(B^2 + E^2)^{1/2}] t_{x_{m7}} + [(+1)] t_{x_{m8}} \\ + [(A^2 + D^2)^{1/2}] t_{C_1} + [(B^2 + E^2)^{1/2}] t_{C_2} \end{array} \right] \quad (16)$$

Burada t_{x_i} , i'inci parametrenin toleransı; t_o , çıkış gerilimi E_o ' in değişiminin toleransıdır ve sırasıyla, şöyle tanımlanırlar:

$$\max \left| \frac{AK_{x_i}}{x_i} \right| = t_{x_i} \quad (17)$$

$$t_g = \max \left[\left\{ \sum_{i=1}^{10} |S_{x_i}^{(1)}(j\omega)| t_{x_i} \right\} \right] \quad \omega \in [a_1, a_2] \quad (18)$$

Belirlenmiş frekans bandında $|AE_o/E_o| \leq t_o$ ' ı sağlayan optimum parametre toleranslarının hesaplanmasında (18) no'lu denklem aşağıdaki gibi kullanılabilir :

OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş, bir ideal orantı-integral-türev tipi kontrol edicide, parametre değişimlerinin çıkış gerilimi değişimi üzerinde aynı miktarda etkili olması istenir [7]. Bu gerçek gözönünde tutularak optimum parametre toleransları, aşağıda verilen (19) denklemden hesaplanabilir:

$$t_{x_i} = t_o / |S_{x_i}^{(1)}(a_j)| \quad i = 1,10 \quad (19)$$

Burada t_o , $|S_{x_i}^{(1)}(\omega)|$ 'nin maksimum değerini aldığı kritik frekanstır.

4. ÖRNEK

Yukarıdaki çalışmanın bir uygulaması olarak, Şekil. 1 deki OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş, bir ideal orantı-integral-türev tipi kontrol edici için, aşağıdaki parametre değerleri kullanılarak, önerilen formülasyona göre optimum toleranslar hesaplanacaktır : Orantı katsayısı, $K_p = 10$; integral katsayısı, $K_i = 2$ ve türev katsayısı, $K_D = 5$ olacak şekilde, parametre değerleri aşağıdaki gibi seçilebilirler:

$$g_{m1} = g_{m2} = g_{m3} = 2 \text{ mA/V} ; \quad (20a)$$

$$g_{m4} = g_{m5} = g_{m6} = g_{m7} = g_{m8} = 0.2 \text{ mA/V} ; \quad (20b)$$

$$C_1 = 10 \text{ } \mu\text{F} ; C_2 = 100 \text{ nF} . \quad (20c)$$

Varsayalım ki, tasarımcı çıkış gerilimindeki bağıl değişimin üst sınır değeri I_{AE}/E_{ol} 'nin, % 0.1' den küçük ya da eşit olmasını şart koşsun. Bu durumda parametre toleranslarının aşağıdaki şekilde seçilmeleri gerektiği gösterilebilir :

$$t_{r_{kml}} = t_{r_{ml}} = t_{r_{Mml}} = t_{r_{c}} = \%0.1 \quad (21a)$$

$$t_{U_i} = t_{g_{7m}} = t_{C_j} = \% 12.5 \quad (21b)$$

$$t_{R_{m1}} = \%0.4 \quad ; \quad t_{R_{m2}} = \% 0.1 \quad (21c)$$

5. SONUÇ

Bu çalışmada, OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş, bir ideal orantı-integral-türev (pid) tipi kontrol edicinin transfer fonksiyonunun duyarlılıkları kullanılarak, optimum parametre toleranslarını hesaplanması için bir yöntem önerilmiştir. Bu toleranslar, OTA ve topraklanmış kapasiteler kullanarak gerçekleştirilmiş, bir ideal orantı-integral-türev tipi kontrol edicinin çıkış geriliminde parametre değişimlerinden dolayı oluşacak bağıl hatayı belirlenmiş tolerans bandı içinde tutar. Bu yolla kontrol edicinin duyarlık davranışı kontrol edilebilir.

6. KAYNAKÇA

- [1] Schaumann, R., Ghausi, S.M., Laker, K.R., *Design of Analog Filters*, Prentice-Hall, Englewood Cliffs, NJ, 1990.
- [2] Acar, C, Anday.A F., Kuntman ,H., "On the realization of OTA-C filters", *Meri. Journal Circuit Theo. and App.* Vol. 21, pp. 331-341,1993.
- [3] Acar, C, *Elektrik Devrelerinin Analizi*, I.T.O. Elektrik-Elektronik Fak. Matbaası, 1995.
- [4] Erdal, C, Toker, A., "Ota-C elemanları kullanarak orantı- integral-türev tipi kontrol edici tasarımı için bir yöntem ", TOK'98-Otomatik Kontrol Bilimsel Toplantısı bildiri kitabı, pp. 155-158, 1998.
- [5] Kuo, B.C., : *Automatic Control Systems*, Prentice Hail Inc. 1995.
- [6] Huelsman, L.P., *Active and Passive Analog Filter Design*, McGraw-Hill Inc.,1993.
- [7] Goldstein,J.,Kuo, F.F., "Multiparameter sensitivity", *IRE Transactions on Circuit Theory*, vol. CT-18, pp.177-178, 1961.
- [8] Ghausi, M.S., Laker, K.R., *Modern Filter Design*, Prentice Hail Inc., 1981.
- [9] Erdal, C, "A sensitivity measure for an electronic, proportional-integral controller and calculating optimum parameter tolerances", Proc of UKACC International Conference on CONTROL'98 , pp. 287-290, 1998.
- [10] Acar, C, "Critical element analysis for the transfer, gain and phase functions in linearactive filters", *Circuit Theory And Applications*, Vol. 7, pp.201-208,1979 .

OTA VE KAPASİTÖRLERLE GERÇEKLENMİŞ YENİ PID KONTROLÖR DEVRE TASARIMLARI

Yusuf Oysal

Uğur Çam

Sakarya Üniversitesi, Elektrik ve Elektronik Mühendisliği Bölümü,
Esentepe Kampusu, 54040 Adapazarı, Türkiye
E-mail: oysal@esentepc.sau.edu.tr

ABSTRACT

in this study, two tunable PID controller topologies are proposed using only CMOS operational transconductance amplifiers (OTAs) and grounded capacitors. The PID controller configurations have the properties of PID controller gains adjustment using the transconductance gain without affecting the controller operating condition, suitability to the very large scale integration (VLSI) since they are composed only OTAs and grounded capacitors, and the capability of operation at high frequency. The controller topologies are simulated with SPICE computer program.

1. GİRİŞ

Basit ve dayanıklı yapısı ile orantısal-entegral-türevsel (PID) kontrolörler endüstriyel proseslerde en fazla kullanılan kontrol edicilerdir. Şimdiye kadar kazancı ayarlanabilir elektronik PID kontrolör devreleri aktif işlemsel kuvvetlendiricinin (OPAMP) RC devreleriyle gerçekleştirilmektedir [1]. Buna rağmen bu devrelerin yüksek frekanslarda problemlerle çalıştıkları yada etkin bir parametreye sahip olmadıkları problemi görülür. Diğer yandan işlemsel geçiş iletkenliği kuvvetlendiriciler (OTA) aktif ana devre elemanı, osilatör, filtre, kuvvetlendirici ve sinir ağları gibi tasarımlarda geniş kullanım alanına sahiptir [2-7]. OTA'nın geçiş iletkenliği değeri, kuyruk akımı ve voltajının bir fonksiyonu olduğundan, OTA programlanabilir bir elemandır ve konvansiyonel OPAMP'lara göre sadece bir tek yüksek empedans düğümüne sahiptir. Bu OTA'yı yüksek frekans ve gerilim (veya akım) için programlanabilir analog temel yapı bloğu elemanı yapar.

2. ÖNERİLEN TOPOLOJİLER

PID kontrolörün transfer fonksiyonu

$$G(s) = K_p + K_i / s + K_d s \quad (D)$$

formundadır. Burada K_p , K_i ve K_d sırasıyla orantısal, entegral ve türevsel kazançlardır. Diğer bir eşdeğer PID kontrolör formu ise

$$u(t) = K_p [e(t) + \frac{1}{T_i} \int_0^t e(\tau) d\tau + T_d \dot{e}(t)] \quad (2)$$

şeklinde. Burada $T_i = K_p / K_i$ ve $T_d = K_d / K_p$ entegral ve türevsel zaman sabitleridir. PID kontrolörün başarısı PID kazanç parametrelerinin iyi seçilmesine bağlıdır.

Bu çalışmada iki OTA ve kondansatörlü (OTA-C) PID kontrolör yapısı önerilmiştir. Bu konfigürasyonlar, çalışma şartlarını etkilemeden ve yüksek frekans ortamında çalışmayı sağlayan geçiş iletkenliği kazancı ile kontrol edilen PID parametrelerine sahiptir. Tüm önerilen topolojiler dirençsiz ve bunun yerine sadece kapasitörlerden oluştuğundan, hem monolitik entegre teknolojisinde (IC) hem de ince film fabrikasyonunda üretilebilir yapıdadırlar. Ayrıca, parazitik kapasitanslar kolayca hesaba katılıp ayarlanabilirler. Çünkü bu kapasitanslar, kapasitörlere paraleldirler [2].

Önerilen topolojiler şekil 1'de gösterilmiştir. Burada gösterilen PID kontrolör devreleri yeni ortaya çıkarılan devrelerdir.

Şekil 1'de verilen PID kontrolör topolojileri için düğüm voltajı analiz yöntemi uygulanırsa, kontrolör kazançları orantısal kazanç K_p , entegral zamanı T_i ve türev zamanı T_d (1) denkleminde ideal OTA modeli kullanılarak bulunur. Elde edilen bu PID parametreleri tablo 1'de verilmiştir.

3. SİMULASYON SONUÇLARI

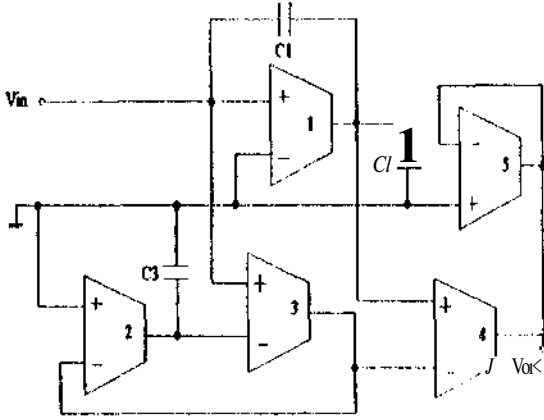
Önerilen topolojiler kaskod OTA yapılarının SPICE bilgisayar programında simülasyonu yapılmıştır. Bu simülasyonda kullanılan Kaskod CMOS OTA yapısı şekil 2'de gösterilmiştir. MOS elemanının boyutları tablo 2'de verilmiştir. Ve elemanın model parametreleri tablo 3'te sunulmuştur. Bu parametreler TÜBİTAK MAM YİTAL 3 μ CMOS prosesinden alınmıştır [8]. SOTA 3C yapısı için elde edilen Bode eğrisi şekil 3'te gösterilmiştir. Simülasyonlarda kapasitans değerleri $C_1 = C_3 = 1 \text{ pF}$ ve $C_2 = 1 \text{ nF}$ olarak alınmıştır. Ve $g_{m1} = 1/2.2 \text{ mA/V}$, $g_{m2} = 2.2 \text{ mA/V}$, $g_{m3} = 35 \text{ uA/V}$, $g_{m4} = 4.4 \text{ mA/V}$ ve $g_{m5} = 1 \text{ nA/V}$ seçilerek PID kontrolör transfer fonksiyonun

$$G_c(s) = \frac{2(0.1s + J)(s + I)}{s} \quad (3)$$

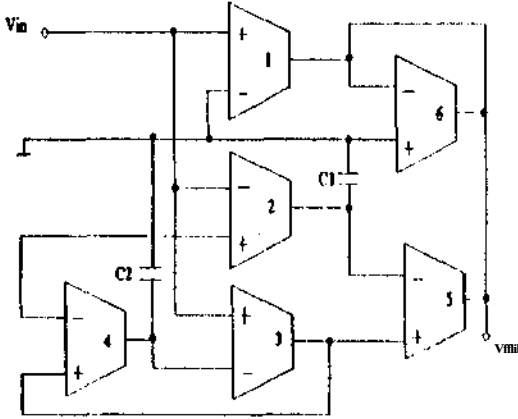
olması sağlanmıştır. Simülasyon sonuçlarından elde edilen devre çıkışlarının teorik sonuçlara uyduğu görülmektedir.

4. SONUÇLAR

İki adet OTA-C PID kontrolör topolojisi önerilmiştir. Bu PID kontrolör yapılarından birincisinin, kaskod OTA kullanılarak SPICE programında simülasyonu yapılmıştır. PID kontrolör kazanç parametreleri OTA'ların geçiş iletkenliği kazançları ve kapasitör değerleri cinsinden elde edilmiştir. PID kontrolör konfigürasyonları PID kontrolörün kazançlarının kolayca ayarlanabildiği ve çalışma şartlarının bozulmadığı bir yapıdadır. Ayrıca bu kontrolör topolojileri sadece OTA ve kapasitörlerden oluştuğundan ve yüksek frekansta çalışmaya elverişli olduğundan çok yüksek skala entegrasyonuna (VLSI) uygundur. Ayrıca dirençsiz bu yapılar kapasitör içerdiklerinden PID kontrolör tasarımları hem monolitik entegre teknolojisine (IC) ve hem de ince film fabrikasyonuna uygundur.



(a)

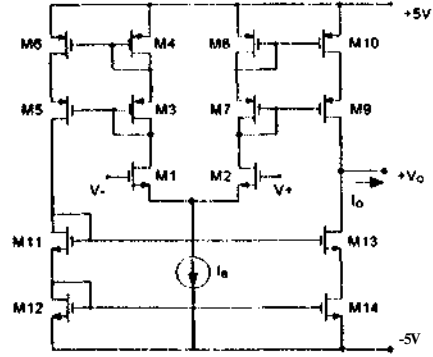


(b)

Şekil I. PID kontrolör topolojileri (a) 5OTA-3C PID kontrolör devresi (b) 6OTA-2C PID kontrolör devresi

Tablo 1. Şekil I'deki ideal OTAMarlarla gerçekleştirilmiş PID kontrolör topolojileri için kazançların parametrelere göre ifadeleri

	K_p	T_i	T_d
5OTA 3C	$\frac{C_1}{(C_1 + C_2)g_{m5}}$	$\frac{C_2}{(C_1 + C_2)R_{m1}}$	$\frac{(C_1 + C_2)C_3}{18m2}$
6OTA 2C	$\frac{S_{mi}}{r}$	$\frac{\langle \epsilon \rangle / \epsilon_0}{\sigma / h 2^p \text{ in } i}$	$\frac{C_2 g_{m5}}{K_{mli} > m4}$



Şekil 2. Kaskod OTA yapısı

Tablo.2 Kaskod OTA için MOS elemanının boutları

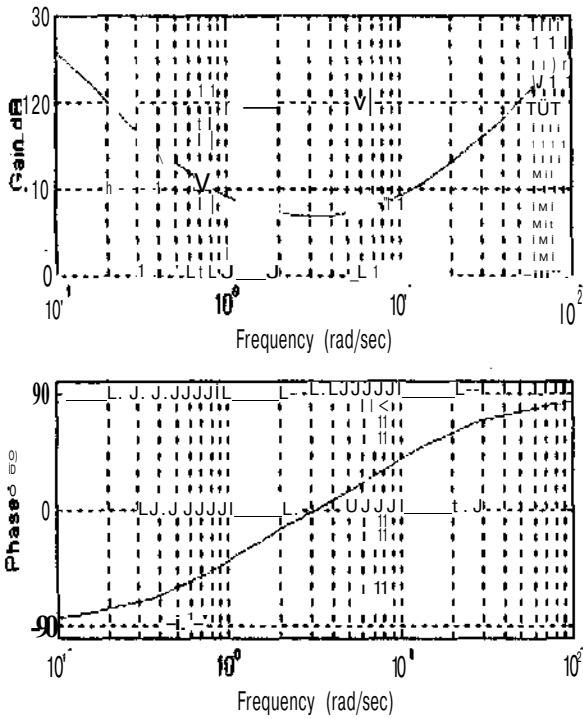
	W(µm)	Mum)
M1	5	3
M2	5	3
M3	10	3
M4	10	3
M5	10	3
M6	10	3
M7	10	3
M8	10	3
M9	10	3
M10	10	3
M11	5	3
M12	5	3
M13	5	3
M14	5	3

Tablo 3. TUBITAK YITAL 3u CMOS prosesinden alınan model parametreleri

NO	PARAMETER	PMOS	NMOS
1	LEVEL	2	2
2	VTO	-1.0	0.9
3	KP	1.5E-5	4.4E-5
4	GAMMA	0.7	0.22
5	PUF	0.7	0.58
6	LLAMBÜA	0.035	0.035
7	IOX	4.5E-8	4.5E-8
8	LD	1E-7	1E-7
9	WD	4E-7	3E-7
10	JS	1.6E-6	25E-6
11	JSW	2.2E-9	4E-9
12	XJ	3.5E-7	2.5E-7
13	NFS	1E11	1E11
14	ECRIT	28(X)0	15000
15	UCRIT	40000	60000
16	UEXP	0.17	0.15
17	CJ	1.9E-4	1.1E-4
18	CJSW	6.3E-10	3E-10
19	MJ	0.3	0.5
20	MJSW	0.35	0.4
21	RSH	100	35
22	DELTA	1	1

5. KAYNAKÇA

- [1] OGATA K., 1990, Modern Control Engineering, Prentice-Hall International, Inc., Englewood Cliffs, N.J. 07632
- [2] ABUELMA'ATTI M. T., ALMASKATI .B.H., 1988, Digitally programmable Active-C OTA based oscillator, IEEE Transaction on Instrumentation and Measurement, 37,
- [3] SINENCIO E. S., GEIGER R. L., LOZANO M. N.J.1988, Generation of continuous-time two integrator loop OTA filter structure, IEEE Transactions on Circuit and Systems, 35, 936-946.
- [4] BARRONCO B. L., VAZÇEZ A. R., SINENCIO, E. S., HUERTAS J. L., 1992, Generation design and tuning of OTA-C high frequency sinusoidal oscillators IEE Proc. part-G, 139,557-568.
- [5] ACAR C, ANDAY F. and KUNTMAN H., 1993, On the realization of OTA-C filters, Int. J. Circuit Theory and App., 21, 331-341.
- [6] BHASHKAR, DR., TRIPATH, M. and SENANI, R., 1993, Systematic derivation of all possible canonic OTA-C sinusoidal oscillators, Journal of the Franklin Institute,330, 885-903.
- [6] BHASHKAR, DR. and SENANI, R., 1994, New linearly tunable CMOS compatible OTA-C oscillators with noninteracting controls, Microelectronics Journal,25, 115-123.
- [7] GÖNÜLEREN, A.N., KÖPRÜ, R. and KUNTMAN, H., 1995, Multiloop feedback bandpass OTA-C filters using quads, Proc. 12th European Conference on Circuit Theory and Design, 2, 607-610, 27-31 August, İstanbul.
- [8] ÇAM, U, 1996, OTA-C osilatörlerinde ideal olmama problemi, M. Sc. Thesis, Institute of Science and Technology, İstanbul Technical University, Turkey.



Şekil 3. 5OTA 3C topolojisi için PID kontrolör simülasyon sonucu, Bode eğrisi

İŞLEMSEL İLETİLİ YÜKSELTEÇ İLE YAPILAN OSİLATÖRLERDE PARAZİTİK ELEMANLARIN OSİLYON FREKANSINA ETKİLERİNİN ANALİZİ

Ahmet Seçkin ŞEKEROĞLU
Gaziantep Meslek Yüksekokulu
Gaziantep Üniversitesi
27310 Gaziantep
E-mail: sekeroglu@alpha.bim.gantep.edu.tr

Arif NACAROĞLU
Elektrik ve Elektronik Mühendisliği Bölümü
Gaziantep Üniversitesi
27310 Gaziantep
F.-mail: arifn@alpha.bim.gantep.edu.tr

ABSTRACT

A voltage controlled operational transconductance amplifier oscillator circuit is analyzed by using non-ideal equivalent circuit. Parasitic sensitivities for the circuit is calculated and frequency change against in controlling current is shown.

1. GİRİŞ

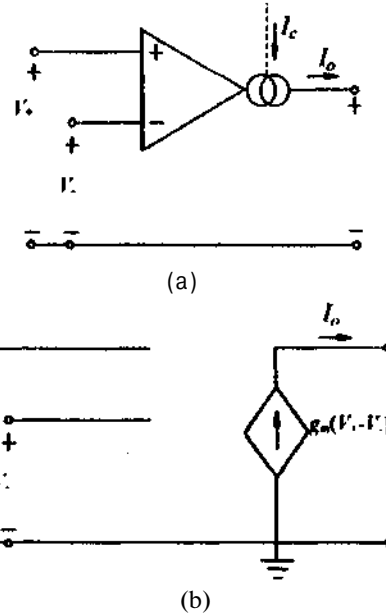
İşlemsel iletli yükselteçler (OTA), kolay kontrol edilebilmeleri, geniş bant-genişliği ve birleşik devreler haline getirilir olmalarından dolayı analog sinyal işlemede bir çok uygulama alanı bulmuştur. Saf sinüzoidal sinyal elde etmek hal'leşme sistemleri, ölçme, enstrümantasyon uygulamalarında çok önemli bir yer teşkil eder. Genelde sinüzoidal sinyal üretiminde, işlemsel yükselteç tabanlı RC devreleri kullanılır. Ancak bu devreler ses frekans bölgesinde (<20kHz) düzgün çalışırken devrenin başarısı frekans yükseldikçe düşmektedir. Bu tür devrelerde osilasyon frekansı bir direnç yada omik bölgede çalışan bir FET sayesinde değiştirilebilmektedir. Fakat buda osilasyon şartlarının değişmesine ve osilasyon frekans değişim aralığının dar olmasına yol açar.

Bu problemlerin çoğu gerilim kontrollü akım kaynağı olan OTA'larla çözülür. OTA ve kapasitör kullanılarak elde edilen osilatörlerin frekansı, kazanç (g_m) değiştirilerek kolaylıkla kontrol edilebilmektedir. OTA osilatör devresinin kazancı, dışarıdan harici bir kaynakla kontrol edilebilmektedir. Böylece osilasyon frekansının geniş bir aralıkta değiştirilebilmesi sağlanır ve OPAMP devrelerindeki pasif elemanları anahtarlama ihtiyacını ortadan kaldırır [1].

Bu çalışmada, frekansı kontrol akımıyla geniş bir bölgede değiştirilebilen bir OTA osilatör devresi incelenmiştir, ideal olmayan OTA modeli kullanılarak parazitik elemanların, osilasyon frekansı ve şartlarına etkileri araştırılmıştır. Katalogdan faydalanılarak elde edilen bilgiler ile kontrol akımına bağlı olarak osilasyon frekansındaki değişim incelenmiştir.

2. İDEAL VE İDEAL OLMAYAN OTA MODELİ

Sembolü Şekil 1(a) da gösterilen OTA'nın ideal modeli Şekil 1(b) de, giriş ve çıkış dirençleri sonsuz kabul edilen gerilim kontrollü akım kaynağı olarak gösterilmiştir.



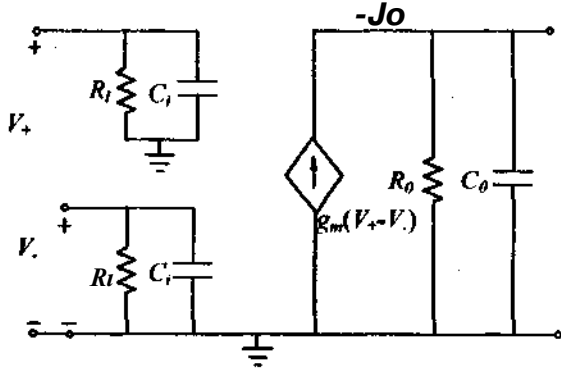
Şekil 1. (a) Devre sembolü, (b) İdeal eşdeğer devresi

OTA kazancı

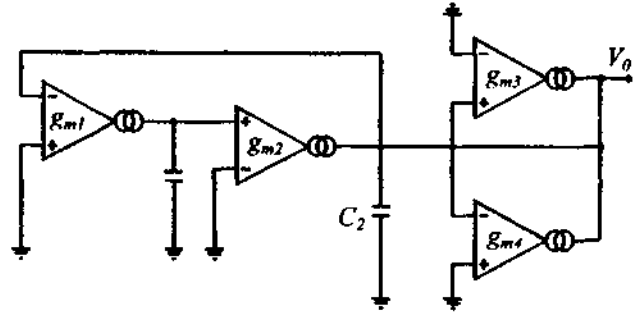
$$g_m = K I_c \quad (1)$$

I_c kontrol akımı sayesinde geniş bir aralıkta kontrol edilebilmektedir ve $K \approx q/2kT$ yaklaşık olarak 25°C de 26m V tur.

İdeal olmayan OTA modeli şekil 1 de gösterilmiştir[2].



Şekil 2. ideal olmayan OTA eşdeğer devresi



Şekil 3. OTA Osilatör devresi

İdeal olmayan modeldeki parazitik elemanlar kontrol akımı I_c 'ye bağlı değişimi katalogdaki grafiklerinden faydalanılarak denklem 2 gibi bulunabilir[3].

$$R_i = \gamma_1 [I_c(t)]^{-\beta_1}, R_o = \gamma_3 [I_c(t)]^{-\beta_3}$$

(2) $8^{\text{er}} \text{Ç}^{\text{c}} \text{k}$ ve s_{ana} kısımları sıfıra eşitleyerek, osilasyon frekansı ve şartı bulunabilir.

$$C_i = \gamma_2 [I_c(t)]^{-\beta_2}, C_o = \gamma_4 [I_c(t)]^{-\beta_4}$$

2.1 Parazitik Elemanlar

Parazitik elemanlar ideal modelde sıfır kabul edilen fakat sistemi kararsız yada çalışma aralığını sınırlı yapabilen elemanlardır. OTA ideal olmayan modelindeki giriş- çıkış direnç ve kapasiteleri, parazitik eleman olarak sistemin bütününe etkileyebilmektedir. OTA kazancının kontrol akımı ile değiştirilebilmesi, kontrol akımı fonksiyonu olan parazitik elemanlarının etkisini ortaya çıkartmaktadır.

2.2 Parazitik Elemanların Duyarlılığı

Parazitik duyarlılık; parazitik elemanların, sistemin bir veya birden fazla özelliklerine olan etkisini göstermektedir. Bir sistem teorik olarak çok iyi tasarlanırsa da, yüksek duyarlılık sistemin pratikte çalışmasını etkiler. Parazitik duyarlılık

$$PS_y^x = \frac{\partial y}{\partial v} \frac{1}{y} \quad (3)$$

şeklinde tanımlanır. Parazitik eleman v , sistemin bir özelliği ise y ile gösterilmektedir. Sistem özelliğinin değişimi ise denklem 4 deki gibidir.

$$\frac{\Delta y}{y} = PS_y^x \Delta v \quad (4)$$

3. OTA OSİLATÖR

Sinüzoidal osilatör devresi dört adet OTA ve iki kapasite kullanılarak şekil 3 de gösterildiği gibi gerçekleştirilebilir [4].

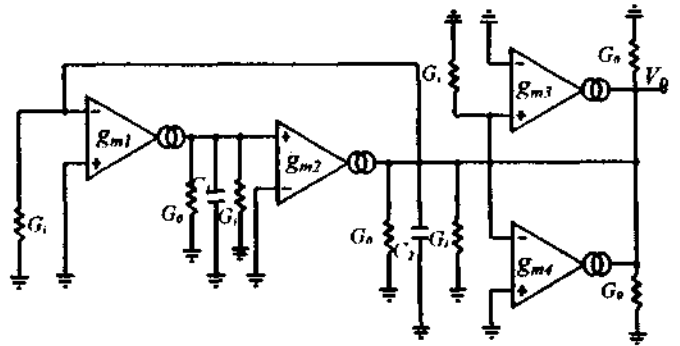
İdeal OTA için karakteristik denklemi hesaplanırsa,

$$s^2 - s \left(\frac{g_{m3} - g_{m4}}{C_2} \right) + \frac{g_{m1} g_{m2}}{C_1 C_2} = 0 \quad (5)$$

$$h = \frac{g_{m3} - g_{m4}}{C_2}, \quad \Omega_0 = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (6)$$

Osilatör devremizde parazitik elemanlar önemli bir etki yaratmaktadır. Parazitik elemanlar, kutupların kaymasına sonuçta osilasyonun bozulmasına, hatta yok olmasına neden olabilmektedir.

Şekil 3 deki ideal OTA modelleri yerine, ideal olmayan modeller konursa şekil 4 deki devre elde edilebilir. Parazitik kapasitörlerin C_1 ve C_2 içine dahil edildiği varsayılmıştır.



Şekil 4. Parazitik elemanlarla OTA osilatör devresi

Yeni karakteristik denklem ise şu şekilde,

$$s^2 - s \left[b - \frac{(G_0 + G_i)}{C_1} \left(\frac{3C_1 + 1}{C_1} \right) \right] + \Omega_0^2 \left[1 + \frac{(G_0 + G_i) [3(G_0 + G_i) + g_{m4} - g_{m3}]}{g_{m1} g_{m2}} \right] = 0 \quad (7)$$

hesaplanmıştır. Parazitik dirençlerin, osilasyon frekans ve şartlarına etkisi, yeni karakteristik denklemden anlaşılmaktadır. $C/\langle C \rangle = C_j$ ve $g_{m1} = g_{m2}$ alınırsa denklem 7 biraz daha basitleşecektir.

$$s^2 - s \left[-\frac{4(G_0 + G_i)}{C} \right] + \Omega_0^2 \left[1 + \frac{3(G_0 + G_i)^2}{g_{m1}g_{m2}} \right] \quad (8)$$

Yeni osilasyon frekansı ve şartı ise

$$\omega_0 = \left(\Omega_0^2 \left[1 + \frac{3(G_0 + G_i)^2}{g_{m1}g_{m2}} \right] \right)^{1/2} \quad b_0 = -\frac{4(G_0 + G_i)}{C_1} \quad (9)$$

şeklinde bulunabilir. Osilasyon frekansının G_0 ve G_i ye göre parazitik duyarlılığı denklem 10 daki gibi hesaplanabilir.

$$PS_{G_0}^{\omega_0} = \frac{\partial \omega_0}{\partial G_0} \frac{1}{\omega_0} \Big|_{G_i=0} = \frac{3G_i}{g_{m1}g_{m2} + 3G_i} \quad (10)$$

$$PS_{G_i}^{\omega_0} = \frac{\partial \omega_0}{\partial G_i} \frac{1}{\omega_0} \Big|_{G_0=0} = \frac{3G_0}{g_{m1}g_{m2} + 3G_0}$$

Osilasyon frekansının değişimi ise,

$$\frac{\Delta \omega_0}{\omega_0} = \left(\frac{3G_i G_0}{g_{m1}g_{m2} + 3G_i^2} + \frac{3G_0 G_i}{g_{m1}g_{m2} + 3G_0^2} \right) \quad (11)$$

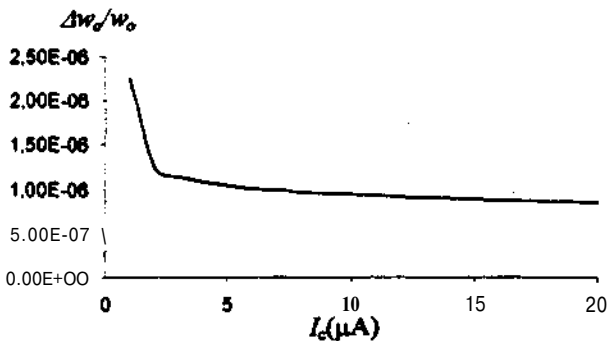
olarak bulunabilir.

Denklem 2 yi denklem 11 de yerine koyarsak, osilasyon frekansının, kontrol akımına bağlı değişimi elde edilebilir.

$$\frac{\Delta \omega_0}{\omega_0} = \left(\frac{3 \frac{I_c^{A+B}}{\gamma_1 \gamma_3}}{K^2 I_c^2 + 3 \frac{I_c^{2A}}{\gamma_1^2}} + \frac{3 \frac{I_c^{A+B}}{\gamma_1 \gamma_3}}{K^2 I_c^2 + 3 \frac{I_c^{2B}}{\gamma_3^2}} \right) \quad (12)$$

4. SONUÇLAR

Katalog bilgilerinden elde edilen katsayılar $\beta_T = 0.85$, $\beta = 1.02$, $\omega = 49.34$, $\beta = 1164.07$ denklem 12 de yerine konup, osilasyon frekansının değişiminin, kontrol akımına bağlı değişimi şekil 5 deki gibi elde edilebilir.



Şekil 5. Frekans değişiminin kontrol akımına göre değişimi

Şekilde görülebileceği gibi osilasyon frekansının değişimi $0.1 \mu A < I_c < 20 \mu A$ aralığında oldukça etkilidir.

5. KAYNAKÇA

- [1] Lawrence, P.H., "Active and passive analog filter design-an introductory", McGraw-Hill, Inc., Singapore, 1993.
- [2] Şekeroğlu, A.S., "Computer aided design of nand analysis of operational transconductance amplifier based communication systems", Master's Thesis in Gaziantep University, Gaziantep, 1998.
- [3] Nacaroğlu, A. and Tohumoğlu, G., "Effects of parasitic elements in operational transconductance amplifier AM modulator", i. Frankün Institute, Vol.334 B, No.4, pp.507-514, 1997.
- [4] Vazquez, A.R., Barranco, B.L., Huertaz, J.L., Sinencio, E.S., "On the design of voltage-controlled sinusoidal oscillators using OTA's", IEEE Transactions on Circuits and Systems, Vol.37, No.2, pp. 198-211, 1990.

BİRİM AKIM İZLEYİCİLERLE SÜZGEÇ GERÇEKLENMESİ

Ali Toker

Ece Olcay Güneş

Serdar Özoğuz

İstanbul Teknik Üniversitesi
Elektrik-Elektronik Fakültesi Elektronik ve Haberleşme Mühendisliği Bölümü
• 0626 Maslak, İstanbul
E-mail : olcay@ehb.itu.edu.tr

ABSTRACT

A current-mode second-order biquad is presented, which simultaneously realises second-order lowpass and bandpass or second-order highpass and bandpass filter responses dependent on the specific choices of the passive component types. The fact that the filter employs only two dual-output second generation current conveyors (DO-CCII) configured as current followers considerably simplifies the implementation and enhances high-frequency performance of the filter. Simulation results verifying theoretical analyses are also included.

1. GİRİŞ

Son yıllarda gerilim ve akım-modlu sürekli zaman filtrelerinin birim kazançlı elemanlarla (birim-kazançlı akım izleyici, birim-kazançlı gerilim izleyici) tasarımı konusundaki çalışmalar büyük önem kazanmıştır. Buna neden olarak bu türden süzgeç gerçeklemelerinin düşük güç kayıplı ve yüksek frekans uygulamalarına uygun olmaları gösterilebilir [1,2].

İkinci kuşak akım taşıyıcılar (CCII) uygun devre yapılarında analog işaret işleme fonksiyonlarından pek çoğunu gerçekleştiren çok yönlü aktif elemanlardır [3]. Çift çıkışlı ikinci kuşak akım taşıyıcıların (DO-CCII) ortaya çıkması ise aktif filtre tasarımında yeni ve iç gerçekleme daimi olan yapıların elde edilmesine neden olmuştur [4-8].

İkinci kuşak akım taşıyıcıların y ucu topraklandığında birim kazançlı akım izleyicisi elde edilir. Bu çalışmada, bu şekilde gerçekleştirilmiş birim kazançlı akım izleyicisi ve minimum sayıda pasif eleman içeren, pasif elemanların cinsine göre aynı anda alçak-geçiren, band-geçiren ve yüksek-geçiren, band-geçiren filtre fonksiyonlarını gerçekleştiren bir süzgeç yapısı verilmiştir. Önerilen yapının aktif eleman olarak sadece birim kazançlı akım izleyicileri içermesi, bu devrenin tüm devre teknikleriyle gerçekleştirilmesini kolaylaştırmaktadır. Bu durumda, sunulan devre, yukarıda sözü edilen ve iki farklı tip aktif eleman kullanan (birim-kazançlı akım izleyici ve birim-kazançlı gerilim izleyici) devrelere göre daha avantajlı olmaktadır.

2. Çift Çıkışlı İkinci Kuşak Akım Taşıyıcı
Çift çıkışlı ikinci kuşak akım taşıyıcının (DO-CCII) tanım bağıntısı,

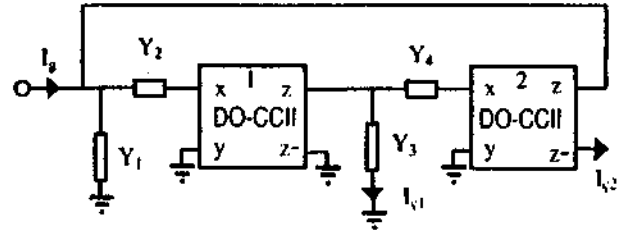
$$i_y=0, \quad v_i=v_{v1}, \quad i_z=+i_x, \quad i_{z'}=-i_x \quad (D)$$

biçiminde yazılabilir [4]. DO-CCII'nin ideallsizlikleri gözönüne alındığında, tanım bağıntısı şu biçimde yazılabilir.

$$i_y=0, \quad v_x=pv_x, \quad i_z=+\alpha i_x, \quad i_{z'}=-\alpha i_x \quad (2)$$

Bu eşitliklerde $a=1-e_{i2}$ ($3=1-e$, dir. t , $(|E_j| \ll 1)$), akım izleme hatası (current tracking error), f_v ($|e_v| \ll 1$), gerilim izleme hatası (voltage tracking error) olarak adlandırılır [4].

3. SUNULAN DEVRE YAPISI



Şekil I. Çift çıkışlı ikinci kuşak akım taşıyıcı devre yapısı

Sunulan akım-modlu devre yapısı Şekil I'de verilmiştir. Bu devre yapısında;

1) $Y_1=sC_1$, $Y_2=1/R_1$, $Y_3=1/R_2$, $Y_4=sC_2$ olarak seçilerek (I)'de verilen tanım bağıntısı kullanılırsa,

$$\frac{i_{x2}}{i_s} = - \frac{1}{s^2 + s \frac{1}{C_2 R_2} + \frac{1}{C_1 C_2 R_1 R_2}} \quad (3)$$

$$\frac{I_{C2}}{I_s} = \frac{s \frac{1}{C_1 F}}{s^2 + s \frac{1}{C_2 R_2} + \frac{1}{C_1 C_2 R_1 R_2}} \quad (4)$$

elde edilir. (3) bağıntısı ile bir alçak-geçiren filtre, (4) bağıntısı ile de bir band-geçiren filtre gerçekleştirildiği görülmektedir.

2) $Y_1=1/R_1$, $Y_2=sC_1$, $Y_3=sC_2$, $Y_4=1/R_2$ olarak seçilir ve yine (1)'de verilen tanım bağıntısı kullanılırsa,

$$\frac{I_{fi}}{I_s} = \frac{s^2}{s^2 + s \frac{1}{C_1 R_1} + \frac{1}{C_1 C_2 R_1 R_2}} \quad (5)$$

$$\frac{I_{C2}}{I_s} = \frac{s \frac{1}{C_2 R_2}}{s^2 + s \frac{1}{C_1 R_1} + \frac{1}{C_1 C_2 R_1 R_2}} \quad (6)$$

elde edilir. (5) bağıntısı ile bir yüksek-geçiren filtre, (6) bağıntısı ile de bir band-geçiren filtre gerçekleştirildiği görülmektedir.

4. DUYARLIK ANALİZİ

DO-CCII'nin (2)'de verilen ideal olmayan tanım bağıntıları gözönüne alınarak devrenin analizi yapıldığında (3) ve (4)'te verilen transfer fonksiyonlarının payda polinomu,

$$D(s) = s^2 + s \frac{1}{C_2 R_2} \left(1 + \frac{C_2 R_2}{C_1 R_1} (1 - \alpha_1 \alpha_2)\right) + \frac{1}{C_1 C_2 R_1 R_2} \quad (7)$$

(5) ve (6)'da verilen transfer fonksiyonlarının payda polinomu

$$D(s) = s^2 + s \frac{1}{C_1 R_1} \left(1 + \frac{C_1 R_1}{C_2 R_2} (1 - \alpha_1 \alpha_2)\right) + \frac{1}{C_1 C_2 R_1 R_2} \quad (8)$$

biçiminde elde edilir.

(7) ve (8)'deki payda polinomlarından yararlanılarak, her iki devreye ait açısıl frekans, ω_{01} ve ω_{02}

$$(\omega_{01})_{02} = \sqrt{\frac{1}{C_1 C_2 R_1 R_2}} \quad (9)$$

olarak elde edilir. Buradan, filtrelerin açısıl frekansların DO-CCN'nin (2) de verilen izleme hatalarından bağımsız olduğu görülmektedir. Bilindiği gibi ikinci derece süzgeçlerin genlik fonksiyonunun açısıl frekansa olan duyarlılığı, açısıl frekansın nominal değerinde genlik fonksiyonunun değer katsayısına olan duyarlılığından yaklaşık olarak 2Q kere daha büyüktür [9]. Bunun sonucunda, açısıl frekansın izleme hatalarından etkilenmemesi istenilen bir özelliktir.

denklemlerinden yararlanılarak kalite faktörü Q_1 ,

$$Q_1 = \sqrt{\frac{C_2 R_2}{C_1 R_1}} \frac{1}{\left(1 + \frac{C_2 R_2}{C_1 R_1} (1 - \alpha_1 \alpha_2)\right)} \quad (10)$$

S) denklemlerinden yararlanılarak kalite faktörü Q_2

$$Q_2 = \sqrt{\frac{C_1 R_1}{C_2 R_2}} \frac{1}{\left(1 + \frac{C_1 R_1}{C_2 R_2} (1 - \alpha_1 \alpha_2)\right)} \quad (11)$$

çiminde bulunur.

Yukarıdaki ifadelerden de görüldüğü gibi, DO-CCII elemanı birim kazançlı akım izleyici olarak kullanıldığında, elde edilen devreler gerilim izleme hatalarından etkilenmemektedir.

Devrelerin duyarlık analizleri yapılsa;

$$S_{R_1}^{u01} = S_{C_1}^{u01} = S_{R_2}^{u01} = S_{C_2}^{u01} = -0.5 \quad (12.a)$$

$$S_{\alpha_1}^{<01} = S_{\alpha_2}^{<01} = \frac{n}{u} \cdot \frac{s}{\alpha_1} = \frac{s}{\alpha_1} = \sqrt{V_1}^2 \quad (12.b)$$

$$S_{R_2}^{Q1} = S_{C_2}^{Q1} = -S_{R_1}^{Q1} = -S_{C_1}^{Q1} = 0.5 \quad (12.c)$$

$$S_{R_1}^{u02} = S_{C_1}^{u02} = S_{R_2}^{u02} = S_{C_2}^{u02} = -0.5 \quad (12.d)$$

$$S_{\alpha_1}^{u02} = S_{\alpha_2}^{u02} = 0, S_{\alpha_1}^{Q2} = S_{\alpha_2}^{Q2} = Q_2^2 \quad (12.e)$$

$$S_{R_1}^{Q2} = S_{C_1}^{Q2} = \sim S_{R_2}^{Q2} = -S_{C_2}^{Q2} = 0.5 \quad (12.o)$$

sonuçları elde edilir. Görüldüğü gibi her iki devrenin de açısıl frekansının ve değer katsayısının pasif devre elemanlarına olan duyarlılıkları çok küçüktür. Ancak, devrenin kutup değer katsayısının akım takip hatalarından kaynaklanan birim akım kazançlarına olan duyarlılığı değer katsayısının karesine bağlı olmaktadır. Bu durum, yüksek seçicilikli ($Q \geq 10$) süzgeç tasarımlarında bir olumsuzluk yaratabilmektedir. Ancak bu olumsuzluk, önerilen devrede, ω_{01} ve ω_{02} birim akım kazancındaki bağıl hatanın küçük olduğu DO-CCII iç gerçeklemelerinin kullanılmasıyla önlenir.

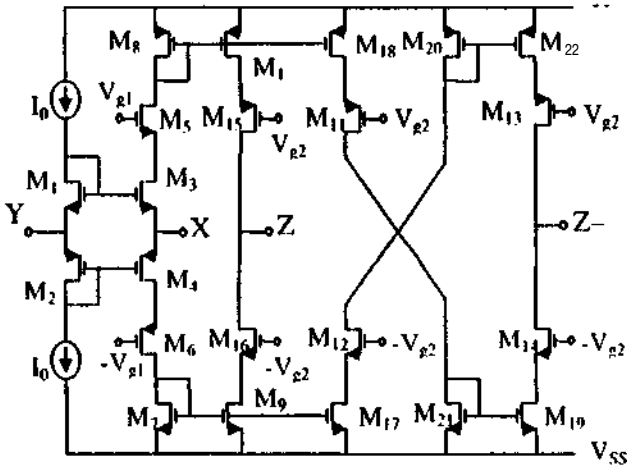
Literatürde, iki-integratör çevrimine dayanan ve kayıpsız integratör blokları ile gerçekleştirilen devre yapıları süzgeç gerçeklemelerinde sıklıkla kullanılmaktadır [10, 11]. Ancak, bu devrelerde akım-modu aktif elemanlar kullanılıyorsa, bu aktif elemanların akım çıkış uçlarının sonlu çıkış dirençleri nedeniyle kayıpsız integratör bloklarının DC kazançları sonsuz olamamakta ve bu, devrenin alçak frekans davranışlarını etkilemektedir. Bu durum, örneğin yüksek-geçiren karakteristiklerin düşme eğimlerinin alçak frekanslara gidildikçe sabit kalmamasına neden olmaktadır. Sunulan devrenin bu açıdan da önemli bir avantajı bulunmaktadır.

Kullanılan DO-CCH'lerin z-uçlarındaki (akım çıkış uçları) sonlu parazitik dirençlerin etkileri, dışarıdan bu uçta toprak arasına bağlanan R_1 ve R_2 elemanlarının değerlerinin uygun seçilmesiyle yok edilebilmektedir. Bunun sonucunda, yukarıda sözü edilen olumsuzlukların bu devrede olmayacağı beklenmektedir.

5. SİMÜLASYON SONUÇLARI

Teorik analizlerin doğrulanması amacıyla, Şekil. 1 de verilen devre SPICE devre analizi programıyla analiz edilmiştir. Simülasyonlarda, DO-CCII elemanı olarak Şekil.2 de verilen iç yapı kullanılmıştır. Devrede görülen kutuplama akımları $I_0=50nA$ seçilmiş ve kutuplama gerilimleri $\pm 5V$ olarak alınmıştır. MOS transistörler için, 1.2u MIETEC 10 V level 2 proses parametreleri kullanılmıştır.

Her iki pasif eleman seçimi için de, devreler kesim frekansları $f_c=11254Hz$ ve değer katsayısı $Q=0.707$ olacak şekilde tasarlanmıştır. Bu amaçla kapasite değerleri her iki seçim için $C_1=C_2=1nF$ olarak, direnç değerleri ise, birinci seçim için $R_1=20k\Omega$, $R_2=10k\Omega$, ikinci seçim için ise $R_1=10k\Omega$, $R_2=20k\Omega$ olarak belirlenmiştir.

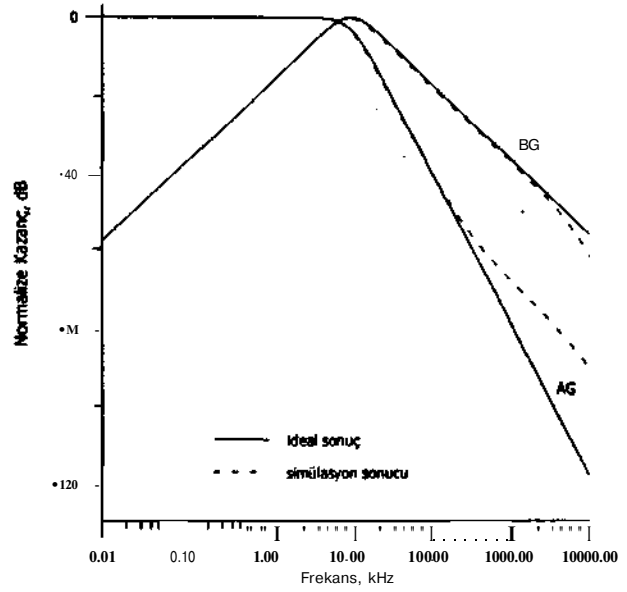


Şekil 2. Simülasyonlarda kullanılan DO-CCII iç yapısı.

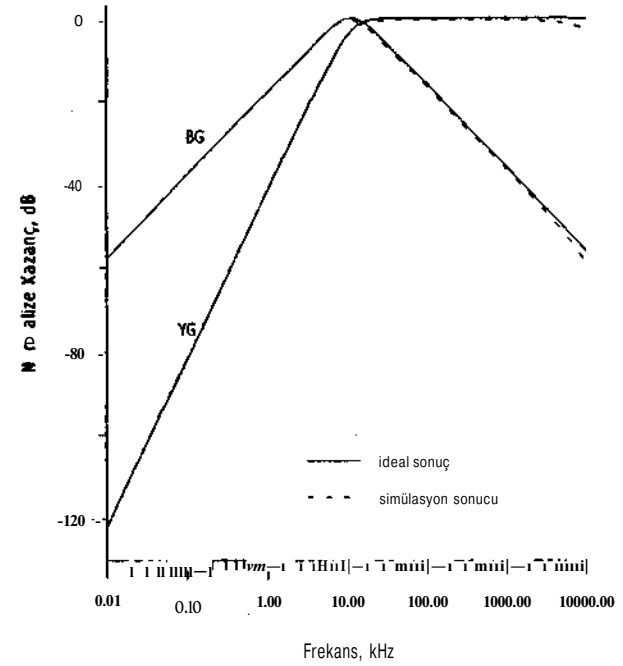
Bu şekilde elde edilen simülasyon sonuçları Şekil 3. a ve Şekil 3. b de verilmiştir. Açıkça görüldüğü gibi, simülasyon sonuçları ile teorik öngörüler büyük bir uyum içindedir. Bir önceki bölümde de açıklandığı gibi, devredeki akım taşıyıcıların z-uçlarındaki sonlu dirençlerin transfer fonksiyonuna olan etkileri, dışarıdan bağlanan R_1 ve R_2 dirençleri nedeniyle azalmaktadır. Simülasyon sonuçlarında, yüksek-geçiren ve band-geçiren karakteristiklerin düşme eğimlerinin birkaç onhertzler civarında dahi sabit kalabilmesi, devrenin bu özelliğinin bir sonucu olmaktadır. Alçak frekanslarda ideale bu kadar yakın karakteristikler, literatürdeki iki-integratör çevrimine dayalı ve kayıpsız integratör bloklarının kullanıldığı devre gerçeklemeleriyle elde edilememektedir [12].

6. SONUÇLAR

Bu çalışmada aktif eleman olarak, sadece birim akım izleyicilerin kullanıldığı ve aynı anda alçak-geçiren, band-geçiren veya yüksek-geçiren, band-geçiren süzgeç fonksiyonlarını gerçekleyen bir devre önerilmiştir. Elde edilen simülasyon sonuçları, teorik öngörülerini doğrulamaktadır.



(a)



(b)

Şekil 3. Sunulan devrelerin simülasyon sonuçları

- Alçak-geçiren band-geçiren
- Band-geçiren yüksek-geçiren

7. KAYNAKÇA

- [1] Celma, S., Sabadell, J., ve Martinez, P., "Universal filter using unity-gain cells", *Electron. Lett.*, 31, pp. 1817-1818, 1995.
- (2) Abuelma'atti, M. T., Al-Qahtani, M. A., "Current-mode universal filters using unity gain cells", *Electron. Lett.*, 32, pp. 1077-1078, 1996.
- [13] Sedra, A., Smith, K.C., "A second generation current conveyor and its applications", *IEEE Trans. Circuit Theory*, CT-17, pp.132-134, 1970.
- [4] Ikeda, K., Tomita, Y., "Realization of current-mode biquadratic filter using CCII's with current followers", *Electron, and Comm. in Japan*, P- 2, 77, pp. 99-107, 1994.
- [5] Güneş, E.O., Anday, F., "Realization of current-mode universal filters using CFCCII's", *Electron. Lett.*, 36, pp. 1081-1082, 1996.
- [6] Soliman. A.M., "New current-mode filters using current conveyors", *AEÜ Int. J. Electron. Commun.*, 51, pp. 275-278, 1997.
- [7] Sun, Y., Jefferies, B., "Current-mode biquadratic filters using dual output current conveyor", *Proc. ofICECS'98*, Lisbon, Portekiz, pp. 135-138, 1998.
- [8] Güneş, E.O., Tokar, A., ve Özoğuz, S., "Insensitive current-mode universal filter with minimum components using dual-output current conveyors", *Electron. Lett.*, /999.(basımı kabul edildi)
- [9] Schaumann, R., Ghausi, M.S., ve Laker, K. R., "Design of analog filters: Passive, active RC, and switched capacitor", Prentice Hall, 1990.
- [10] Girling, F.E. ve Good, E.F., "Active filters 7 and 8: the two integrator loop", *Wireless World*, 76, pp. 133-139, 1970.
- [11] Geiger, R. L., Sanchez-Sinencio, E., "Active filter design using operational transconductance amplifier: A tutorial", *IEEE Circuits and Devices Magazine*, 1, pp. 20-32, 1985.
- [12] Tarım, N. "The effects of current conveyor non-idealities on active filters and novel current conveyor structures suitable for continuous-time filters". Doktora Tezi, İstanbul Teknik Üniversitesi, Şubat 1999.

GENELLEŞTİRİLMİŞ DURUM DEĞİŞKENLERİYLE CFOA TEMELLİ OSİLATÖR SENTEZİ

Erdoğan YÜKSEL

AH TOKER

Elektronik ve Haberleşme Müh. Böl.

Elektrik-Elektronik Fakültesi

İ.T.Ü. 80626 Maslak İstanbul

alitoker@ehb.itu.edu.tr

ABSTRACT

A synthesis method using state variables for CFOA-based sinusoidal oscillators has been presented. The properties of characteristic equation for single resistance controlled oscillators and minimum passive element problems have been researched. The generalised form of the method for synthesis of H(s) transfer function is given.

1. GİRİŞ

Akım geri beslemeli işlemsel kuvvetlendiriciler (CFOA) kullanılarak gerçekleştirilen osilatörlerin, gerilim modu kuvvetlendiricilerle gerçekleştirilen osilatörlere göre avantajlı olması nedeniyle, son yıllarda CFOA temelli osilatörler, literatürde daha yaygın bir biçimde incelenmektedir. Bu avantajların en önemli ikisi, elemanın kazanç bant genişliği çarpımının kazançtan bağımsız olması ve yüksek yükselme eğimi (SR) değerine sahip olmasıdır. Bu özellikler yüksek frekanslarda ve yüksek genliklerde çalışmaya olanak vermektedir [1].

Yeni CFOA temelli osilatörlerin gerçekleştirildiği birçok çalışmada, kullanılan yöntem sistematik bir sentez metodudur değildir. Bu çalışmalarda ilk önce bir ya da daha çok CFOA elemanı ve pasif elemanlar içeren bir osilatör devresi ileri sürülür. Daha sonra bu devrenin analizi yapılarak devrenin osilasyon koşulu ve osilasyon frekans denklemi elde edilir [2,3,4]. Bu çalışmada sistematik bir osilatör sentez yöntemi verilmektedir. Bu yöntem Senani-1996 tarafından ortaya atılmıştır [5]. Senani'nin yönteminden yola çıkılarak, bu yöntemin geliştirilmesi ve eleman sayısının indirgenmesi konulan bu çalışmada ele alınacaktır.

2. DURUM DEĞİŞKENLERİ KULLANILARAK CFOA TEMELLİ OSİLATÖR SENTEZİ

$$\dot{x} = A.x + B.e \quad (D)$$

$$y = C.x + D.e \quad (2)$$

Bir devrenin durum denklemleri, (1) ve (2) no'lu denklemlerle verilen biçimdedir. Bu çalışmada ikinci dereceden osilatör yapıları inceleneceği için giriş işaretleri sıfır ve A matrisinin boyutu 2x2 alınabilir. Bu durumda durum

denklemleri (4)'e indirgenebilir.

$$\frac{H(s)}{E(s)} = \frac{\text{adj}(s.I-A)}{|s.I-A|} \cdot B + D \quad (3)$$

$$\frac{d}{dt} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} = \begin{bmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} \quad (4)$$

(1) ve (2) ifadeleri birlikte çözülerek (3) denklemi ile verilen H(s) transfer fonksiyonu (TF) elde edilebilir.

$$p(s) = |s.I - A| = \text{determinant}(s.I - A) \quad (5a)$$

$$p(s) = s^2 - (a_{11} + a_{22}).s + (a_{11}.a_{22} - a_{21}.a_{12}) \quad (5b)$$

(4)'e ilişkin karakteristik denklem (KD) bağıntısı "p(s)", (5a)'de verilen biçimdedir ve (5b)'deki gibi elde edilebilir.

$$a_{11} = a_{22} \quad \text{"OK"} \quad (6)$$

$$\Delta > 0 = (a_{11}.a_{22} - a_{21}.a_{12}) \quad \text{"OF"} \quad (7)$$

Bu KD'den elde edilecek bir osilatör için osilasyon koşulu "OK" ve frekans "OF" denklemleri ise (6) ve (7)'de verilmiştir [5]. Durum değişkenleri yardımıyla osilatör sentezi şu adımlardan oluşur:

1- İlk adımda bir KD seçilir. Bu adıma ilişkin geniş açıklama Bölüm 2.1'de verilmiştir.

2- Daha sonra (4)'de verilen ifade kullanılarak seçilen KD'den ay parametreleri çekilir.

3- Elde edilen ay parametreleri ile durum denklemlerinin açık ifadesi yazılır ve bu ifadelerle ilişkin işaret akış diyagramı çizilir.

4- İşaret akış diyagramı üzerinden fiziksel CFOA devresine geçiş yapılır.

2.1 Karakteristik denklemin seçimi

Elde edilecek olan osilatörün bağımsız OK ve OF kontrollü olabilmesi için sırasıyla (6)'da görülen en az bir parametre (7)'de görülmemeli ve (7)'de görülen en az bir parametre (6)'da görülmemelidir. Bu iki şartın birlikte sağlanması devreyi tam bağımsız yapar. Eğer sadece ikinci şart sağlanırsa devre sadece bağımsız frekans kontrollü (orthogonal kontrollü) devre olur. (8) ve (9) denklemleri osilatör devrelerinde karşılaşılabilecek iki KD'dir. Bu iki denklemin seçilme sebebi fazla karmaşık olmamasıdır. Bunların dışındaki KD'ler daha kompleks bir yapıya sahiptir ve muhtemelen daha çok direnç elemanı içerir. Minimum sayıda eleman içeren tek direnç kontrollü MİlatBrferi

"SRCO" bulmak için bu iki denklemin incelenmesi daha uygundur.

$$KD_1 = s^2 - \frac{1}{C_i} \cdot \left(\frac{1}{R_i} - \frac{1}{R_j} \right) \cdot s + \frac{1}{C_i \cdot C_j \cdot R_k \cdot R_l} \quad (8)$$

$$KD_2 = s^2 - \left(\frac{1}{C_i R_i} - \frac{1}{C_j R_j} \right) \cdot s + \frac{1}{C_i C_j R_k R_l} \quad (9)$$

Bu iki denklemde s parametresinin katsayısının sıfıra eşitliği osilasyon koşulunu vermektedir. KD_1 yapısında R_j ve R_j dirençlerinin farklı iki eleman olması gerektiği olması açıktır. Değerleri koşul gereği aynı olmalıdır. Osilasyon frekansını belirleyen R_k ve R_l dirençlerinden en az birisi, R_l ve R_j dirençlerinden farklı olmalıdır. Ancak bu durumda SRCO gerçekleştirilebilir. KD_1 yapısında bir SRCO gerçeklemek için minimum üç direnç elemanı gereklidir. KD_2 bağıntısını sağlayan yapıda R_i ve R_j dirençlerinin aynı olması, bir başka deyişle s parametresinin katsayısının $1/R_j \cdot (1/C_j - 1/C_i)$ biçiminde olması ve $R_k = R_j$ seçilerek iki direnç elemanlı bir SRCO gerçeklemek mümkün görünmektedir. Senai çalışmasında tek CFOA elemanlı bütün SRCO'ları incelemiştir[6]. Bu osilatörlerin hiçbirinde KD bu yapıda değildir. Bu durumda tek CFOA elemanlı bir SRCO için minimum üç direnç elemanı kullanmak gereklidir. İkinci dereceden bir osilatör için iki kapasite elemanı kullanmak gerektiği açıktır.

2.2 Seçilen karakteristik denkleme ilişkin işaret akış diyagramının elde edilmesi

$$x_1' = a_{11}x_1 + a_{12}x_2$$

$$x_2' = a_{21}x_1 + a_{22}x_2 \quad (10)$$

(10) denklemleri yardımıyla $a_{ij} = f(R_i, C_j)$ parametreleri seçilir.

$$i_c = C \cdot \frac{dV}{dt} \quad (11)$$

RC devrelerinde durumları, kapasite elemanlarının gerilimleri oluşturur. Bu bağıntı (11) denklemleriyle verilmiştir.

$$W_s = a_{11}V_{c1} + a_{12}V_{c2} = sV_{c1} = \frac{1}{sC_1} (a_{11}V_{c1} + a_{12}V_{c2}) \quad (12)$$

Kapasite gerilimleri durum değişkeni olarak alındığında durum denklemleri (12)'deki gibi verilebilir.

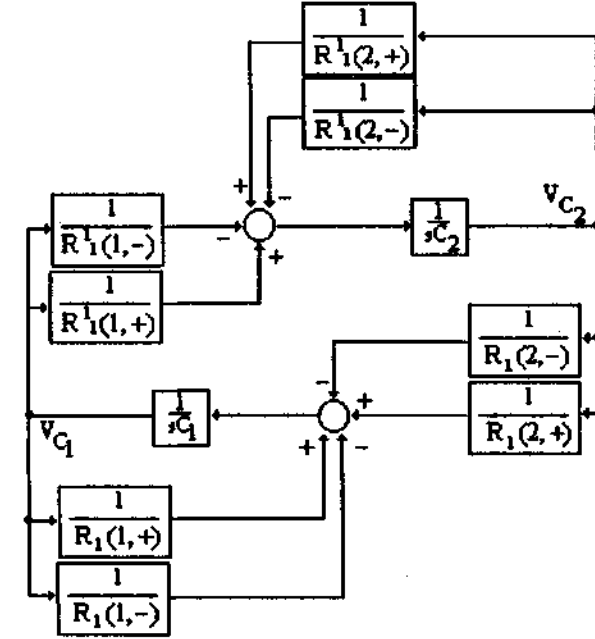
(12) ifadesini yakalayabilmek için gerekli şart a_{11} ve a_{12} parametrelerinde kapasite elemanı olarak sadece Q'nin görülmesidir.

(10) formundaki durum denklemlerinin en genel ifadesi (13)'de verilmiştir.

$$V_{c1}' = \frac{1}{sC_1} \left\{ \frac{V_{c1}}{R_1(1,+)} + \dots - \frac{V_{c1}}{R_1(1,-)} - \dots + \frac{V_{c2}}{R_1(2,+)} + \dots - \frac{V_{c2}}{R_1(2,-)} - \dots \right\}$$

$$V_{c2}' = \frac{1}{sC_2} \left\{ -\frac{V_{c1}}{R_1(1,+)} + \dots + \frac{V_{c1}}{R_1(1,-)} - \dots - \frac{V_{c2}}{R_1(2,+)} + \dots - \frac{V_{c2}}{R_1(2,-)} - \dots \right\} \quad (13)$$

Şekil 1, (13) denkleminin işaret akış diyagramını gösterir.

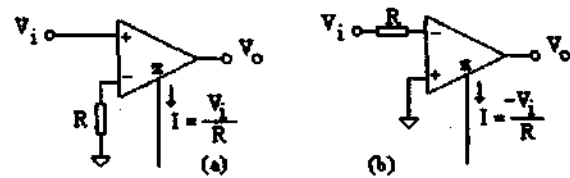


Şekil 1. (13) denklemini için işaret akış diyagramı

2.3 Fiziksel CFOA devresinin elde edilmesi

(13) ile verilen genel durum denklemlerinde iki temel ifade $+V_{c1}/R$, $-V_{c1}/R$ görülür. Bu iki ifade kapasitelere ilişkin akım denklemleridir. Kapasite akımları elde edilir, toplanır ve ilgili kapasite üzerinden akması sağlanırsa Şekil 1. ile verilen işaret akış diyagramı gerçekleştirilebilir. Kapasite akımları eviren ve evirmeyen gerilim kontrollü akım kaynakları $\pm V_{CCS}$ ile elde edilebilir. CFOA ile gerçekleştirilen V_{CCS} 'ler Şekil 2.'de verilmiştir.

CFOA elemanlarının Z düğümüne bağlanacak tek bir kapasite ile akımların toplanması sağlanır. Bunun için ek bir donanım gerek yoktur. Bu durumda düğüm denklemlerindeki her $\pm V_{c1}/R$ terimi için bir CFOA elemanı kullanmak gereklidir.

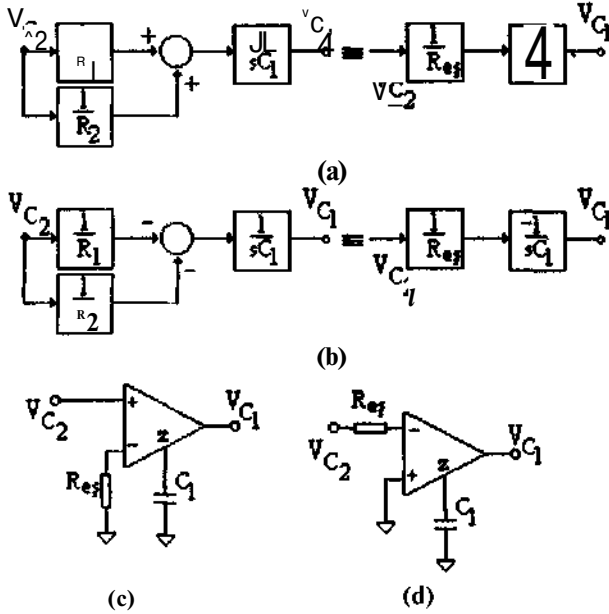


Şekil 2. (a)+VCCS
(b)-VCCS

2.4 İşaret akış diyagramını Özerinden eleman sayısının indirgenmesi

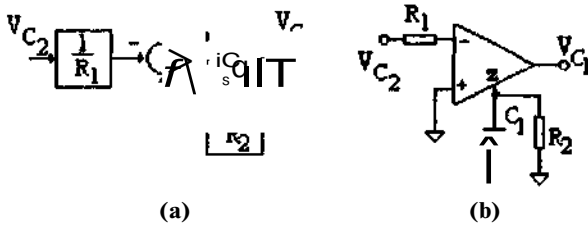
Bölüm 2.3'de verilen yöntemde her $\pm V_c/R$ terimi için bir CFOA elemanı kullanma zorunluluğu eleman sayısının çokluğu açısından önemli bir problemidir. Bu bölümde bu sorunun giderilmesi konusu incelenecektir.

1- Şekil 3.a-b'de verilen diyagramlar için paralel dirençler söz konusudur. İndirgenmiş devre Şekil 3.c-d'deki gibidir.



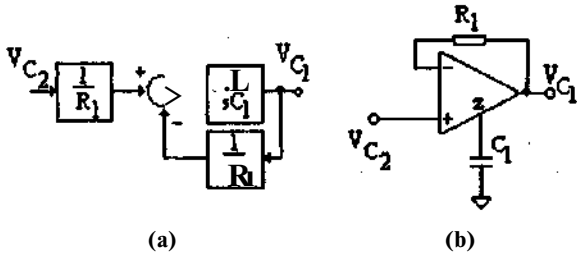
Şekil 3. (a),(b) Paralel dirençler için işaret akış grafi
(c) (a)'daki durum için indirgenmiş devre
(d) (b)'deki durum için indirgenmiş devre

2- Kapasiteye paralel gelen bir direnç durumu için indirgenmiş CFOA devresi Şekil 4.a-b'de verilmiştir.



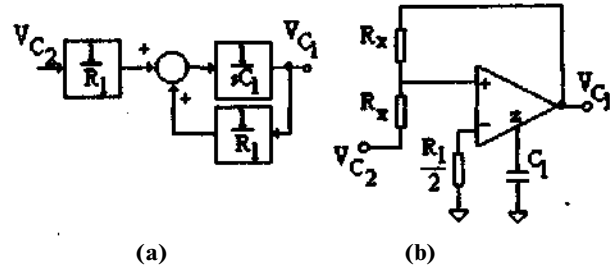
Şekil 4. (a) C/R için işaret akış grafi
(b) (a) için CFOA devresi

3-Akımın " $V_1 - V_{c2}$ " fark gerilimine bağlı olduğu durumlarda da indirgeme yapılabilir. Bu durum Şekil 5'de verilmiştir.



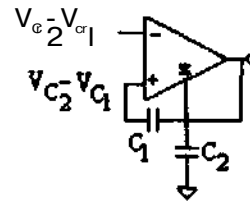
Şekil 5. (a) " $V_1 - V_{c2}$ " için işaret akış grafi
(b) (a) için CFOA devresi

4-tst. akış dyg.'nda " $V_{c1} + V_{c2}$ " toplam geriliminin görünümü ve buna ilişkin CFOA devresi Şekil 6.'da verilmiştir.



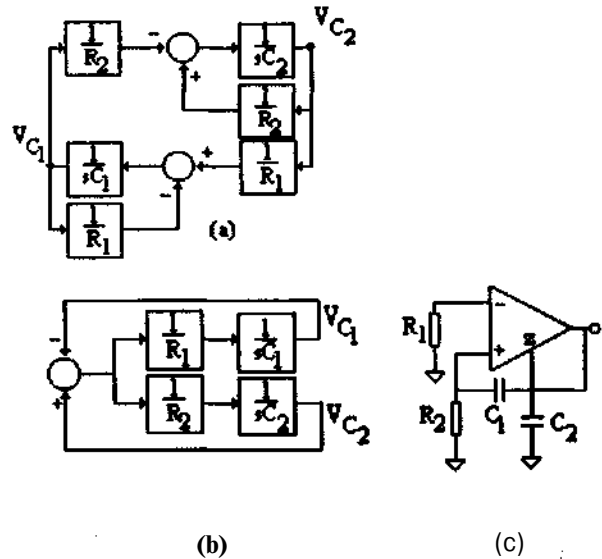
Şekil 6. (a) " $V_{c1} + V_{c2}$ " için işaret akış grafi
(b) (a) için CFOA devresi

5-İşaret akış diyagramından CFOA devresine geçiş aşamasında her C elemanı için bir CFOA elemanı kullanılır. Yukarıda verilen 4 indirgeme kuralı direnç elemanları ile ilgilidir. Bu kurullarla elde edilecek ikinci dereceden bir CFOA osilatörü için minimum iki CFOA elemanı kullanmak gereklidir. Bu bölümde C elemanları ile ilgili indirgeme kuralı tartışılacaktır. İki C elemanı ve bir CFOA ile elde edilen bir CFOA topolojisi Şekil 7.'de verilmiştir.



Şekil 7. iki C elemanı ile CFOA topolojisi

Bu topolojinin işaret akış grafi görünüşü, bu yapının indirgenmesi ve yapının fiziksel CFOA gerçekleştirilmesi Şekil 8.'dedir.



Şekil 8. (a) Şekil 7'deki yapının işaret akış grafi
(b) (a)'daki yapı için indirgenmiş diyagram
(c) (b)'ye ilişkin CFOA devresi

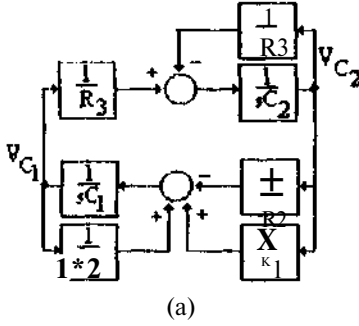
3. YÖNTEM ÜZERİNDE BİR UYGULAMA

(9) bağıntısında $R_j=R_k=R_j$ $R_p R_2$ $R_k=R_1$ $C_j=C_2$ $C_1 C_2$ olarak seçelim[7]. Elde edeceğimiz osilatörün frekansı R_1 , osilasyon koşulu R_2 dirençleri ile bağımsız kontrol edilebilir olacaktır. Denklemle ilişkin ay durum parametreleri (10) denklemi yardımıyla çekilerek $a_{11}=1/C_1 R_2$, $a_{12}=1/C_1(R_1 R_2)$, $a_{21}=1/C_2 R_2$ ve $a_{22}=1/C_2 R_1$ olarak bulunur. Bu parametreler yardımıyla ay durum denklemleri aşağıdaki gibi elde edilebilir.

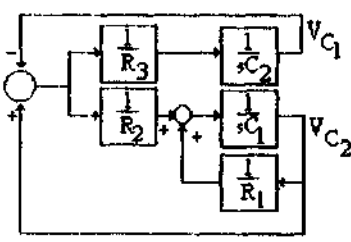
$$V_{c1} = \frac{1}{s.C_1} \left(-\frac{V_{c1}}{R_2} - \frac{V_{c2}}{R_2} + \frac{V_{c2}}{R_1} \right)$$

$$V_{c2} = \frac{1}{s.C_2} \left(\frac{V_{c1}}{R_1} - \frac{V_{c2}}{R_1} \right)$$

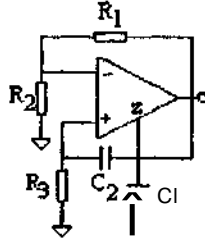
Bu parametrelere ilişkin işaret akış diyagramı ve indirgenmiş diyagram Şekil 9'da verilmiştir.



(a)



(b)



(c)

Şekil 9. (a) Seçilen KD'nin için işaret akış grafi
(b) (a)'daki yapı için indirgenmiş diyagram
(c) (b)'ye ilişkin CFOA devresi

4. SONUÇ

(4) denklemi TF'in ay durum değişkenlerine bağlı ifadesidir. $H(s)$ 'i gerçekleyen CFOA devresi bulunurken ilk adımda yine payda "KD" polinomu kullanılarak ay parametreleri elde edilir ve buna ait ay durum denklemleri yazılır. B, C ve D matrislerinin parametrelerini bulmak için pay polinomundan "ileri kazanç fonksiyonundan" yararlanılır. Bu ifade: $b_1 C_1 s - b_1 C_2 a_{22} b_1 c_2 a_{11} + d$ ile verilebilir. Yukarıda verilen ifade tek giriş tek çıkışlı bir devre için yazılmıştır, n girişli bir devre için B ve D matrisleri $n \times 2$ boyutlu n çıkışlı bir devre için C matrisi $2 \times n$ boyutlu olur. İlk adımda ay parametreleri bulunmuştur. Pay polinomu yardımıyla diğer parametrelerde bulunur. (1) ve (2)

denklemleri yardımıyla düğüm denklemleri elde edilir. İşaret akış diyagramı çizilir ve yine iVCCS'ler kullanılarak işaret akış diyagramının CFOA gerçekleştirilmesi bulunabilir. Bölüm 2.4'de verilen indirgeme kuralları bu aşamada da kullanılabilir.

C matrisi durumlarla çıkış arasındaki ilişkiyi gösterir. Çıkış olarak CFOA elemanının çıkış düğümü seçilir ve kapasite CFOA elemanının Z düğümüne bağlanırsa C matrisinin elemanları 1 ya da 0 değerini alacaktır. Bu da B ve D matris elemanlarının bulunmasında büyük kolaylık sağlayacaktır. Yöntemin en kritik aşaması $H(s)$ 'in seçimidir. Osilatör devreleri için KD'nin incelemesi bu çalışmada verilmektedir. Ancak $H(s)$ gerçekleştirirken ne tür bir devre üzerinde çalışılıyorsa, o türe ait TF incelemesi yerinde olur. Örneğin bir filtre devresi için yine filtreye ait KD incelemesi, ileri kazanç fonksiyonu incelemesi yapılarak transfer fonksiyonu parametreleri bu ön inceleme yardımıyla seçilmelidir.

Bu çalışmada verilen sistematik sentez yöntemi CFOA elemanları üzerine kuruludur. İşaret akış diyagramından fiziksel CFOA devresine geçiş adımına kadar CFOA elemanının herhangi bir özelliği kullanılmamıştır. Verilen yöntem bir başka elektronik yapı taşıma da uygulanabilir. Fiziksel devreye geçiş aşamasında, işaret akış diyagramında görülen blokların, kullandığımız yapı taşı ile nasıl gerçekleştirilebileceğini bulmak yöntemin uygulanabilirliği açısından yeterlidir. Ayrıca kullandığımız yeni yapı taşının özelliklerine bağlı olarak eleman sayısında indirgeme kuralları çıkarılabilir.

5. KAYNAKÇA

- [1] J.C. Ima S., Martinez P. A., Carlosena A. "Current feedback amplifiers based sinusoidal oscillators" *IEEE Transactions on Circuits and Systems* Vol.41, No.12, pp.906-908, 1994
- [2] Abuelma'atti M. T., Al-Shahrani S. M. "New CFOA-based sinusoidal oscillators" *INT. J. Electronics*, Vol.82, No.1, pp.27-32, 1997
- [3] Liu S.I., Shih C. S., Wu D.S. "Sinusoidal oscillators with single element Control using a current feedback amplifier" *INT. J. Electronics*, Vol.77, No.6, pp.1007-1013, 1994
- [4] Abuelma'atti Muhammad Taher, Al-Shahrani Sa'ad Muhammad "A Novel low-count single-element-controlled sinusoidal oscillator using the CFOA pole" *INT. J. Electronics* Vol.80, No.6, pp.747-752, 1996
- [5] Senani R., Singh V. K. "Novel single - resistance - controlled - oscillator configuration using current feedback amplifiers" *IEEE Transactions on Circuits and Systems* Vol.43, No.8, pp.698-700, 1996
- [6] Senani R., Gupta S.S. "Synthesis of single resistance controlled oscillators using CFOA:simple state-variable approach" *IEE Proc.-Circuits Devices Syst.* Vol.144, No.2, pp.104-106. 1997
- [7] Martinez P. A., Celma S., Justo S. "Designing sinusoidal oscillators with current feedback amplifiers" *INT. J. Electronics* Vol.80, No.5, pp. 637-646, 1996

AKIM FARKI ALAN TAMPON DEVRELİ KUVVETLENDİRİCİ (CDBA) KULLANARAK SİNÜSOİDAL OSİLATÖRLEFİN GERÇEKLENMESİ

¹Sadri Özcan

¹Ali Toker

¹Cevdet Acar

¹Hakan Kuntman

²Oğuzhan Çiçekođlu

¹İstanbul Teknik Üniversitesi, Elektrik-Elektronik Fakültesi
Elektronik ve haberleşme Mühendisliđi Bölümü

80626, Maslak, İstanbul

e-mail: sozcan@ehb.itu.edu.tr, alitoker@ehb.itu.edu.tr, acar@ehb.itu.edu.tr, kuntman@ehb.itu.edu.tr

²Boğaziçi Üniversitesi, M.Y.O. Elektronik Prog., 80815 Bebek-İstanbul
e-mail: cicekoglu@boun.edu.tr

ABSTRACT

The basic aim of this paper is to present several of CDBA-based oscillator topologies achieving noninverting control of oscillation condition and oscillation frequency with a reduced number of components. Their frequency can be adjusted by a single resistor R_f . Furthermore this single resistor is grounded which is important from the integration point of view. Taking these considerations into account they are very suitable for voltage-controlled oscillator (VCO) implementation.

1. GİRİŞ

Osilatörler ve filtreler gibi temel devrelerin gerçekleştirilmesi amacıyla yapılan devre tasarımı ve devre topolojisi üretimi elektronik mühendisliğinde önemli bir uygulama alanıdır. Son yirmi yıl zarfında, işlemsel kuvvetlendiriciler, tasarımda ve topoloji üretiminde baskın rol oynamışlardır ve literatürde bu alanda oldukça fazla sayıda çeşitli devre örnekleri üzerinde yayınlar yapılarak, tasarım mühendisine seçim olanağı sunulmuştur.

Son on yıl içinde ve özellikle geçen yıllarda ortaya çıkan faz çevirmeyen ve faz çeviren ikinci kuşak akım taşıyıcıları (CCII+ ve CCII-), akım geribeslemeli işlemsel kuvvetlendiriciler (CFOA) [1-2] gibi yeni aktif yapı blokları, daha büyük bant genişliğine ve daha büyük çıkış genliklerine sahip olmalarından ötürü oldukça büyük ilgi toplamışlardır. Bu devrelerin yanı sıra, yine son yıllarda elektronik olarak kontrol edilen akım taşıyıcısı (ECCII), farksal gerilim akım taşıyıcıları (DVCC), farksal fark alan akım taşıyıcısı (DDCC), üçüncü kuşak akım taşıyıcısı (CCII), dört uçlu yüzen nullor (FTFN) gibi devre blokları da çıkan yayınlar arasındadır.

Sinüsoidal osilatörler, enstrümantasyonda, haberleşmede ve işaret işleme uygulamalarında önemli rol oynarlar. OTA, CCII, D0-OTA, FTFN gibi değişik yapı elemanları ile oluşturulan sinüsoidal osilatörler, halen kullanılan işlemsel kuvvetlendirici-tabanlı osilatörlerle karşılaştırıldığında, akım modlu yapıların daha büyük bant genişliği, daha az güç tüketimi vs. gibi üstünlükleri dikkate alındığında, CMOS teknolojisi ile tamamen tümelştirmeye yatkın olmalarının yanı sıra, yukarıda belirtilen üstünlüklerinden dolayı ilgi odağı haline gelmişlerdir.

Günümüzde yapılan araştırmalar, osilatörlerde iki elemanla ayar yapma zorunluluğunun doğurduğu birbirini etkileme (tracking) sakıncasını gidermek için, bir tek elemanla frekans kontrolü sağlayan devreler üzerinde yoğunlaşmaktadır.

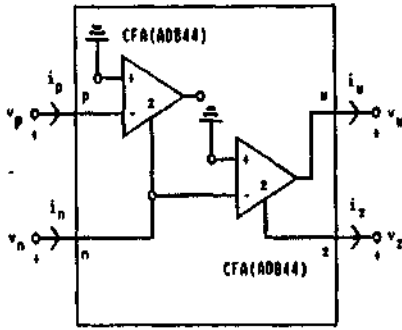
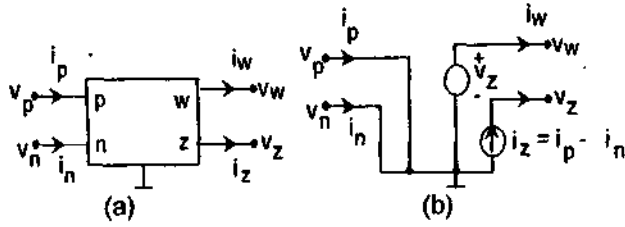
Yakın geçmişte, Acar ve Özoguz tarafından devre sentezinde yeni imkanlar aramak ve devre yapısında kullanılan eleman sayısını daha da azaltmak için yapılan bir çalışmada CDBA olarak isimlendirilen yeni bir aktif yapı elemanı tanımlanmıştır. CDBA sembolü, İngilizce olarak "Current Differencing Buffered Amplifier" kelimelerinin baş harflerinden oluşmuştur ve bu nedenle "Akım Farkı Alan Tampon Devrelili Kuvvetlendirici" olarak anılabilir [9-10].

Bu çalışmanın esas amacı, CDBA ile oluşturulan yeni osilatör topolojileri sunmaktır. Az elemanla gerçekleştirilen bu osilatörlerde b osilasyon şartı ile ω_o osilasyon frekansı birbirlerini etkilemeden ayarlanabilmektedirler.

7. AKİM FARKI ALAN TAMPON DEVRELİ KUVVETLENDİRİCİ

Şekil 1a da CDDBA devresinin sembolü görülmektedir. Burada p ve n giriş uçları, w ve z ise çıkış uçlarıdır. CDDBA'nın eşdeğer devresi Şekil 1b de verilmiştir. Akım farkını alan tampon devrelili kuvvetlendirici (1) matrisi vasıtasıyla karakterize edilebilir[9.10].

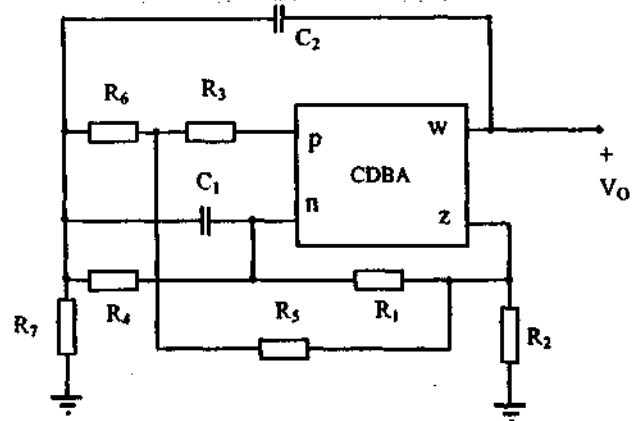
$$\begin{pmatrix} i_z \\ v_w \\ v_p \\ v_n \\ v_n \end{pmatrix} = \begin{pmatrix} 0 & 0 & 1 & -\mathbf{1} \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} v_i \\ K \\ i_p \\ i_n \end{pmatrix} \quad (1)$$



c)

Şekil 1. a) CDDBA'nın devre sembolü b) CDDBA'nın eşdeğer devresi c) CDDBA'nın CFOA larla gerçekleştirilmesi

Yukarıda (1) matrisi ile yapılan tanıma ilişkin Şekil 1b deki eşdeğer devreye göre, z-ucundan akan akım, p ve n uçlarından içeriye doğru akan akımların farkını vermektedir, z-ucuna akım çıkışı ucu denilmektedir, p ve n uçları, sırasıyla, faz döndürmeyen ve faz döndüren giriş uçlarıdır. Bundan başka, w-ucunun gerilimi, z-ucunun gerilimini izlemektedir, bu yüzden de w-ucuna gerilim çıkışı ucu denmektedir. Burada, p ve n giriş uçlarının toprak potansiyelinde olduğunu vurgulamak gerekir. Şekil 1c de ise CDDBA'nın akım geribeslemeli OP-AMP lar cinsinden eşdeğeri görülmektedir.



Şekil 2. Önerilen osilatör devrelerinin genel topolojisi

Şekil 2 deki devre yapısında pasif elemanlar uygun biçimde seçilerek bahis konusu osilatörler elde edilmektedir. Bu seçimler ve sonucunda ortaya çıkan osilasyon koşulu ve osilasyon frekansı ilişkileri Tablo 1 de verilmiştir

Tablo 1. Önerilen devrelere ilişkin osilasyon şartı ve osilasyon frekansı

Topoloji	osilasyon şartı	osilasyon frekansı
Topoloji 1 $G_4 = 0, G_5 = 0, G_2 = 0$	$\frac{C_2}{C_1} = \frac{2G_5}{G_3}$	$\omega_o^2 = \frac{G_6 G_1}{C_1 C_2 (G_3 + G_5 + G_6)}$
Topoloji 2: $G_6 = \infty, G_5 = 0$	$\frac{C_1}{C_2} = \frac{G_4}{G_2} - 1$	$\omega_o^2 = \frac{G_1 G_2 + G_1 G_3 + G_1 G_4}{C_1 C_2}$
Topoloji 3: $G_6 = \infty, G_5 = 0, G_4 = 0$	$\frac{C_1}{C_2} = \frac{G_2}{2G_3 + G_2} - 1$	$\omega_o^2 = \frac{(G_3 + G_7)(2G_1 + G_2)}{C_1 C_2}$

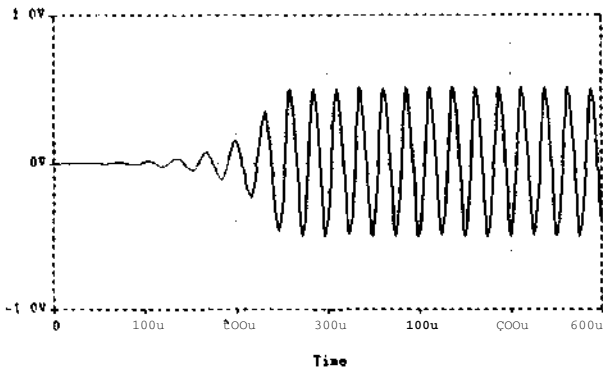
3. ÖNERİLEN YENİ CDDBA-ELEMANLI OSİLATÖR DEVRELERİ

Bu çalışmada, üç tane CDDBA-tabanlı osilatör devresi verilmiştir. Bunların hepsi bir ucu toprakta olan tek bir dirençle kontrol edilmektedir (SROC : Single resistance controlled oscillator). Devreler, bilgisayar destekli sistematik devre üretme yöntemi ile ortaya çıkarılmıştır.

Osilatör devrelerinin genel biçimi Şekil 2 de gösterilmiştir. Burada bir daha vurgulamak gerekir ki; osilasyon şartına etki etmeden, gösterilen osilatörlerin hepsinin osilasyon frekansı bir ucu topraklı R_7 direnci ile ayarlanabilmektedir.

4. SİMÜLASYON SONUÇLARI VE TARTIŞMA

Önerilen topolojiler SPICE simülasyon programı ile simüle edilmişler ve deneysel olarak AD844 (Analog Device) tümdevreleri ile test edilmişlerdir. Besleme gerilimi $V_{Dn}=12V$ ve $V_{Ss}=-12V$ olarak uygulanmıştır. Osilatör devreleri, Şekil 1c de görüldüğü gibi, piyasada bulunan Analog Devices firmasının CFA AD844 entegre devreleri kullanılarak kurulmuşlardır. Birinci tip topoloji için, pasif elemanların değerleri $C_1=C_2=2nF$, $R_3=1k\Omega$, $R_4=1k\Omega$, $R_5=2k\Omega$ ve $R_7=1k\Omega$ olarak seçilmişlerdir ki; teorik olarak bu değerlerle osilasyon frekansı 35kHz bulunmuştur. Deneysel çalışmada osilasyon şartını sağlamak için R_5 in değeri $2k\Omega$ dan $2.4k\Omega$ a kadar arttırmak gerekmiştir. Simülasyon ve deney sonuçlarından osilasyon frekansı 32.5 kHz olarak elde edilmiştir ki; bu değer teorik sonuca oldukça yakındır. Seçilen örnek devrenin simülasyonu yapıldığında, çıkışa ilişkin dalga biçimi Şekil 3 te görülmektedir.



Şekil 3. Örnek olarak seçilen 1. osilatör devresine ilişkin olarak simülasyon yapıldığında çıkıştan elde edilen dalga biçimi

5. SONUÇ

Bu çalışmada, üç adet CDDBA-elemanlı osilatör devresi sunulmuştur. Akım modlu bir yapıda olan CDDBA, devre performansı açısından OP-AMP lara göre çok üstün olduğu için bu yapı bloğunu kullanan osilatörlerde nispeten oldukça yüksek frekanslara kadar çalışabilmektedirler. Mümkün olabilecek az elemanla yapılan bu tasarımlarda b osilasyon

şartı, don osilasyon frekansından etkilenmeden ayarlanabilmektedir, önerilen topolojilerin başarıları SPICE simülasyon programı ile denenmiştir. Önerilen devrelerden elde edilen temel üstünlük, w -ucundan düşük çıkış dirençli işaret alınabilmesidir. Önerilen topolojiler az sayıda pasif elemanlarla, yani 2C-4R tarzında gerçekleştirilmiştir. Bu devrenin frekansları sadece R_7 direnci ile ayarlanabilmektedir. Bunun yanı sıra, bu dirençlerin birer uçlarının toprakta olması, tümdevre yapımına uygunlukları bakımından önem taşımaktadır. Bütün bu sayılan üstünlükler dikkate alındığında, bu devreler, gerilim kontrollü osilatör (VCO) yapımında (R_7 direnci ile JFET yer değiştirilirse) oldukça elverişli olmaktadır. Bundan dolayı, elde edilen bu devrelerin devre tasarımcısına yeni olanaklar sağlayacağı ortadadır.

6. KAYNAKLAR

- [1] Cheng M. C. H., Toumazou C., "3V MOS Current Conveyor Cell for VLSI Technology," *Electronics Letters*, Vol 29, Iss 3, pp 317-318, 1993
- [2] Analog Devices Inc. Data Sheet, AD844 Current Feedback Op-Amp
- [3] Surakampontorn W., Thitimajshima P., Integrable "Electronically Tunable Current Conveyors," *IEE Proceedings Pt.G*, vol. 135, Iss 2, pp 71-77, 1988
- [4] Ehvan H. O., Soliman A. M., "Novel CMOS Differential Voltage Current Conveyor and its Applications," *IEE Proceedings Pt.G*, vol. 144, Iss 3, pp 195-200, 1997
- [5] Chiu W., Liu S. I., Tsao H. W., Chen J. J., "CMOS Differential Difference Current Conveyors and their Applications," *IEE Proceedings Pt.G*, vol. 143, Iss 2, pp 91-96, 1996
- [6] Fabre A., "3rd-Generation Current Conveyor - A New Helpful Active Element," *Electronic Letters*, Vol 31, Iss 5, pp 338-339, 1995
- [7] Huijsing, J.H. and De Korte J., "Monolithic nullor: A universal active element," *IEEE J. Solid-State Circuits*, Vol. Sc-12, pp 50-64, 1997.
- [8] Kuntman, H. H., Özpınar, A., "On the realization of DO-OTA-C oscillators," *Microelectronics Journal*, Vol.29, No. 12, pp.991-997, 1998.
- [9] Acar, C., Özoğuz, S.: "A new versatile building block: current differencing buffered amplifier suitable for analog signal processing filters," *Microelectronics Journal*, Vol. 7, pp.157-160, 1999.
- [10] Özoğuz, S., Toker A. and Acar, C., "Current-mode continuous time fully integrated universal filters," *Electronics Letters*, Vol.35, No.2, pp97-98, 1999.
- [11] Çiçekoğlu, O., Kuntman H. H., "Circuit design techniques: AD-HOC method or systematic generation methods," *Proc. of the 10th International Conference on Microelectronics*, (ICM'98), pp.187-190, December 14-16, Monastir, Tunisia, 1998.

ALÇAK GEÇİREN PROTOTİP FİLTREDEN DİĞER TİPLERDEKİ FİLTRE TRANSFER FONKSİYONU KATSAYILARININ ELDESİ

Serdar E. HAMAMCI, Muhammet KOKSAL
İnönü Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, 44069 MALATYA
e-mail: slhamamci@inotni.edu.tr

ABSTRACT

Approximation methods used in filter design are originally aimed to obtain a prototype low pass filter. Then proper frequency transformations are used to obtain the parameters of the actual filter. Although these transformations are fairly simple to obtain the values of the components replaced by the ones in the prototype. They are not always convenient for the computation of the actual transfer function from that of the prototype: this inconvenience creates problems especially for the case of band pass and band reject filters. In this work, simpler and hence more useful formulae are presented for the evaluation of the coefficients of the transfer function of the actual filter from the coefficients of the low pass prototype

1. GİRİŞ

İyi bilinmektedir ki, alçak geçiren prototip bir filtrenin transfer fonksiyonu

$$H_p(s) = H_0 \frac{1}{\sum_{i=0}^n b_i s^i} \quad (D)$$

olarak ifade edilir. Pratikte istenen gerçek transfer fonksiyonları ise aşağıdaki gibi verilir:

1. Denormalize alçak geçiren filtre için

$$H_L(p) = H_0 \frac{1}{\sum_{i=0}^n a_i p^i} \quad (2)$$

2. Yüksek geçiren filtre için

$$H_H(p) = H_0 \frac{p^n}{\sum_{i=0}^n a_i p^i} \quad (3)$$

3. Band geçiren filtre için

$$H_{BP}(p) = H_0 \frac{p^n}{\sum_{i=0}^n a_i p^i} \quad (4)$$

4. Band durduran filtre için

$$H_{BS}(p) = H_0 \frac{\sum_{i=0}^{2n} g_i p^i}{\sum_{i=0}^{2n} a_i p^i} \quad (5)$$

Dönüşüm işlemi yardımıyla Eşitlik 1'deki b_i katsayılarından yola çıkılarak Eşitlik 2.3.4 ve 5'teki a_i katsayıları (band durduran filtre için ayrıca a_0 katsayıları) elde edilir. Alçak geçiren prototip filtreden alçak geçiren ve yüksek geçiren filtreye dönüşüm işlemi fazla bir zorlukla karşılaşılmaksızın kolayca elde edilebilmektedir. Ancak band geçiren ve band durduran filtrelere dönüşüm işlemi daha zor olduğu için daha pratik formülasyonlar verilebilir. Bu maksat için Alajianan [1] ayrık fourier dönüşümünü kullanırken, Schaumann [2], Dycr [3] ve Dutta Roy [4] ise açık ifadeler önermişlerdir. Ancak bu çalışmalarda sadece band geçiren filtre transfer fonksiyonu katsayıları için önerilerde bulunulmuş ve bu dönüşüm için denormalizasyon frekansı ve filtrenin de kazancı gibi özellikler göz önünde bulundurulmamıştır. Bu çalışmada ise Dutta Roy'ün çalışmasından hareketle bütün bu özellikleri içine alan dönüşüm formülleri ayrıntılı olarak verilecektir.

2. DÖNÜŞÜM İŞLEMİ İÇİN PRATİK FORMÜLASYONLAR:

Herhangi bir yaklaşıklık metodu kullanılarak elde edilen alçak geçiren prototip bir filtrenin transfer fonksiyonundan istenen tipteki gerçek transfer fonksiyonunun elde edilmesi özellikle (filtrenin derecesi büyüdükçe oldukça zorlaşmaktadır. Aynı zamanda bu tür işlemler artık tamamı ile bilgisayarla yapıldığı için programlama açısından daha basit ve açık formülasyonlar verilecektir.

2.1. Alçak Geçiren Filtreden Alçak Geçiren Filtreye Dönüşüm

Alçak geçiren prototip filtrenin transfer fonksiyonundan alçak geçiren denormalize transfer fonksiyonunun elde edilmesi için yapılacak olan dönüşüm

$$s = \frac{p}{X} \quad (6)$$

şeklinde verilir. Burada; gerçek frekans

$$X = \begin{cases} w_c & ; \text{Buttenth} \\ w_p & ; \text{'hehsyev. Eliptik} \\ l \cdot r_0 & ; \text{Bessel} \end{cases} \quad (7)$$

olarak ifade edilirse Eşitlik 2'deki //ve a, katsayıları

$$H_n = x^n H \quad (8)$$

$$a_i = b x^{n-i} \quad i=0,1,\dots,n; \quad (9)$$

olarak bulunur.

2.2. Alçak Geçiren Filtreden Yüksek Geçiren Filtreye Dönüşüm

Alçak geçiren prototip filtrenin transfer fonksiyonundan yüksek geçiren filtrenin transfer fonksiyonunun elde edilmesi için yapılacak olan dönüşüm

$$s = \frac{N}{P} \quad (10)$$

şeklinde verilir. Burada gerçek frekans

$$X = \begin{cases} w_p & w_c & ; \text{Ruttenth} \\ w_p & & ; \text{'hehsyev, Eliptik} \\ l \cdot r_0 & & ; \text{Bessel} \end{cases} \quad (11)$$

olarak ifade edilirse Eşitlik 10'deki //ve a, katsayıları

$$H_n = H \quad (12)$$

$$a_i = b x^{n-i} \quad i=0,1,\dots,n \quad (13)$$

olarak bulunur.

2.3. Alçak Geçiren Filtreden Band Geçiren Filtreye Dönüşüm

Alçak geçiren prototip filtrenin transfer fonksiyonundan band geçiren filtreye dönüşüm için Dutta Roy açık bir formülasyon vermiştir. Buna göre w_0 merkez frekansı ve W band genişliği olmak üzere, band geçiren filtrenin transfer fonksiyonu katsayıları (a_i'ler) aşağıdaki denklemlerin sırasıyla kullanılmasıyla bulunur:

$$d_i = b_i \left(\frac{w_0}{W} \right)^i \quad i=0,1,\dots,n, \quad (14)$$

$$\{C\} = \{F\} \{D\} \quad (15)$$

$$\left. \begin{aligned} a_i &= w_0^i \Gamma_i \\ a_{2n-i} &= w_0^{-n+i} c_i \end{aligned} \right\} \quad i=0,1,\dots,n. \quad (16)$$

Burada $\{C\} = [c_0 \ c_1 \ \dots \ c_n]$, $\{D\} = [d_0 \ \dots \ d_n]$ dir. $\{F\}$ ise $(n \times n)$ bir kare matris olup [4]. matrisin eleman değerleri EK-1 kısmında Eşitlik 17 olarak verilmiştir. Dutta Roy bu işlemleri yaparken yaklaşıklık metodları için denormalizasyon işlemindeki farklılıkları göz önüne almamıştır. Bu farklılıklar göz önüne alınarak yapılacak dönüşüm için

$$s = \frac{p^2 + w_0^2}{Xp} \quad (18)$$

kullanılır ve

$$X = \begin{cases} w_c & ; \text{Buttenth} \\ w_p & ; \text{'hehsyev. Eliptik} \\ 2 \cdot r_0 & ; \text{Bessel} \end{cases} \quad (19)$$

tanımlanırsa

$$y_i = y_{i-1} \quad i=0,1,\dots,n \quad (20)$$

$$\{C\} = \{F\} \{D\} \quad (21)$$

olur. F matrisinin elemanları

$$F_{ij} = \begin{cases} 0 & ; i < j \\ 1 & ; i = j \\ 0 & ; (i+j) \text{ tek} \\ \frac{d_i d_j}{\prod_{k=j}^{i-1} (n-k)} & ; (i+j) \text{ çift} \end{cases} \quad (22)$$

şeklinde kolayca tayin edilebilir. Bundan

$$\left. \begin{aligned} a_i &= X^n w_0^{n-i} c_i \\ a_{2n-i} &= X^n w_0^{-n+i} c_i \end{aligned} \right\} \quad i=0,1,\dots,n. \quad (23)$$

ve

$$H_c = x^n H \quad (24)$$

elde edilir.

2.4. Alçak Geçiren Filtreden Band Durduran Filtreye Dönüşüm

Alçak geçiren prototip filtrenin transfer fonksiyonundan band durdurucu filtrenin transfer fonksiyonunu elde etmek için

$$s = \frac{Xp}{p^2 + w_0^2} \quad (25)$$

dönüşümü kullanılır. Burada

$$N = \begin{cases} UV^{-1} & ; \text{Buttenvörth} \\ U & ; \text{Chelveyev. Eliptik} \\ \tau_0 w_0^2 & ; \text{Bessel [5]} \end{cases} \quad (26)$$

olarak ifade edilirse Eşitlik 5'teki //_k a, ve ,r, katsayıları

$$a_i = a_{n-i} \quad i = 0, 1, \dots, n \quad (27)$$

$$[C] = [F][D] \quad (28)$$

$$\left. \begin{aligned} a_i &= A \cdot r_i, \quad r_i \\ a_{2n-i} &= A^{-1} w_0^{-n+i} c_i \end{aligned} \right\} \quad i = 0, 1, \dots, n \quad (29)$$

$$g_i = \begin{cases} 0 & ; i \text{ tek} \\ \frac{1}{\sqrt{2}} \binom{n}{i} & ; i \text{ çift} \end{cases} \quad (30)$$

ve

denklemleri kullanılarak elde edilir. Burada [F] matrisinin elemanları Eşitlik 22'deki ile aynıdır.

3. SONUÇ

Verilen formülasyonlar ile istenilen yaklaşıklık metodu için filtre dönüşüm işlemi pratik bir şekilde yukarıda verilen ayrıntılar göz önüne alınarak yapılabilmektedir. Özellikle bilgisayarla programlama için bu formüller büyük kolaylık sağlamaktadır.

4. KAYNAKÇA

[1] Alajajian. C.J.. "Obtaining bandpass filter coefficients from lowpass prototypes". Proc. IEEE. vol. 74. pp. 1462-1464. Oct. 1986.

[2] Schaumann. R.. "Comment on 'Obtaining bandpass filter coefficients from lowpass prototypes'". Proc. IEEE. vol. 75. pp. 85.1-85.4. June 1987.

[3] Dyer. S.A.. "An algorithm for obtaining coefficients of bandpass functions from lowpass functions". Proc. IEEE. vol. 75. pp. 854-855. June 1987.

[4] Dutta Roy. S.C.. "Matrix formulation for the coefficients of a bandpass filter obtained by transformation of a low-pass prototype". Proc. IEEE Trans. On Circuits and Systems, vol. 15. pp. 48.1-48.4. April 1988.

[5] Hamamcı. S.E.. Elektrik Filtrelerinin bilgisayarla tasarımı.. Yüksek Lisans tezi. 1997. Elazığ.

[6] Hamamcı. S.E. ve Köksal. M.. "Bnd geçiren Bessel filtrelerin tasarımı için yeni bir yöntem". Elektrik-Elektronik-Bilgisayar Mühendisliği 7. Ulusal Kongresi .1997. Ankara.

EKİ

$$[F] = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ \binom{n}{1} & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & \binom{n-1}{1} & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ \binom{n}{2} & 0 & \binom{n-2}{1} & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & \binom{n-1}{2} & 0 & \binom{n-3}{1} & 0 & 1 & 0 & 0 & 0 \\ \binom{n}{3} & 0 & \binom{n-2}{2} & 0 & \binom{n-4}{1} & 0 & 1 & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & 0 \\ 0 & \binom{n-1}{2} & 0 & \binom{n-3}{2} & 0 & \binom{n-5}{2} & 0 & \dots & 1 \text{ n tek} \\ \binom{n}{2} & 0 & \binom{n-2}{2} & 0 & \binom{n-4}{2} & 0 & \binom{n-6}{2} & \dots & 1 \text{ çift} \end{bmatrix} \quad (17)$$

KOSİNÜS MODÜLELİ SÜZGEÇ DİZİSİNİN TASARLANMASI VE HIZLI YÖNTEMLERLE GERÇEKLEŞTİRİLMESİ

Kenan Büyükkatak* ve Tolga Çiloğlu**

*Hava Duracağı lojmanları 11/9 Etimesgut/ANKARA

** Elektrik ve Elektronik Mühendisliği Bölümü, ODTÜ, 06531, Ankara,
ciloglu@ed.eee.metu.edu.tr

Abstract:

An efficient implementation of filler bank systems, in which analysis filters are obtained by cosine modulation of a prololypc filler, is prescled in this paper. Such sysleus ar e known as cosine modulatedfiller bank systems (CMFI). The fast implementation is done vialast DCT algorithm. In order lo satisfy the perfect reconstriclion property, the prototype filler is implemented by two channel lattice slniclure. The latlice paranicters are oplimized lo have a sharp culoff frequency. This also makes it possible to split the input signals into sonie desired subbands.

Al the end of the paper sonie e.rperimental rcsidts are given and sonie disatssions are made.

1. Giriş

İletişim, konuşma işleme, görüntü işleme, anten sistemleri ve daha pek çok sahada geniş bir uygulama alanına sahip olan süzgeç dizilerinde, giriş işareti önce analiz süzgeçleri yardımıyla alt bantlara ayrılır. İşlem yükünün azaltılması için altbant işaretlerinde örnek seyreltilir ve istenen işlemler uygulanır. İşlenmiş işaretler aradeğerlemeden sonra sentez süzgeçlerinden geçirilir ve birleştirilir. Örnek seyreltme ve aradeğerleme işlemleri genlik bozulması (GB), evre bozulması (EB) ve örtüşme sorunlarına yol açar. Analiz ve sentez süzgeçlerinin uygun seçilmesiyle bu bozulmalar kısmen veya tamamen yok edilebilirler. Tamamen yok edilmesiyle sistemin tam geriçatma (TG) özelliğine snhip olduđu söylenir.

Süzgeç dizisinin kosinüs modüveli olması, analiz ve sentez süzgeçlerinin prototip bir süzgeçten türetiliyor olması tasarım maliyetini önemli ölçüde azaltır. Çünkü bu durumda M adet analiz süzgeç yerine sadece bir tek prototip süzgeç artı modülasyon düşünülür. Hızlı yöntemlerin elde edilmesi de bu modülasyonun bilinen hızlı yöntemlerle gerçekleştirilebilmesi ("fast DCT/DST") prensibi üzerine kın-uludur.

Bu bildiride kosinüs modüveli süzgeç dizileri ile ilgili iki konu ele alınmaktadır. Bunlar söz konusu yapıların gerçekleştirilmesinde işlem yükünün azaltılması (diğer bir deyişle çalışma hızının artırılması) ve prototip süzgecin tasarlanmastır. İkinci bölümde tüm sistemin çenel

özellikleri kısaca anımsatılmakta ve TG özelliğinin sağlanması için gereken koşul verilmektedir. Üçüncü bölümde hızlandırma için gereken adımlar ve ortaya çıkan yapı sunulmaktadır. Sonuçlar beşinci bölümde toparlanmaktadır.

2. TC Özelliğinin Elde Edilmesi

Örtüşme etkileri, işlenmiş işaretlerin aradeğerlemesi sonucu açığa çıkar ve bunlar ayrı ayn yok edilemez. Fakat sentez süzgeçleri, çıkışlarda oluşacak bu etkilerin ayn ayrı toplama sıfır olacak şekilde tasarlanırlar [1].

M kanallı bir süzgeç dizisi düşünıldüğünde girişle çıkış arasında;

$$\hat{x}(z) = \prod_{k=0}^{M-1} \mathbf{I}^r \mathbf{F}_k(z) \mathbf{H}_k(\mathbf{W}_M^r z) \mathbf{X}(\mathbf{W}_M^r z) \quad (1)$$
$$= \sum_{r=0}^{M-1} T_r(z) \mathbf{X}(\mathbf{W}_M^r z)$$

gibi bir bağıntı bulunabilir [6]. Burada $\mathbf{W}_M = e^{-2j\pi/M}$,

$$T_r(z) = \prod_{k=0}^{M-1} \mathbf{I}^r \mathbf{F}_k(z) \mathbf{U}_k(\mathbf{W}_M^r z) \quad (2)$$

Süzgeç dizisindeki örnek seyreltme ve aradeğerleme işlemi sonucu meydana gelen $\mathbf{X}(z\mathbf{W}^r)$ terimi, r'nci örtüşme terimidir. T_r de bu terimin kazancıdır. Dolayısıyla bu terimlerin yok edilebilmesi için

$$T_r(z) = 0, \quad r = 1, 2, \dots, M-1$$

$$T_0(z) = z^{-k_n}, \quad (k_n, \text{tamsayı})$$

gereklidir. Böylece sistem içinde meydana gelen örtüşme terimleri yok edilmiş olur. Bu durumda sisteme ait eşdeğer aktarım işlevi

$$T(z) = T_0(z) = \frac{1}{M} \sum_{k=0}^{M-1} M_k(z) F_k(z) \quad (3)$$

bulunur [1]. Aktarım işlevi T(z) tüm frekanslarda aynı geçirgenliğe ve doğrusal evre özelliğine sahip olacak şekilde tasarlandığında, TG özelliği elde edilmiş olur.

3. Hızlı Yöntemin Oluşturulması

Kosinüs modülleli süzgeç dizilerinde analiz ve sentez süzgeçleri

$$h_k(n) = 2p_0(n) \cos \left[(2k+1) \frac{\pi}{2M} \left(n - \frac{N-1}{2} \right) + \theta_k \right] \quad (4)$$

$$f_k(n) = 2p_0(n) \cos \left[(2k+1) \frac{\pi}{2M} \left(n - \frac{N-1}{2} \right) - \theta_k \right] \quad (5)$$

bağıntıları yardımıyla prototip bir süzgecin modülasyonu ile elde edilebilir [6]. Burada Po(z) doğrusal evre. FIR ve kesim frekansı $\pi/2M$ olan alçak geçiren bir süzgeçtir. Buradan analiz ile sentez süzgeçleri arasında

$$f_{ic}(n) H_{1k}(N-1-n) \quad (6)$$

veya

$$F_k(z) W^{(N-1)k} = F_{1k}(z) \quad (7)$$

gibi bir bağıntı bulunur. $\theta_k = (2k+1)\pi/4$ seçimi örtüşme etkisinin yok edilmesi için gerekli olup bu durumda sisteme ait aktarım işlevi:

$$T_0(z) = \frac{1}{M} \sum_{k=0}^{M-1} H_k(z) F_k(z) = \frac{z^{-(N-1)}}{M} \sum_{k=0}^{M-1} H_k(z) \tilde{F}_k(z)$$

$$T_0(e^{jw}) = \frac{e^{-jw(N-1)}}{M} \sum_{k=0}^{M-1} |H_k(e^{jw})|^2 \quad (8)$$

bulunur [11, 16]. Bu denklemden $T_0(z)$ 'nin doğrusal evre olduğu görülür. Dolayısıyla sistemimizde evre bozulması oluşmayacaktır. Ayrıca $T_0(z)$ 'nin tüm frekanslarda aynı geçirgenliğe sahip olması sağlanabildiğinde, yani:

$$\frac{1}{M} \sum_{k=0}^{M-1} |H_k(e^{jw})|^2 = 1 \quad 0 \leq w < \pi \quad (9)$$

sistemde genlik bozulması oluşmaz. Bu özellik TM (güç tamamlayıcı) özelliği olarak bilinir ve TG özelliği için bunun sağlanması gerekir. "Polyphase representation" [3] kavramı yardımıyla

kosinüs modülleli süzgeç dizileri şekil 2'deki gibi ifade edilebilir. Burada $G_n(z), G_1(z), \dots, G_{2M-1}(z)$ 'ler prototip süzgecin "polyphase" bileşenleridir. Şekil 1'de önce prototip süzgecin modülasyonu işlemi sonucu analiz süzgeçleri elde edilir. İkinci şekilde ise prototip süzgeç önce "polyphase" bileşenlerine ayrılır daha sonra bu bileşenler modülasyon matrisi ile çarpılarak süzgeç çıkışları oluşturulur. Bu iki yapı matematiksel olarak birbirine eşdeğerdir [1]. Şekil 2'deki T modülasyon matrisinin elemanları

$$t_{kn} = 2 \cos \left[\frac{\pi}{2} \left(k + 0.5 \right) \left(n - \frac{N-1}{2} \right) + \theta_k \right] \quad (10)$$

şekindedir. Dikkat edilirse buradaki t_{kn} katsayıları denklem (4) ve (5) deki $p_0(n)$ 'yi modüle eden katsayılardır. Süzgeç uzunluğunun N olması ve $N=2mM$ (m çift) koşulunun sağlanması durumunda T modülasyon matrisi

$$A_0 = V \bar{M} A_c C (I - J) \quad (10.a)$$

$$A_1 = -V \bar{M} A_c C (I + J) \quad (10.b)$$

olmak üzere DCT matrisleri cinsinden $[A_0, A_1]$ şeklinde ifade edilebilir [1]. Burada

$$[A_c]_{jk} = \cos(n(k+0.5)m) \quad (11)$$

olup C, elemanları

$$c_{kn} = \frac{1}{\sqrt{M}} \cos \left[\frac{\pi}{2} \left(k + 0.5 \right) \left(n + 0.5 \right) \right] \quad (12)$$

ile hesaplanan DCT matrisi, I birim matris, j ise ters köşegen değerleri 1 olan ve gerisi 0'lardan oluşan matristir.

Şekil 2'yi tekrar düşünecek olursak analiz süzgeç vektörü olarak

$$h(z) = [H_0(z) \dots H_{M-1}(z)]^T \quad (13)$$

$$e(z) = [1 \ z^{-1} \ \dots \ z^{-(M-1)}]^T \quad (14)$$

tanımlarsak,

$$H(z) = \begin{bmatrix} H_0(z) \\ \vdots \\ H_{M-1}(z) \end{bmatrix} = \begin{bmatrix} G_0(-z^{2M}) & 0 & \dots & 0 \\ 0 & G_1(-z^{2M}) & \dots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \dots & G_{2M-1}(-z^{2M}) \end{bmatrix} z^{-(2M-1)} \quad (15)$$

Ayrıca $g_i(z)$ 'ler köşegen matrisler olacak şekilde

$$\begin{aligned} [g_0(z)]_{kk} &= G_k(-z) \\ [g_1(z)]_{kk} &= G_{M+k}(-z) \end{aligned} \quad (16)$$

olarak tanımlanırsa;

$$h(z) = \frac{1}{\sqrt{M}} \sum_{k=0}^{M-1} c_k(z) \left[\frac{1}{2} (1 + (-1)^k) \right] \quad (17)$$

bulunur [1]. Bu durumda analiz bölümü şekil 3 deki gibi yeniden çizilebilir, sentez bölümü de benzer şekilde elde edilir.

Buradaki C, DCT matrisi olup, bu matris [2]'de anlatılan hızlı yöntemlerle gerçekleştirilmiştir. Bu yöntem DCT'nin DFT yoluyla ifade edilebilmesi prensibi üzerine kuruludur. Burada DFT yoluyla ifade edilen DCT, FFT teknikleri vasıtasıyla gerçekleştirilmiş, böylece daha hızlı bir modülasyon türü elde edilmiştir.

4. Deneysel Sonuçlar

Şekil T deki yapı, 140 Uzunluğunda rasgele bir giriş işaretini (şekil 4), M=8 kanal ve N=96 uzunluğundaki prototip bir süzgeç için C dilinde gerçekleştirilmiş ve şekil 5'deki çıkış işaretini elde edilmiştir. Şekil 3'de ifade edilen "polyphase" bileşenleri, iki kanallı "lattice" yapısıyla gerçekleştirilerek (9) koşulu yerine getirilmiş dolayısıyla TG özelliği sağlanmıştır, "polyphase" bileşenleri vasıtasıyla da prototip süzgecin katsayıları bulunmuştur.

Prototip süzgece ait "polyphase" bileşenlerinin iki kanallı "lattice" yapısıyla (17) gerçekleştirilmesi, [4] gereğince sistemin TG özelliğine sahip olabilmesi için yeter bir koşul olup bu yolla elde edilen prototip süzgecin alçak geçiren (dolayısıyla analiz süzgeçlerinin band geçiren) bir süzgeç özelliğini kazanabilmesi için "lattice" parametreleri en iyileme işlemine tabi tutulmuştur. En iyileme işlemi için

$$\bullet - \int_{-\pi}^{\pi} |H(e^{j\omega})|^2 d\omega$$

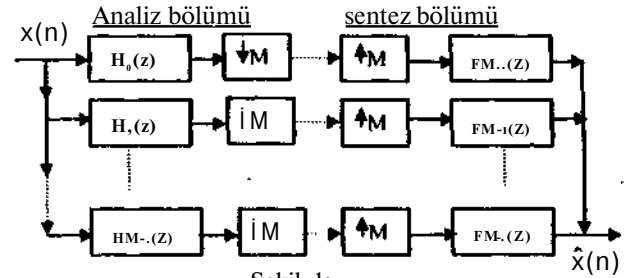
amaç işlevinin "minimize" edilmesi gerektiği [4]'de ifade edilmekle birlikte bu işlem için bir yaklaşımda bulunulmuş ve prototip süzgecin "fourier" dönüşümünün genliğinin integralini almak yerine, matlab'da (lattice parametreleri cinsinden ifade edilen) prototip'in katsayılarının 200 nokta FFT'si alınarak 35'inci noktadan 200'üncü noktaya kadar olan FFT örnek değerlerinin toplamının "minimize" edilmesi düşünülmüştür. "Minimizasyon" işlemi için de matlab 5.02'deki ([5]) kütüphaneden faydalanılmıştır. Bu işlem sonucunda alçak geçiren bir prototip süzgece sahip olmanın yanında «isteme, giriş işaretini istenen şekilde alt kuşaklara ayırabilme yeteneği kazandırılmıştır. En iyileme sonucu elde edilen prototip süzgeç karakteristiği şekil 6'da verilmiştir.

Şekil 1'de gösterilen sistem ile hızlı "DCT" yöntemi sonucu elde edilen sistemin çalışma hızları, 512 uzunluğunda matlab'da tasarlanan yeni bir prototip süzgeç için ve 6-JMB belleği olan, seleron 300A mikroişlemcili bilgisayarda denenmiş, çalışma süreleri tablo 1'de sunulmuştur.

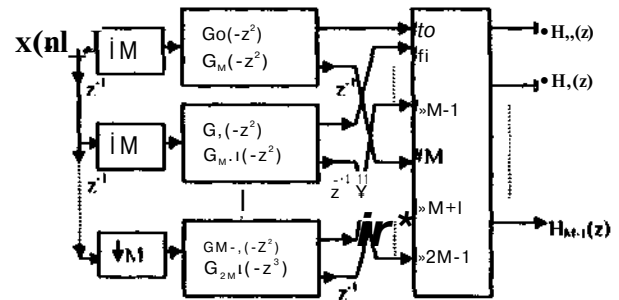
	Giriş işareti uzunluğu	prototip uzunluğu(N)	süre (sn)
ŞEKL 1 (kosinüs mod. Süzgeç dizisi)	71.113	512	50
ŞEKL 2 (hızlı DCT'li süzgeç dizisi)	71.113	512	4,2

5. Sonuç

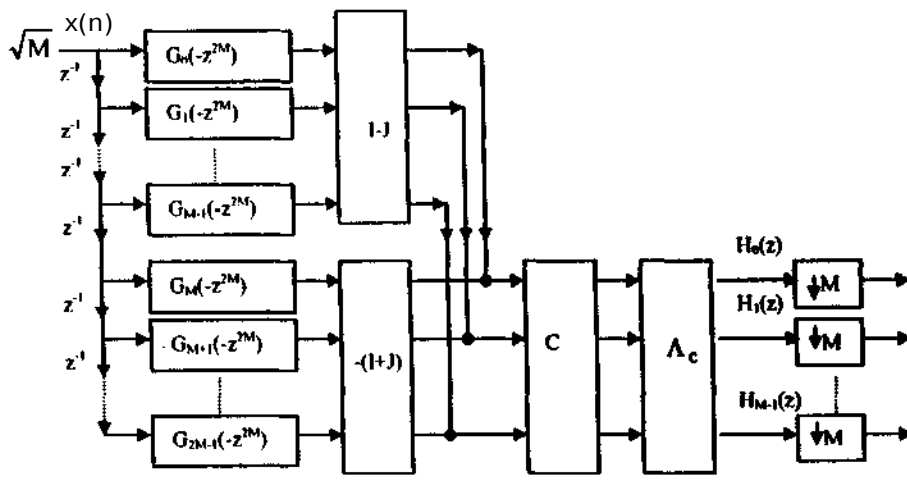
Bu makalede, süzgeç dizileri olarak bilinen ve uygulamada sıkça kullanılan sistemlerin hızlı DCT yöntemi vasıtasıyla daha etkin ve mühendislik uygulamalarına daha uygun bir hale dönüştürülmesi problemi ele alınmıştır. Bu problem analiz süzgeçlerinin tek bir prototip süzgecin modülasyonu sonucu elde edilmesi durumu için incelenmiş olup, sisteme ait aktarım işlevi elde edilmiş ve yukarıda bahsedilen bozulmaların yok edilmesi için bu aktarım işlevinin sağlanması gereken özelliklerden bahsedilmiş ve bu özellikler elde edilerek örtüşme etkisi ve EB yok edilmiş, prototip süzgeç iki kanallı lattice yapısıyla gerçekleştirilip en iyileme işlemine tabii tutularak da TG özelliği sağlanmıştır. En son olarak da her İki sistemin karşılaştırması yapılmış, hızlı DCT ile elde edilen sistemin diğerine oranla 12 kat daha hızlı çalıştığı gözlenmiştir. Verilen tablodan da anlaşılacağı üzere elde edilen sistemin 71113 örnekten oluşan giriş işaretini 4.2 sn. gibi çok kısa bir zaman aralığında ("real time" hızında) süzgeçleme işleminden geçirdiği gözlenmiştir.



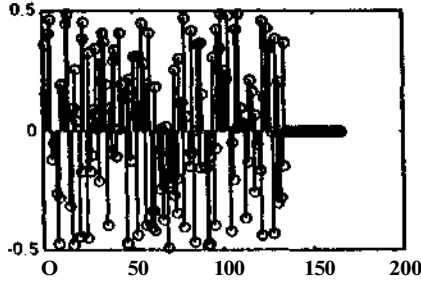
Şekil 1:



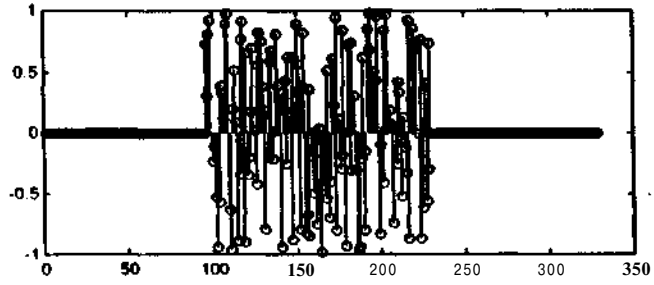
Şekil 2:



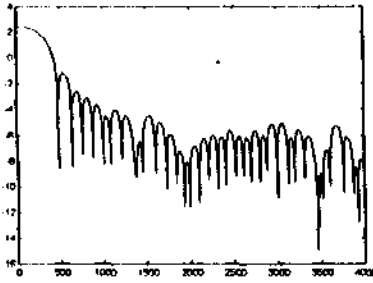
Şekil 3.



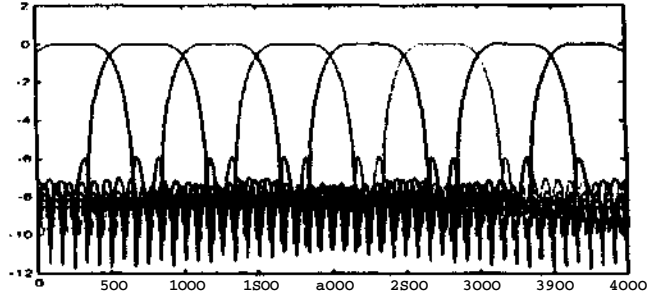
Şekil 4. Giriş işareti $x(n)$



Şekil 5. Çıkış işareti $\hat{x}(n)$



Şekil 6. Optimizasyon sonucu elde edilen analiz filtre cevabı



Şekil 7. Prototip 'in modülasyonu sonucu elde edilen prototip filtre ($M=8, N=96$) karakteristiği

6.Kaynakça

- [1] P. P. Vaidyanathan "Multirate systems and Filter banks", Prentice Hall, Inc., Englewood Cliffs, NJ, 1993., sayfa 188-388
- [2]. K.R. Rao and P.Yip "Discrete Cosine Transform , Algorithms, Advantages, Applications" Academic Press Inc. 1990.
- [3].P.P.Vaidyanathan" Multirate digital filters.filter banks,polyphase networks and appl.", sayfa 62
- [4]. R.David Koilpillai and P. P. Vaidyanathan "Cosine-Modulated FIR Filter banks satisfying PR", IEEE trans. On SP Vol. 40. No.4. April 1992., sayfa 773-777

- [5] NAG library "E04JAF", Matlab 5.02
- [6] Hua Xu, Wu-Sheng Lu, A. Antoniou "Efficient iterative design method for CMQMF banks" IEEE trans. On SP vol.44, no.7 July 1996, sayfa 1-2
- [7] P.P. Vaidyanathan "Passive cascaded-lattice structures for low-sensitivity FIR filter design, with appl. To filter banks", IEEE Trans. On Circuits and Sys. Vol. CAS-33. No.11 Nov. 1986, sayfa 1045-1054