

Tümdevrelerin Elektromanyetik Performansı için Pasif Devre Tasarımı

Passive Circuit Design for Integrated Circuits Electromagnetics Performance

Muhammed Emin BAŞAK, Ayten KUNTMAN

İstanbul Üniversitesi ,Mühendislik Fakültesi, Elektrik&Elektronik Müh., 34850, Avcılar, İstanbul, Türkiye

mebasak@istanbul.edu.tr, akuntman@istanbul.edu.tr

Özet

Bu bildiriye tümdevrelerin elektromanyetik iletim yayılımının modellenmesi yapılmıştır. Çalışmada* empedans ölçümü için devreler tasarlanmış ve baskı devreleri hazırlanmıştır. Devrelerin S parametreleri ölçümleri belirlenen frekans aralığında (10MHz-2GHz) yapıldıktan sonra S parametrelerinden Z parametrelerine dönüşüm yapılmış ve tümdevrenin besleme ucuna ait giriş empedansı bulunmuştur. Ayrıca test devresinin ölçümü yapılırken baskı devre üzerinde devrenin besleme ucu ile SMA konnektörü arasındaki yolun empedans etkisi nesne çıkarma "de-embedding" tekniği kullanılarak silinmiştir. Nesne çıkarma işlemi yapıldıktan sonra elde edilen empedans değerleri empedans-frekans eğrisi şeklinde gösterilmiştir. Bu eğrilerden ölçümü yapılan devrenin pasif elemanlı (R-L-C) modeli elde edilmiş ve ölçüm sonuçları ile karşılaştırılmıştır. Genetik algoritma kullanılarak en uygun R-L-C pasif elemanları elde edilmiştir.

Abstract

This paper deals with the modelling of electromagnetic conducted emissions of integrated circuits. In this study, circuits are designed and prepared printed circuit boards for impedance measurement. After measurements of S parameters of the circuits at the specified frequency range (10MHz-2GHz); Z parameter has been obtained from the S parameters and then the input impedance of the circuit's power supply pin has been obtained. In addition, when measuring the test circuit on a printed circuit impedance of the circuit, the path between power supply pin and the SMA connector has been deleted with the "de-embedding" technique. After deleted the effect of the path with de-embedding, the impedance values have shown as impedance-frequency characteristic. The passive circuit element (R-L-C) model has obtained from this curve, and results obtained are compared with the measurement result. The optimal R-L-C passive elements have been extracted with genetic algorithm.

*Bu çalışma İstanbul Üniversitesi Bilimsel Araştırma Projeleri Birimi tarafından desteklenmektedir. Proje No: 12813 ve Proje No: 13326.

1. Giriş

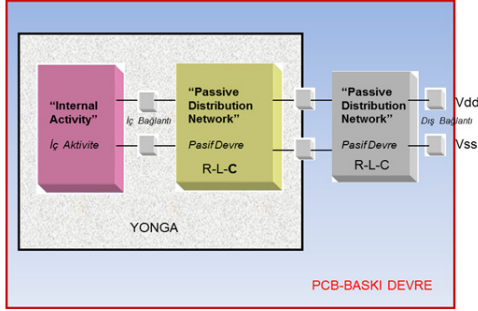
Yarıiletken teknolojisinde son yıllarda devam eden gelişmeler sonucunda bir yongada yüz milyonlarca transistör bulunmaktadır. Diğer yandan, günümüzde elektromanyetik çevrenin bozucu etkisinin artması sebebiyle donanımların istenen performansta çalışabilmesi gitgide daha da zorlaşmaktadır[1]. Elektronik sistemler için elektromanyetik girişimlerden (EMG) korunma, artan tümleştirme çalışmaları ile daha da karmaşık bir hal almakta, sistemlerdeki elektronik işlevlerin yerine getirilebilmesi için daha da önemli hale gelmektedir. Üretimden önce devrelerin elektromanyetik uyumluluğundan (EMU) emin olmak elektromanyetik uyum performansını tahmin etmek için gereklidir. Araştırmacılar tümdevrelerin EMU performansını iyileştirmek için ölçüm yöntemleri geliştirmekte, modeller belirlemekte ve tasarım tekniklerini geliştirmektedirler[2-4].

Bu çalışmada tümdevrelerin elektromanyetik iletim yayılımının modellenmesi yapılmıştır. Test için PIC16F628 mikrodenetleyicisi belirlenmiş ve ölçüm için uygun devre tasarımı yapılmıştır. Hazırlanan test devresinin ölçümü Network Analizör kullanılarak devreye herhangi bir gerilim uygulanmadan yapılmıştır. Daha sonra; test devresinin ölçümü yapılırken baskı devre üzerinde devrenin besleme ucu ile SMA konnektörü arasındaki yolun empedans etkisi bildirinin 2. bölümünde anlatılan nesne çıkarma "de-embedding" tekniği kullanılarak silinmiştir. Nesne çıkarma tekniği uygulandıktan sonra elde edilen S_{11} parametrelerinden Z_{11} parametrelerine dönüşüm yapılmıştır. Nesne çıkarma işlemi yapıldıktan sonra elde edilen empedans değerleri empedans-frekans eğrisi ile gösterilmiştir. Bu eğriden ölçümü yapılan devrenin pasif elemanlı (R-L-C) modeli elde edilmiş ve ölçüm sonuçları ile karşılaştırılmıştır. Tasarımın ölçüm sonuçları ile daha uygun olması için genetik algoritma kullanılmış ve tasarlanan devrenin empedans değeri, ölçüm sonuçları ile karşılaştırılmıştır.

2. Yöntem

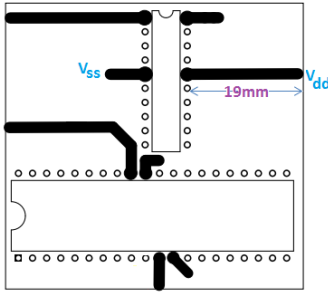
Bu çalışmada standartlaşma aşamasında olan tümdevre yayılım modeli (Integrated Circuit Emission Model – ICEM) kullanılacaktır[5]. Şekil 1'de temel yapısı verilen elektromanyetik yayılım modelinde akım devresinden oluşan iç aktivite; R-L-C elemanlarından oluşan pasif devre ve R-L-C

devresi ile akım devresini birleştiren direnç, bobin ya da kondansatörlerden oluşan bağlantı devresinden oluşmaktadır [6-9]. Çalışmada R-L-C elemanlarından oluşan pasif devrenin tasarımı için yapılan test devresi, ölçümü ve modellenmesinden bahsedilecektir.

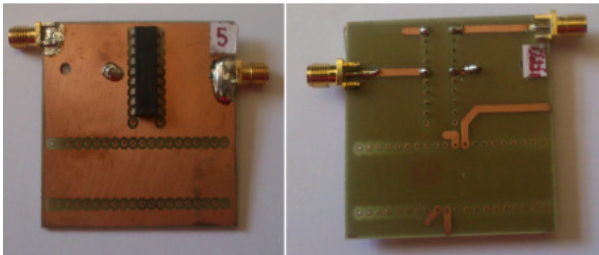


Şekil 1: Tümdevrelerin Elektromanyetik Yayınım Modeli

Bu çalışmada kullanılan PIC16F628 mikrodenetleyicisinin besleme ucundan empedans ölçümü yapabilmek için Şekil 2'deki baskı devresi hazırlanmıştır. Bu baskı devresi FR4 malzemeden çift yüzü yapılmış olup 1.6 mm kalınlığında, üzerindeki bakır yolların derinliği ise 35µm'dir (ε_r = 4,6). Tasarımı yapılan test devresine SMA konnektör takıldıktan ve mikrodenetleyici lehimlendikten sonraki ölçüm öncesi son hali Şekil 3'de gösterilmektedir.



Şekil 2: Tasarımı yapılan test devresi



Şekil 3: Ölçümü yapılan test devresi

Mikrodenetleyici devrenin besleme ucundan yapılacak ölçüm için bir test devresi tasarlandıktan sonra devrenin Network Analizör ile besleme uçlarından empedans ölçümü yapılmıştır. Bu ölçüm sonuçları ile Pasif R-L-C (Passive Distribution Network – PDN) elde edilmiştir. Bu aşamada aşağıdaki yol izlenmiştir.

- Network Analizör ile yapılan ölçüm ile alınan S-domeninden, Z-domenine geçilmiştir.

- Baskı devre üzerindeki devrenin besleme ucu ile SMA konnektörü arasındaki yolun empedans etkisi nesne çıkarma “de-embedding” tekniği kullanılarak silinmiştir. Böylece yolun ölçüm sırasındaki etkisi yok edilmiştir.
- Z-domeni ile bulunan empedans değeri pasif devre elemanlarıyla (Direnç – Bobin - Kondansatör) gerçekleştirilmiştir.

Aşağıdaki denklemleri kullanarak ölçülen S-parametrelerinden empedans değeri elde edilmiştir. Bu denklemlerde R değeri S₁₁'in gerçel kısmını, X değeri ise S₁₁'in imajiner kısmını oluşturmaktadır. Sonrasında ise aşağıdaki eşitliklerden de anlaşılacağı üzere S-domeninden Z-domenine geçilmiştir.

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (1)$$

$$S_{11} = R + jX \quad (2)$$

$$Z_{in}(imag) = Z_0 \left(j \frac{2X}{(1-R)^2 + X^2} \right) \quad (3)$$

$$|Z_{in}| = \sqrt{Z_{in}(real)^2 + Z_{in}(imag)^2} \quad (4)$$

2.1. Nesne Çıkarma (De-embedding)

Nesne çıkarma (de-embedding); ölçümü yapılan sistemdeki istenmeyen etkileri veya parçaları çıkarmaya yarayan matematiksel bir işlemdir. Şekil 4'den de görüldüğü gibi SMA konnektöründen yapılan empedans ölçümü sonrası “iletken yol”un etkisi “nesne çıkarma” (de-embedding) ile silinecektir.



Şekil 4: Nesne çıkarma (de-embedding) yöntemi ile iletken yolun etkisinin silinmesi

Nesne çıkarmanın matematiksel olarak paralel devrelerle işlem yaparken Y parametrelerini kullanmak uygunken seri devrelerin işleminde de T parametrelerini kullanmak daha uygundur. Bu nedenle nesne çıkarma işlemi seri devrelerin bağlanması şeklinde düşünülürse Şekil 5'deki gibi modellenebilir. T Parametreleri ile S Parametreleri arasındaki ilişki aşağıdaki denklemlerde gösterilmiştir.

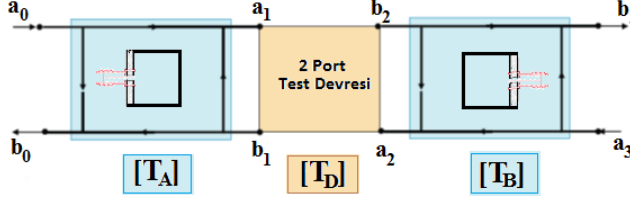
$$(T_{total}) = (T_a)(T_b) \quad (5)$$

$$(T_a) = (T_{total})(T_b)^{-1} \quad (6)$$

$$(T_b) = (T_a)^{-1} (T_{total}) \quad (7)$$

$$\begin{pmatrix} T_{11} & T_{12} \\ T_{21} & T_{22} \end{pmatrix} = \begin{pmatrix} 1 \\ S_{21} \end{pmatrix} \begin{bmatrix} S_{12}S_{21} - S_{11}S_{22} & S_{11} \\ -S_{22} & 1 \end{bmatrix} \quad (8)$$

$$\begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} = \begin{pmatrix} 1 \\ T_{22} \end{pmatrix} \begin{bmatrix} T_{12} & T_{11}T_{22} - T_{12}T_{21} \\ 1 & -T_{21} \end{bmatrix} \quad (9)$$



Şekil 5: Nesne - Çıkarma yönteminin model gösterimi

$$[T_m] = [T_A][T_D][T_B] \quad (10)$$

$$[T_D] = [T_A]^{-1}[T_m][T_B]^{-1} \quad (11)$$

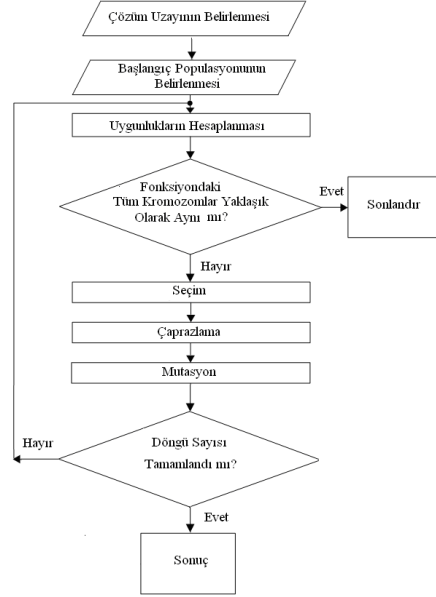
2.2. Genetik Algoritma

Genetik algoritma ile problemin çözümünde ilk adım rastgele olarak üretilen, büyüklüğü ya da ne kadar birey içereceği probleme göre değişebilen popülasyon diye tabir edilen çözüm setinin oluşturulmasıyla atılır. Bu çözüm seti kromozom olarak ifade edilmektedir. Bir popülasyondan alınan sonuçlar bir öncekinden daha iyi olacağı beklenen yeni bir popülasyon oluşturmak için kullanılır.

Başlangıç popülasyonunun oluşturulmasından sonra, popülasyonu oluşturan her bir birey için amaç fonksiyonu değerleri hesaplanır ve bu değerlere bağlı olarak da uygunluk değerleri atanır. Uygunluk değerleri, popülasyon içerisindeki bireylerin ne oranda çözüm sağladıklarını gösteren sayısal ifadelerdir.

Sonraki adımda popülasyon içerisindeki bireylerin optimizasyon kriterini sağlayıp sağlamadıklarına bakılarak uygunluk kontrolü yapılır. Eğer yeterli uygunluk sağlanamamış veya önceden belirlenen döngü değeri sona ermemiş ise yeni nesil üretilerek devam edilecektir. Yeni bireylerin (yavru) oluşturulmasında kullanılacak olan mevcut (ebeveyn) bireylerin seçiminde uygunluk değerleri esas alınır. Yavru bireylerin oluşturulmasında öncelikle çaprazlama, sonra da mutasyon adımları izlenir. Daha sonra oluşturulan yeni bireylerin uygunluk değerleri hesaplanarak, ebeveyn bireyler ile birlikte yeni popülasyonda yer alırlar. Bu arada uygunlukları düşük olan bazı yavrular ile ebeveynler yeni popülasyonda artık yer alamazlar. Popülasyon oluşturma döngüsü optimizasyon kriteri sağlanıncaya kadar devam ettirilir. Yeni popülasyon oluşturulması için seçilen çözümler uyumluluklarına göre seçilir. Çünkü uyumlu olanların daha iyi sonuçlar üretmesi olasıdır. Bu istenen çözüm sağlanıncaya kadar devam ettirilir. Optimizasyon kriteri sağlanınca popülasyon içerisindeki uygunluk değeri en iyi olan birey problemin çözümünü oluşturur [10], [11].

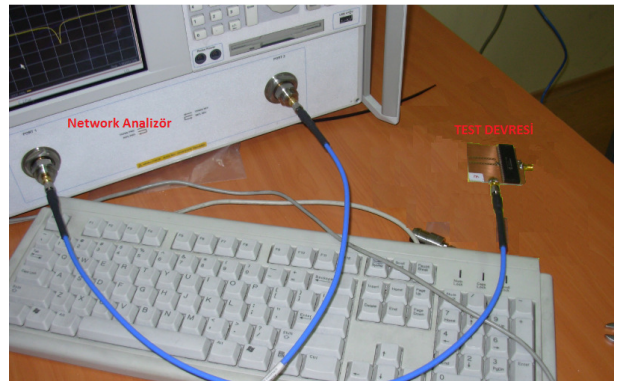
GA'nın akış diyagramı Şekil 6'da verilmiştir. Bu çalışmada R-L-C pasif elemanlarını elde etmek için tekrar sayısı 100 olarak belirlenmiştir.



Şekil 6: Genetik algoritmanın işleyişinin akış diyagramı

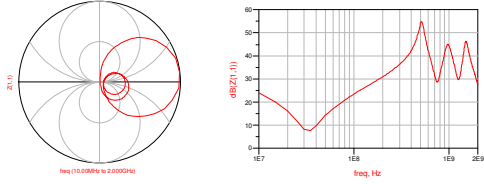
3. Ölçüm Sonuçları

Bu çalışmada kullanılan PIC16F628 mikrodenetleyicili test devresinin ölçüm düzeneği Şekil 7'de gösterilmiştir. Ölçüm sırasında devre direk olarak besleme ucundan SMA konnektörü ile Network Analizöre bağlanmış ve devreye her hangi bir gerilim uygulanmamıştır.



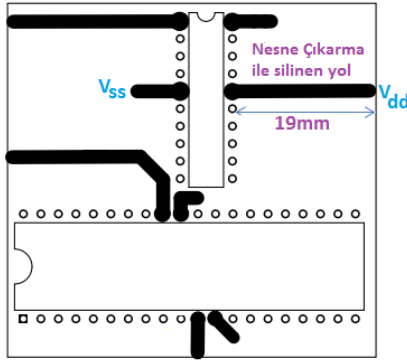
Şekil 7: Ölçüm düzeneği

Ölçüm sonucu bulunan S parametreleri Smith abağında Şekil 8'de gösterilmiştir. Ölçüm 10MHz ile 2GHz frekansları arasında yapılmıştır. S-parametrelerinden Z-parametrelere dönüşüm yapılarak empedans-frekans eğrisi aynı şekilde gösterilmiştir (Şekil 8).

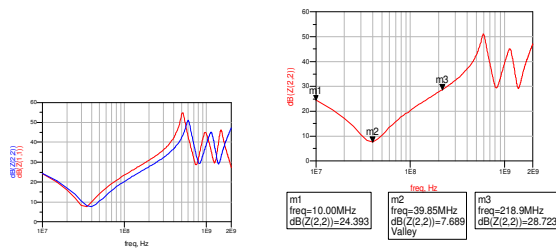


Şekil 8: Vdd1 besleme ucundan yapılan ölçüm sonucu Smith Abağı ve empedans eğrisi

FR4 malzeme üzerine 35µm kalınlığındaki 19mm uzunluğundaki nesne çıkarma yöntemi ile silinecek bakır yol ($\epsilon_r = 4,6$) Şekil 9'da gösterilmiştir. Bu yolun ölçüme etkisinin nesne-çıkarma yöntemi uygulandıktan sonraki hali Şekil 10'da gösterilmektedir. Ayrıca Şekil 10'da modelin gerçekleştirilmesi için alınan üç noktanın frekans ve empedans değerleri verilmiştir.



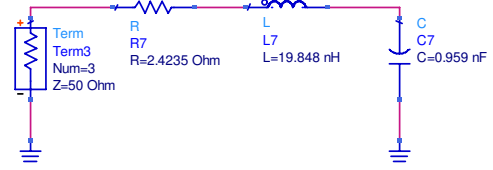
Şekil 9: Nesne çıkarma (de-embedding) yöntemi ile etkisi silinen yol



Şekil 10: Ölçümden sonra nesne çıkarma işlemi yapılarak elde edilen yeni empedans eğrisi, ölçüm (kırmızı çizgi), nesne çıkarma sonrası (mavi çizgi)

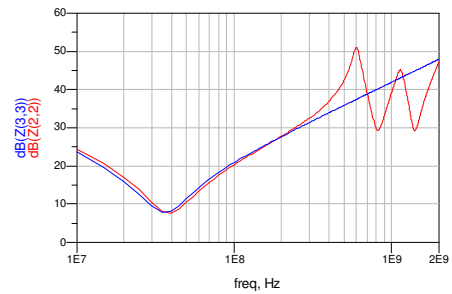
Ölçümden sonra nesne çıkarma işlemi yapılarak elde edilen yeni empedans eğrisine göre 39.85 MHz frekansı için 7.689 dB değerine göre direnç değeri 2.4235Ω bulunmuştur. $Z_c = \frac{1}{j\omega C}$ 'ye göre kapasitans değeri 19.848 nF olarak elde edilmiş ve $Z_L = j\omega L$ 'ye göre de endüktans değeri 0.959 nH olarak elde edilmiştir. Buna göre $R=2.423\Omega$, $L=19.848$ nH ve $C=0.959$ nF olarak bulunmuştur. Elde edilen bu değerlere göre oluşturulan R-L-C devresi Şekil 11'de gösterilmiştir.

Elde edilen R-L-C devresinin yüzde RMS hatası %0.78 olarak hesaplanmıştır.



Şekil 11: Pasif elemanlar ile PIC16F628 mikrodenetleyicisine ait Vdd besleme ucuna ait pasif devrenin oluşturulması

Elde edilen model ile ölçüm sonuçlarının karşılaştırılması Şekil 12'de görülmektedir. Elde edilen modelin ölçüm sonuçlarına göre RMS hata oranı %0.78 olarak hesaplanmıştır.



Şekil 12: Ölçüm ve model sonuçlarının karşılaştırılması; ölçüm (kırmızı çizgi), model (mavi çizgi)

Nesne çıkarma yöntemi sonrası elde edilen eğriden alınan belli noktadaki değerler (Şekil 13) kullanılarak R-L-C elemanları için en uygun değerler GA ile yeniden elde edilmiştir.

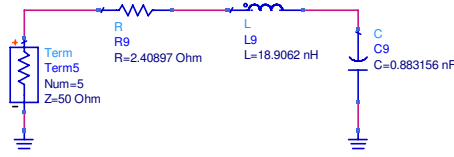


m1 freq=10.00MHz dB(Z(2,2))=24.393	m2 freq=14.98MHz dB(Z(2,2))=20.602	m3 freq=19.95MHz dB(Z(2,2))=17.148
m4 freq=29.90MHz dB(Z(2,2))=10.660	m5 freq=39.85MHz dB(Z(2,2))=7.689 Valley	m6 freq=54.77MHz dB(Z(2,2))=11.800
m7 freq=69.70MHz dB(Z(2,2))=15.700	m8 freq=89.60MHz dB(Z(2,2))=19.053	m9 freq=139.3MHz dB(Z(2,2))=23.935

Şekil 13: Modelin optimizasyonu için alınan noktaların frekans ve empedans değerleri

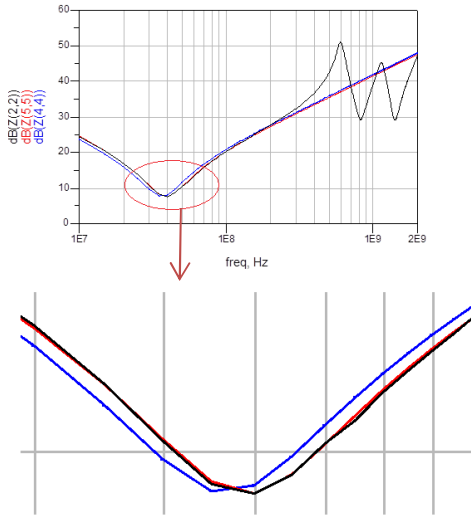
Genetik algoritma kullanılarak R-L-C devresinin elemanları; $R=2.408\Omega$, $L=18.9062$ nH ve $C=0.883$ nF olarak bulunmuştur.

Bu sonuçlara göre genetik algoritma kullanılarak elde edilen R-L-C pasif elemanlarının ölçüm sonuçlarına göre yüzde RMS hatası %0.01 olarak hesaplanmıştır. Buna göre oluşturulan R-L-C devresi Şekil 14'de gösterilmiştir.



Şekil 14: Uygulanan algoritmalar sonucu elde edilen model

Genetik algoritma ile elde edilen sonuçlar ölçüm ile elde edilen sonuçlara oldukça yakın olduğu Şekil 15'den de görülmektedir. Şekilde rezonans frekansının da dahil olduğu işaretli kısım büyütülerek model, GA ile modellenen ve ölçüm sonucu elde edilen değerlerin daha görünür bir kıyaslaması yapılmıştır. Şekilde ölçüm sonucu elde edilen empedans eğrisi siyah çizgi; model sonucu elde edilen empedans eğrisi mavi çizgi ve son olarak da uygulanan genetik algoritma sonucu elde edilen empedans eğrisi ise kırmızı çizgi ile gösterilmiştir.



Şekil 15: Ölçüm (siyah çizgi), model (mavi çizgi) ve uygulanan algoritma sonucu (kırmızı çizgi) elde edilen empedans değerlerinin karşılaştırılması

4. Tartışma

Bu çalışmada tümdevrelerin elektromanyetik iletim yayılımının pasif devre modeli gerçekleştirilmiş ve elde edilen devre optimize edilmiştir. GA ile modellenen ve ölçüm sonucu elde edilen empedans değerleri karşılaştırılmış ve %0.01 RMS hata ile model elde edilmiştir.

5. Kaynaklar

- [1] Lochot C., Calvet S., Dhia S. B., ve Sicard E., "Regina test masks: Research on EMC guidelines for integrated automotive circuits", *Microelectronics J.*, Vol. 35, no. 6, pp. 509–524, 2004.
- [2] Dhia S. B., Ramdani M., ve Sicard E. "Electromagnetic Compatibility of Integrated Circuits—Techniques for Low Emission and Susceptibility", Springer-Verlag, ISBN 0-387-26600-3, 2006.
- [3] Slattery K., Muccioli J. P., ve North T., "Characterization of the RF emissions from a family of microprocessors using a 1 GHz TEM cell", *IEEE EMC Symp.*, Austin, pp. 203–207, 1997.
- [4] Steinecke T., "Design-in for EMC on CMOS large scale integrated circuits", *IEEE Int. Symp. EMC 2001*, vol. 2, pp. 910–915, 2001
- [5] Vrignon B., Bendhia S., Lamoureux E., ve Sicard E., "Characterization and modeling of parasitic emission in deep submicron CMOS", *IEEE Trans. Electromagn. Compat.*, vol. 47, no. 2, pp. 382–385, May 2005.
- [6] Smith L. D., Anderson R. E., Forehand D. W., Pelc T. J., ve Roy T., "Power distribution design methodology and capacitor selection for modern CMOS technology", *IEEE Trans. Adv. Packag.*, vol. 22, no. 3, pp. 284–291, 1999.
- [7] Swaminathan M., Kim J., Novak I., ve Libous J. P., "Power distribution networks for system-on-package: Status and challenges", *IEEE Trans. Adv. Packag.*, vol. 27, no. 2, pp. 286–300, 2004.
- [8] Chen H. H. ve Neely J. S., "Interconnect and circuit modeling techniques for full-chip power supply noise analysis", *IEEE Trans. Compon., Packag., Manuf. Technol. B*, vol. 21, no. 3, pp. 209–215, 1998.
- [9] Foissac M., Schanen J. L., Vollaire C., "Black Box EMC model for Power Electronics Converter", *Energy Conversion Congress ve Expo, San José, United States*, 2009.
- [10] Basak M. Emin, "Genetik Algoritma ile MOS Parametrelerinin Belirlenmesi ve Optimizasyonu", *Fen Bilimleri Enstitüsü, Elektrik-Elektronik Müh. Anabilim Dalı Yüksek Lisans Tezi*, 2008.
- [11] Başak M. Emin, Kuntman A. ve Kuntman H. "MOS parameter extraction and optimization with genetic algorithm", *Journal of Electrical & Electronics Engineering, Engineering Faculty, Istanbul University*, Vol.9, No.2, pp. 1101-1107, 2009.