

YENİ BİR AKTİF ELEMAN: DİFERANSİYEL GERİLİM ALAN ELEKTRONİK OLARAK AYARLANABİLİR AKIM TAŞIYICI (EDVCC)

Serhan YAMAÇLI¹

Sadri ÖZCAN²

Hakan KUNTMAN³

¹Elektronik ve Bilgisayar Eğitimi Bölümü Mersin Üniversitesi Tarsus Teknik Eğitim Fakültesi, Tarsus-Mersin

^{2,3}Elektronik ve Haberleşme Mühendisliği Bölümü Elektrik-Elektronik Fakültesi

İstanbul Teknik Üniversitesi, 34469, Maslak, İstanbul

¹e-posta: syamacli@mersin.edu.tr ²e-posta: sozcan@ehb.itu.edu.tr

³e-posta: kuntman@ehb.itu.edu.tr

Anahtar sözcükler: Diferansiyel gerilim akım taşıyıcı, elektronik olarak ayarlanabilir akım taşıyıcı, kapasite çarpma devresi

ABSTRACT

In this study, electronically tunable differential voltage current conveyor (EDVCC), which is an extension of differential voltage current conveyor (DVCC) is introduced. A BiCMOS realization of EDVCC is given. A floating capacitor multiplier is designed as an application example of EDVCC and simulated by SPICE. SPICE simulation results demonstrate the versatility of EDVCC.

1. GİRİŞ

Literatürde, iki adet kontrollü akım taşıyıcı elemanı vardır. Bunlardan birincisi Surakampontorn ve Thitimajshima tarafından 1988 yılında önerilen elektronik olarak ayarlanabilir akım taşıyıcı (electronically tunable current conveyor-ECCII) elemanıdır [1]. Diğeri ise Fabre, Saaid, Wiest ve Boucheron tarafından 1995 tarafından önerilen akım kontrollü akım taşıyıcı (current controlled conveyor-CCCII) elemanıdır [2]. Bu iki aktif eleman, ikinci kuşak akım taşıyıcının (second generation current conveyor-CCII) [3] kullanılabilirliğini artırmasına rağmen, tek giriş uçları (Y uçları) olmasından dolayı, yüzen kapasite çarpma (K-çarpma) devresi gibi yüzen devre uygulamalarında kullanılmaya elverişli değildirler.

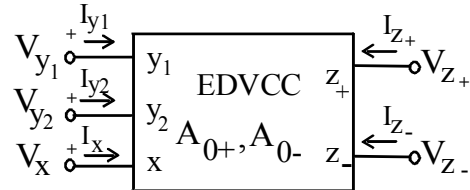
Bu çalışmanın amacı, hem yüzen devre uygulamalarında kullanılabilecek hem de elektronik olarak ayarlanabilir özelliğe sahip yeni bir akım taşıyıcı elemanı önermektir. Elektronik olarak ayar edilebilir diferansiyel gerilim akım taşıyıcı elemanı (EDVCC) adını alan bu önerilen eleman, diferansiyel gerilim akım taşıyıcının (DVCC) [4] yüzen girişlere

sahip olma özelliği (avantajı) ile ECCII'nin elektronik olarak ayar edilebilir özelliğini birleştirmektedir [5].

2. bölümde EDVCC elemanı tanımlanmış ve tanım bağıntıları verilmiştir. 3. bölümde, BiCMOS yapıya sahip bir EDVCC tasarlanmıştır. 4. bölümde, bu EDVCC ile yüzen kapasite çarpma (K-çarpma) devresi tasarlanmıştır ve 5. bölümde SPICE programı ile benzetimi yapılmıştır. Sonuçlar ve gelecek çalışmalar ise 6. bölümde verilmiştir.

2. ELEKTRONİK OLARAK AYAR EDİLEBİLİR DİFERANSİYEL GERİLİM ALAN AKIM TAŞIYICI (EDVCC)

Önerilen elemanın devre sembolü ve tanım bağıntıları sırasıyla Şekil-1 ve Denklem-1'de gösterilmiştir.



Şekil-1: Elektronik olarak ayar edilebilir diferansiyel gerilim akım taşıyıcının devre sembolü

$$\begin{bmatrix} I_{Y1} \\ I_{Y2} \\ V_X \\ I_{Z+} \\ I_{Z-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 & 0 \\ 0 & 0 & A_{0+} & 0 & 0 \\ 0 & 0 & A_{0-} & 0 & 0 \end{bmatrix} \begin{bmatrix} V_{Y1} \\ V_{Y2} \\ I_X \\ V_{Z+} \\ V_{Z-} \end{bmatrix} \quad (1)$$

EDVCC'nin akım çarpma faktörleri olan $A_{0+} = \frac{I_{Z+}}{I_X}$ ve $A_{0-} = \frac{I_{Z-}}{I_X}$ elektronik olarak ayar edilebilmektedir. $A_{0+}=1$ ve $A_{0-} = -1$ olarak alındığında EDVCC, DVCC'ye indirgenir.

3. BASİT BİR BiCMOS EDVCC YAPISI

Blok diyagramı Şekil-2'de gösterilen bir EDVCC yapısı tasarlanmıştır. EDVCC'nin ilk katı, tek çıkışlı bir DVCC yapısıdır. İkinci kısmı, direnç olarak bağlanmış OTA yapısıdır. Üçüncü kat ise V-I dönüştürücü olarak kullanılan OTA yapılarından oluşmaktadır.

İlk katın çıkış akımı I_{Z1} ise,

$$V_1 = \frac{I_{Z1}}{G_{M1}} \quad (2)$$

$$I_{Z+} = V_1 G_{M2} = \frac{I_{Z1}}{G_{M1}} G_{M2} \quad (3)$$

$$I_{Z-} = V_1 G_{M3} = \frac{I_{Z1}}{G_{M1}} G_{M3} \quad (4)$$

denklemleri yazılabilir. Denklemlerden de görüldüğü gibi, $A_{0+} = \frac{G_{M2}}{G_{M1}}$ ve $A_{0-} = \frac{G_{M3}}{G_{M1}}$ sabitleri, elektronik olarak ayar edilebilen G_{M1} , G_{M2} ve G_{M3} tarafından kontrol edilebilmektedir.

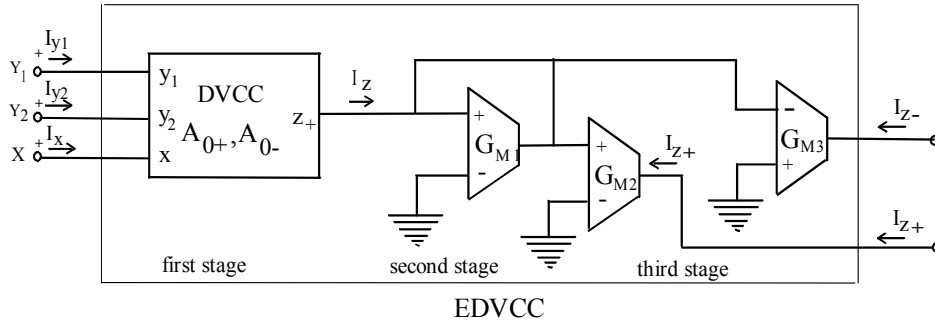
Şekil-2'de blok diyagramı verilen EDVCC yapısının BiCMOS teknolojiyle tasarlanmış hali ise Şekil-3'de gösterilmiştir.

BiCMOS EDVCC yapısında, akım çarpma faktörlerini doğrusal olarak kontrol edebilmek amacıyla, geçiş iletkenlikleri bipolar olarak tasarlanmıştır. Böylece akım çarpma faktörleri

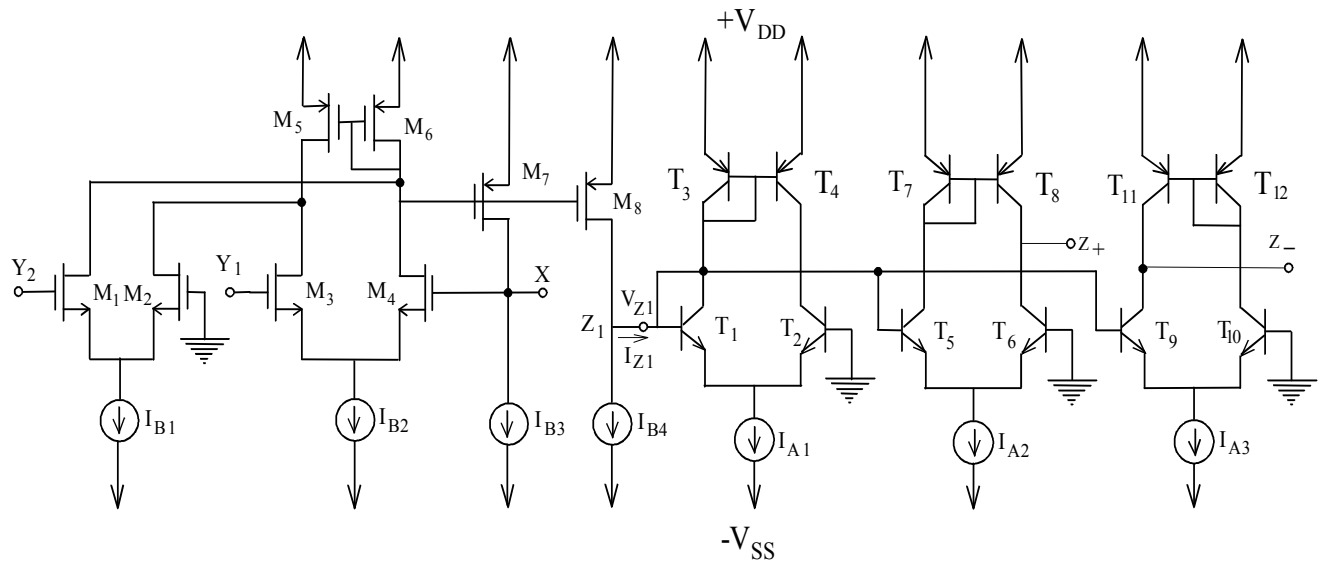
$$A_{0+} = \frac{I_{A2}}{I_{A1}} \quad (5a)$$

$$A_{0-} = \frac{I_{A3}}{I_{A1}} \quad (5b)$$

olur. Denklem (5a) ve (5b)'den de görüldüğü gibi EDVCC'nin akım çarpma faktörü kontrol akımları olan I_{A1} , I_{A2} ve I_{A3} ile kontrol edilebilmektedir.



Şekil-2: Tasarlanan EDVCC'nin blok diyagramı



Şekil-3: BiCMOS EDVCC yapısı

4. TEK AKTİF ELEMAN KULLANAN KAPASİTE ÇARPMA DEVRESİ

Kapasite çarpma devrelerine (K-Çarpıcı) olan ilgi gittikçe artmaktadır [6-11]. Bu bildiri de, önerilen aktif elemanın kullanılabilirliğini göstermek için, bir K-çarpma devresi tasarlanmıştır. Tasarlanan K-çarpma devresi, Şekil-4’de gösterilmiştir.

Şekil-4’deki devrede, EDVCC’nin Y_1 ve Y_2 uçlarından görülen empedans, C kapasitesi ve A_0 akım çarpma faktörü cinsinden,

$$Z_{in}(s) = \frac{V_{in1} - V_{in2}}{I_{in}} = \frac{1}{s A_0 C} \quad (6)$$

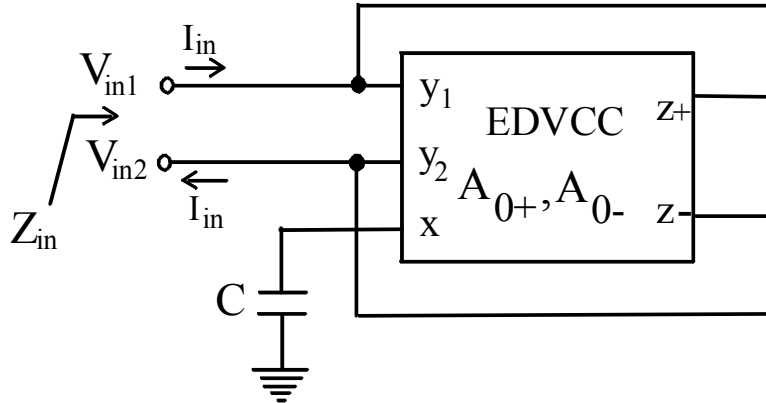
olarak yazılabilir. Dolayısıyla, elde edilen kapasite değeri, EDVCC’nin akım çarpma faktörü ile doğrusal olarak ve elektronik olarak kontrol edilebilmektedir. Ayrıca, kapasite çarpma devresinde, devreye bağlanan kapasite topraklıyken, elde edilen kapasitenin yüzer olması da devrenin diğer bir özelliğidir.

5. SPICE SİMÜLASYON SONUÇLARI

Simülasyonlarda, ST Microelectronics firmasının HF2CMOS prosesinin MOSFET ve BJT SPICE

parametreleri kullanılmıştır [12]. EDVCC’de kullanılan MOSFET’lerin boyutları Tablo-1’de gösterilmiştir. Besleme gerilimleri $\pm 3V$ olarak seçilmiştir. Kutuplama akımları ise $I_{B1} = I_{B2} = 20\mu A$ ve $I_{B3} = I_{B4} = 10\mu A$ olarak alınmıştır. Şekil-5a ve 5b’de sırasıyla EDVCC’nin gerilim geçiş ve $I_{A3}=10\mu A$ iken $I_{A1}=I_{A2}=50\mu A$ için akım geçiş karakteristikleri gösterilmiştir. Şekil-6’da ise K-çarpma devresinden elde edilen empedans-frekans karakteristikleri $I_{A3}=10\mu A$ iken $I_{A1}=I_{A2}=I_A$ ’nın değişik değerleri için gösterilmiştir. Şekil-6’ya göre, önerilen devre 10kHz ve 10MHz arasında mükemmel çalışmaktadır.

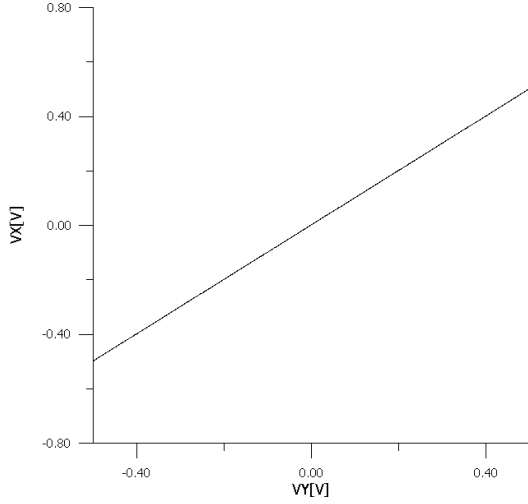
Şekil-7’de ise, değişik kontrol akımları için devreden ideal durumda elde edilmesi gereken ve simülasyonlardan elde edilen kapasitans değerleri aynı eksen takımında çizdirilmiştir. Şekil-7 den de görüldüğü gibi devre, kapasitenin kapasitansını 5 kata kadar çarpabilmektedir. Bu çarpma faktörü, EDVCC’de daha gelişmiş geçiş iletkenliği yapıları (mesela Nedungadi devresi) kullanılarak artırılabilir. Ayrıca, EDVCC’nin $Z+$ ve $Z-$ uçlarının bağlantılarını değiştirerek, negatif bir kapasite değeri de elde edilebileceğini belirtmekte yarar vardır.



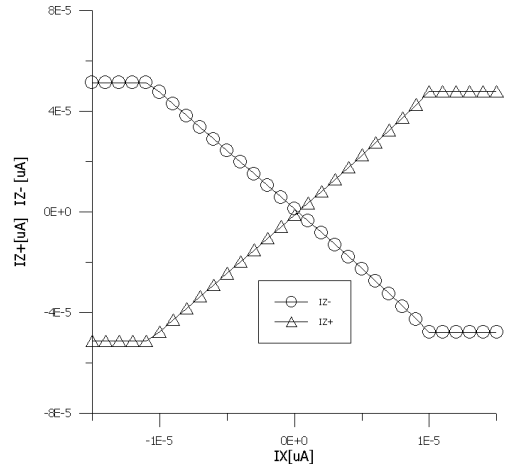
Şekil-4: Önerilen tek EDVCC kullanan K-çarpma devresi

MOSFET	W(μm)	L(μm)	MOSFET	W(μm)	L(μm)
M1	2	3.2	M5	2	10
M2	2	3.2	M6	2	10
M3	2	3.2	M7	2	10
M4	2	3.2	M8	2	10

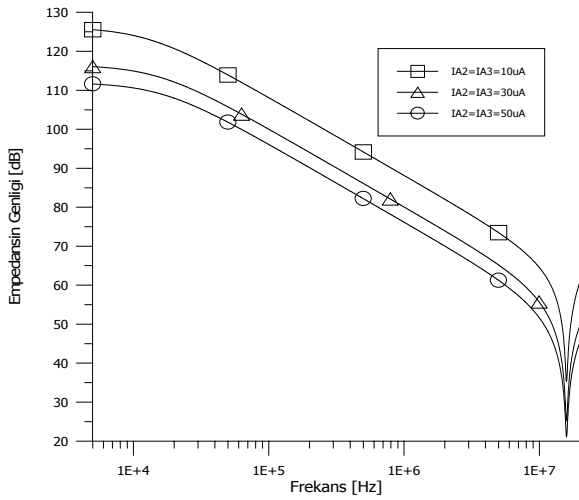
Tablo-1: EDVCC’de kullanılan MOSFET’lerin boyutları



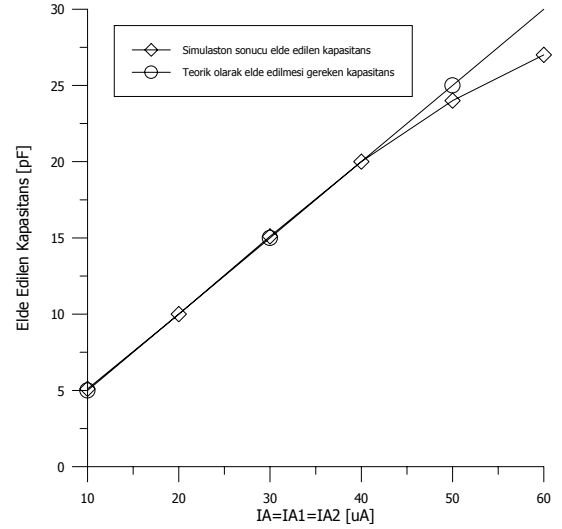
Şekil-5a: EDVCC'nin gerilim geçiş karakteristiği



Şekil-5b: EDVCC'nin akım geçiş karakteristiği



Şekil-6: Değişik kontrol akımları için devreden elde edilen empedansın büyüklüğünün frekansla değişimi



Şekil-7: Devreden elde edilen kapasite değeri ve ideal durumda elde edilmesi gereken kapasite değerinin kontrol akımıyla değişimi

6.SONUÇ VE GELECEK ÇALIŞMALAR

Bu çalışmada, DVCC elemanını bir türevi olan EDVCC isimli yeni bir aktif devre yapı bloku önerilmiştir. Önerilen eleman, DVCC ve ECCII'nin özelliklerini birleştirmekte ve genişletmektedir. Uygulama örneği olarak, EDVCC kullanılarak bir kapasite çarpma (K-çarpma) devresi tasarlanmış ve SPICE programı yardımıyla simüle edilmiştir. Simülasyon sonuçları EDVCC'nin kullanılabilirliğini açık bir şekilde vurgulamaktadır. Gelecek çalışmalar arasında, EDVCC kullanarak düşük aktif eleman sayılı ve yüksek başarılı elektronik olarak ayarlanabilir filtre devreleri, osilatörler ve endüktans simülatörü devreleri tasarımları yer almaktadır.

KAYNAKLAR

[1] Surakampontorn W. ve Thitimajshima P.,

Integrable electronically tunable current conveyors, IEE PROCEEDINGS, Pt. G, vol: 135, No:2, 1988.

- [2] Fabre A, Saaid O, Wiest F, ve Boucheron C., Current-controlled bandpass filter based on translinear conveyors, ELECTONICS LETTERS, vol: 31, pp. 1727-1728, 1995.
- [3] Sedra A, ve Smith K C., A second generation current conveyor and its applications, IEEE TRANSACTIONS., CT-17, pp. 132-134, 1970.
- [4] Elwan H O. ve Soliman A M., Novel CMOS differential voltage current conveyor and its application, IEE PROCEEDINGS ON CIRCUITS, DEVICES AND SYSTEMS, vol: 144, pp.195-200, 1997.
- [5] Yamaçlı S., Özcan S., ve Kuntman H. H., A new active circuit building block:

- Electronically tunable differential voltage current conveyor (EDVCC), accepted for presentation at APPLIED ELECTRONICS 2004, Çek Cumhuriyeti, 2004.
- [6] Khan I.A., ve Ahmad M.T., OTA-based integrable voltage/current controlled ideal C-multiplier, ELECTRONICS LETTERS, vol. 22, pp. 365-366, 1986.
- [7] Khan I. A., ve. Ahmad M.T, Realization of tunable floating resistors, ELECTRONICS LETTERS, vol. 22, pp. 799-800, 1986.
- [8] Ahmad M.T., Khan I.A. ve Minhaj N., Novel electronically tunable C-multipliers, ELECTRONICS LETTERS, vol. 31, pp. 9-11, 1995.
- [9] Seguin F., Alicalapa F., ve Fabre A., Conveyor-based high frequency current controlled C-multiplier, 8TH INTERNATIONAL CONFERENCE ON OPTIMISATION OF ELECTRICAL AND ELECTRONIC EQUIPMENT, OPTIM'2002, pp. 643-645, Romania, 2002.
- [10] Abuelma'atti M.T., ve Tasadduq N.A., Electronically tunable capacitance multiplier and frequency-dependent negative-resistance simulator using the current-controlled current conveyor, MICROELECTRONICS JOURNAL, vol. 30, pp. 869–873, 1999.
- [11] Yamaçlı S., ve Özcan S., Single Active Element Wide Band Electronically Tunable Capacitor Multiplier, 9TH INTERNATIONAL CONFERENCE ON OPTIMISATION OF ELECTRICAL AND ELECTRONIC EQUIPMENT, OPTIM'2004, pp. 57-63, Romania, 2004
- [12] Biffi J M., Contribution à la modélisation, conception et caractérisation de chaînes vidéo ASIC en technologie BiCMOS, PhD. Thesis, Centre National d'Etudes Spatiales (CNES), 1995, France.