

DAĞILMIŞ PARAMETRELİ KUVVETLENDİRİCİDE NEGATİF DİRENÇ DEVRESİ İLE KAYIPLARIN KOMPANZASYONU ÜZERİNE

Metin YAZGI¹Ali TOKER²Elektronik ve Haberleşme Mühendisliği Bölümü, Elektrik-Elektronik Fakültesi
İstanbul Teknik Üniversitesi, 34469, Maslak, İstanbul¹e-posta:metin@ehb.itu.edu.tr²e-posta: alitoker@ehb.itu.edu.tr*Anahtar Kelimeler:Elektronik, Dağılım Parametrelili Kuvvetlendirici, Negatif Direnç Devresi, Kazanç*

ÖZET

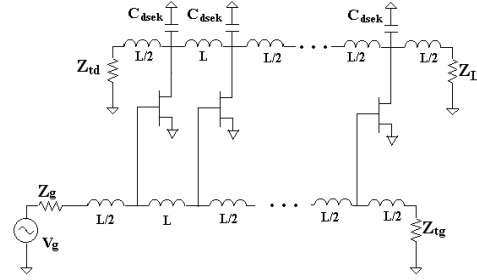
Dağılım parametrelili kuvvetlendiricinin (DA) kazanç-bant genişliği performansı üzerinde en bozucu etkiler giriş ve çıkış yapay hatlarının kayıplarından dolayı oluşur. Giriş yapay hattında oluşan kayıp frekansa bağlı artan bir özellik göstermektedir. Giriş kaybının giderilmesi için literatürde bir çok yöntem önerilmiştir. Negatif direnç devresi (NR) kullanarak giriş kaybını kompanze etmek ve bant genişliğini arttırmak bunlardan biridir. Bu çalışmada DA için negatif direnç uygulaması gözden geçirilmiştir. Giriş hattının kayıplarını kompanze etmek için literatürde sunulan, ortak geçitli FET kullanan negatif direnç devresi (CG-NR) tasarım açısından esnek bir görüntü vermemektedir. Bu çalışmada söz konusu NR devresinin tasarımını esnekleştiren ve performansını iyileştiren bir katkı yapılmaktadır.

1. GİRİŞ

Dağılım parametrelili kuvvetlendiricilerin (DA) temel fikri; aktif elemanların giriş ve çıkış kapasitelerini, eklenen endüktif elemanlarla oluşturulacak yapay hatların elemanları haline getirmektir. Bu durumda bant genişliği, oluşturulan yapay hatların kesim frekansı tarafından belirlenir [1-7]. Klasik DA'nın (CDA) kazanç-bant genişliği performansı üzerinde en bozucu etkiler giriş ve çıkış yapay hatlarının kayıplarından dolayı ortaya çıkar. Bu kayıplar aktif elemanın girişindeki seri direnç ve çıkışındaki paralel admitans dolayısıyla oluşmaktadır. Çıkış hattının kaybı kazancın alçak frekans değeri üzerinde etkilidir. Giriş yapay hattında oluşan kayıp ise frekans ile artan bir özellik gösterdiğinden bant genişliği üzerinde etkilidir. Transmisyon hatlarını oluşturan dağılım birimlerin paralel iletkenlik içermesi durumunda hat boyunca ilerleyen dalganın zayıflayacağı ortadadır [8]. Benzer durum yapay hatlarda da geçerlidir. Dolayısıyla frekans arttıkça giriş hattı boyunca ilerleyen işaret daha çok zayıflayacaktır. Sonuç olarak kesim frekansı yapay hatların kesim frekansından daha düşük bir değere sahip olacaktır. Giriş hattında oluşan bu problemi azaltmaya yönelik bir çok çalışma yapılmıştır [3,5,7]. S. Deibel ve J. B. Beyer giriş hattı boyunca oluşan kayıp kompanze etmek üzere negatif direnç devreleri (NR) önermişlerdir [5]. Deibel ve Beyer'in çalışması giriş hattında oluşan

kaybın kompanzasyonu için negatif direnç (NR) uygulamasının etkili bir alternatif olduğunu göstermektedir.

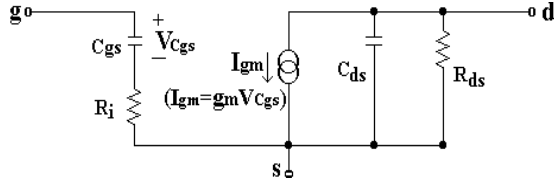
Bu çalışmada ilk olarak negatif direnç devrelerinin DA'nın giriş kaybını kompanze etmek için kullanılması incelenmektedir. Daha sonra, Deibel ve Beyer'in literatürde önerdikleri ortak geçitli-FET kullanan negatif direnç devresinin performansını iyileştiren bir katkı tanıtılmaktadır. Hem negatif direnç devresi uygulamasının hem de bu çalışmada yapılan katkının etkinliği simülasyonlar yardımıyla gösterilmektedir.



Şekil-1 Klasik DA'nın genel görünüşü

2. KAYIPLARIN KOMPANZASYONU İÇİN NR KULLANILMASI

Şekil-1'de aktif elemanın FET olması durumu için CDA'nın genel şeması verilmektedir. Giriş işaretinin uygulandığı hat giriş hattı (aktif eleman FET ise geçit hattı), çıkış işaretinin alındığı hat çıkış hattı (savak hattı) olarak isimlendirilmektedir. Girişten verilen işaret giriş hattı boyunca ilerler ve her bir aktif elemanın girişini uyarır. Uyarılan aktif elemanların çıkışlarında oluşan işaretler uygun tasarımla yük doğru toplanarak ilerler. Aktif elemanların çıkış hattında oluşturdukları işaretlerin yükte toplanabilmesi için giriş ve çıkış hatlarının gecikmelerinin aynı olması gerekir. Bunu sağlamak için transistörlerin çıkışlarına ek kapasite (C_{dsek}) bağlanabilir. Böylece transistörlerin çıkış kapasiteleri giriş kapasitelerine eşitlenerek giriş ve çıkış hatlarının aynı olması sağlanır. Ters yönde ilerleyen işaretler ise çıkış hattının diğer ucundaki sonlandırma direncine ulaşırlar. Sonlandırma direncinde oluşan toplam işaret, ters yönde ilerleyen işaretler aynı fazda olmadıklarından, frekansa çok bağlıdır [4].

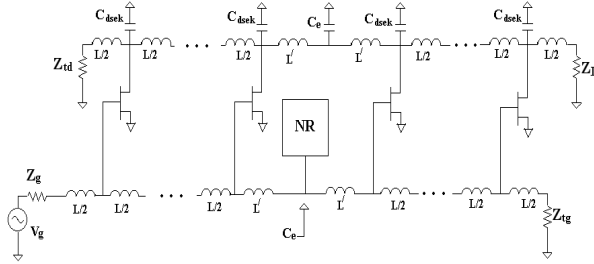


Şekil-2 Basitleştirilmiş FET modeli

DA'nın kazanç-frekans performansının belirlenmesi için aktif elemanın küçük işaret modelinin Şekil-2'ye benzer hale indirgenmesi literatürde genel bir kabul görmüştür [1-5,7]. Şekil-2'de aktif elemanın FET olması durumu için basitleştirilmiş model verilmektedir. Bu model giriş ve çıkış hatlarını oluşturan kapasitelerle birlikte DA'nın performansını en fazla etkileyen giriş seri direncini (R_i) ve çıkış paralel iletkenliğini (R_{ds}) içermektedir. Şekil-2'de görülen modelden görülebileceği gibi her transistörün girişinde

$$G \cong \omega^2 C_{gs}^2 R_i \quad (1)$$

bağıntısıyla yaklaşık olarak verilebilen frekansa bağlı bir iletkenlik oluşmaktadır [3].



Şekil-4 Negatif direnç devresinin DA'da kullanımının genel görünüşü.

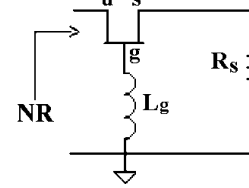
(1) bağıntısıyla verilen kaybın, hatlara uygun bir şekilde yerleştirilecek, negatif direnç devreleri yardımıyla kompanze edilebileceği literatürde gösterilmiştir [5]. Bu uygulama için kullanılacak NR devresinin giriş negatif direncinin frekansla yaklaşık karesel artan özellik göstermesinin gerekliliği (1) bağıntısından görülebilir. Ayrıca giriş kapasitesinin frekans ile fazla değişmemesi ve değerinin yapay hatları oluşturan aktif elemanların giriş kapasitelerinden daha büyük olmaması diğer önemli hususlardır.

Şekil-4'te bir NR devresinin DA'da nasıl kullanılacağına genel devre şeması verilmektedir. NR devrelerinin kullandıkları hatların davranışını bozmamaları için (giriş kapasiteleri göz önüne alınarak) bağlandıkları noktadaki endüktans değerlerinin modifiye edilmesi gerekir. NR'nin giriş hattına yedirilmesi T veya π birim şeklinde olabilir [5,7]. Böylece NR devresinin giriş kapasitesi T veya π birimi oluşturan elamanlardan biri olur. NR'nin π birim olarak hatta yedirilmesi durumunda daha çok eleman gerekeceğinden T birim olarak hatta yedirilmesi daha iyi bir tercihtir. Şekil-4'te görülen L' nün değeri

$$\frac{1}{2}(L + Z_0^2 C_{ek}) \quad (2)$$

ifadesi ile elde edilir [7]. Ayrıca NR kullanıldığında giriş ve çıkış hatlarının gecikmelerinin aynı kalması için çıkış hattına da aynı tipte bir birim eklenmelidir. Şekil-4'te çıkış hattında görülen C_e elemanı NR devresinin girişinden görülen kapasiteye karşılık olarak yerleştirilmiştir. Şekil-4'te tek bir NR devresi kullanılmıştır. Bunun yanında diğer transistör aralarına veya peş peşe T birimler şeklinde giriş hattına NR yerleştirmek mümkündür.

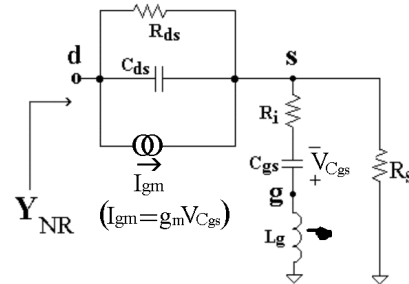
Deibel ve Beyer NR olarak, FET'ten ortak geçitli konfigürasyonda savak girişli olarak faydalanmayı önermişlerdir [5]. Kendi çalışmalarında kullandıkları eleman MODFET olup savak kapasitesi geçit kapasitesine göre oldukça küçük değerli olabilmektedir. Dolayısıyla hatta bağlandıklarında yaptıkları etki küçük olup ihmal edilebilir. Bundan dolayı bütün transistör aralarına NR koymak geçit hattına olumsuz bir etki getirmemektedir. Diğer taraftan bir kısım aktif elemanın çıkış kapasitesi giriş kapasitesine göre yeterince küçük değildir. Böyle bir durumda NR devrelerinin yapay hatlara sınırlı sayıda eklenmesini gerekmektedir.



Şekil-5 Ortak geçitli FET kullanan NR Devresi

3.CG-NR DEVRESİNİN PERFORMANSININ İYİLEŞTİRİLMESİ

S. Deibel and J. B. Beyer yaptıkları çalışmada NR devresi olarak ortak-geçitli FET (CG-NR) kullanmışlardır [5]. Söz konusu devre Şekil-5'te görülmektedir. Deibel ve Beyer'in önerdikleri devrede negatif direnç devresinin performansı sadece kaynak (source) ucundaki empedans ile belirlenmektedir. Bu çalışmada ayrıca, kazanç hücrelerinde kullanılan transistöründen farklı geçiş iletkenliğine sahip bir transistörü CG-NR devresinde kullanmışlardır. CG-NR devresinin istenen performansı sergileyebilmesi için kaynak ucu mümkün olduğunca büyük bir empedansla kapatılmaktadır.



Şekil-6 CG- NR devresinin basitleştirilmiş FET modeli ile eşdeğer devresi

Şekil-2’de verilen basitleştirilmiş FET modeli kullanılırsa Şekil-5’teki devrenin eşdeğeri Şekil-6’daki hali alır. Bu çalışmada, literatürde kullanılan kaynak direncine ilaveten, NR performansını arttırmak için geçite bağlanacak endüktans önerilmektedir [7]. Şekil-6’daki devrenin giriş admitans fonksiyonu (Y_{NR}) yazılırsa

$$Re(Y_{NR}) = \frac{I}{R_{DS}} - \frac{U}{D} \quad (3)$$

genel sonucuna ulaşılır. Bu bağıntıda görülen D (payda) ifadesi $L_g=0$ şartı altında yazılırsa

$$D = R_{ds}^4 \left[\begin{array}{l} \left(g_m + \frac{I}{R'_S} - \omega^2 C_{gs} C_{ds} R_i \right)^2 \\ + \omega^2 \left(C_{gs} \frac{R_i}{R'_S} + C_{gs} + C_{ds} \right)^2 \end{array} \right] \quad (4)$$

sonucuna ulaşılır. (3) bağıntısı $L_g \neq 0$ şartı altında tekrar düzenlenirse

$$D = R_{ds}^4 \left[\begin{array}{l} \left(g_m + \frac{I}{R'_S} - \omega^2 C_{gs} \left(\frac{L_g}{R'_S} + C_{ds} R_i \right) \right)^2 \\ + \left(C_{gs} \frac{R_i}{R'_S} + C_{gs} + C_{ds} - \omega^2 C_{ds} C_{gs} L_g \right)^2 \end{array} \right] \quad (5)$$

elde edilir. Bu bağıntılarda

$$\frac{1}{R'_S} = \frac{1}{R_{ds}} + \frac{1}{R_S} \quad (6)$$

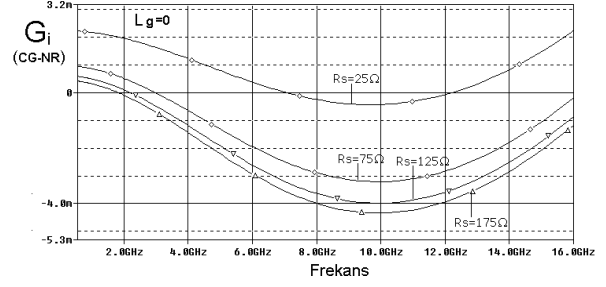
eşitliği geçerlidir. (4) nolu bağıntıdan görüldüğü gibi transistorun kendi iç parametreleri, negatif direnç davranışı üzerinde birinci derece etkili olan, payda teriminin değerini büyük oranda belirlemektedir. R'_S ’nin, yani R_S ’nin, etkisi sınırlıdır. Diğer taraftan (5) nolu bağıntıda ise L_g ’nin, paydanın hem değeri hem de frekansa bağlı davranışı üzerinde oldukça etkili olduğu görülmektedir. Bu inceleme, bu çalışmada önerilen L_g ’nin katkısını analitik olarak ortaya koymaktadır.

Tablo-1 NE72089A transistorunun basitleştirilmiş FET modeli parametreleri

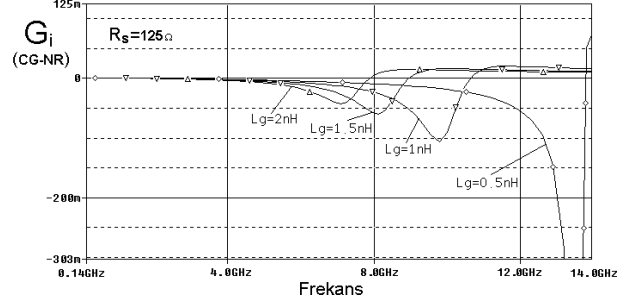
C_{gs}	0.9pF
R_i	10 Ω
g_m	65mS
C_{ds}	.44pF
R_{ds}	160 Ω

4. SİMÜLASYON YOLUYLA PERFORMANSLARIN İNCELENMESİ

Literatürde teklif edilmiş CG-NR devresi ile L_g ile iyileştirilmiş CG-NR devresinin performanslarını karşılaştıracığımız transistor NEC’in NE72089A’dır. Bu transistorun S parametrelerinden elde edilen basitleştirilmiş FET modeli parametreleri Tablo-1’de verilmektedir.

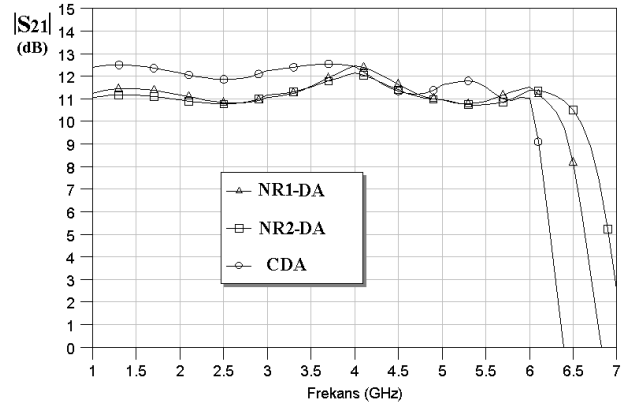


Şekil-7 $L_g=0$ durumunda R_S direncinin CG-NR’nin giriş admitansının reel kısmı üzerindeki etkisi.



Şekil-8 L_g ’nin CG-NR’nin giriş admitansının reel kısmı üzerindeki etkisi

SPICE programı yardımıyla elde edilmiş olan Şekil-7 $L_g=0$, Şekil-8 $L_g \neq 0$ durumu için NR performansını göstermektedir. Şekil-7’den görüldüğü gibi R_S direnci negatif direnç değeri üzerinde bir miktar etkili olabilirken frekansa bağlı davranışı üzerinde hemen hemen hiç etkili olamamaktadır. Diğer taraftan, L_g ’nin (R_S ile birlikte) hem negatif direnç değerinin hem de frekansa bağlı davranışın üzerinde çok etkili olduğu Şekil-8’ten görülmektedir.

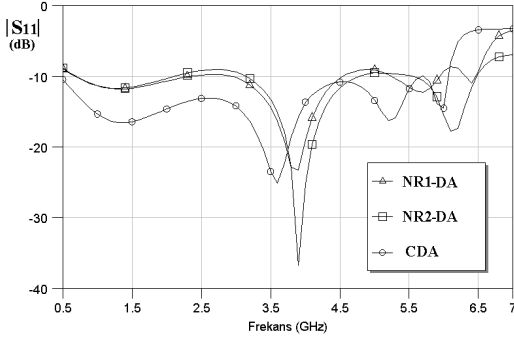


Şekil-9 CDA ve NR-DA’ların kazanç performansları

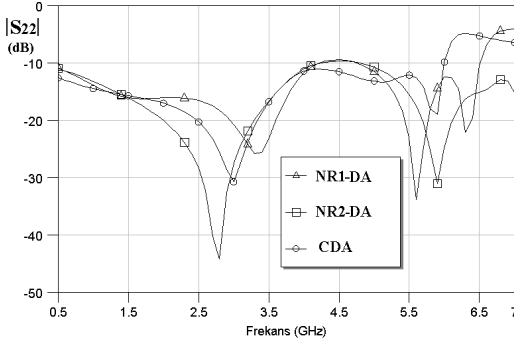
Şekil-9’da negatif direnç devresi kullanan DA’lar ile CDA’nın kazanç (S_{21}) performanslarının karşılaştırılması verilmektedir. Simülasyonlar, Microwave Office 2001 programı yardımıyla, transistorların S parametreleri kullanılarak yapılmıştır (devrelerin ilk tasarım sonrasındaki optimizasyonlar da aynı program yardımı ile yapılmıştır). Şekil-4’te NR kullanan DA’ların genel görünüşü verilmektedir. Simülasyonlarda kullanılan NR’lı devrelerde Şekil-4’teki gibi kazanç transistoru sayısı dörttür. Kullanılan NR sayısı ise ikidir. NR’lar iki T birim oluşturacak

şekilde giriş hattının ortasına yerleştirilmiş olup karşılık olarak çıkış hattına da iki T birim eklenmiştir. NR1-DA yalnız R_s elemanı kullanılarak elde edilen CG-NR devresi ile tasarlanmıştır. NR2-DA ise R_s ile birlikte, bu çalışmada önerilen, L_g elemanını içeren CG-NR devresi ile tasarlanmıştır.

Şekil-9'dan görüldüğü gibi, CDA'nın üst kesim frekansı yaklaşık 6.1GHz'dir. L_g elemanını içermeyen NR devresi ile kurulmuş DA (NR1-DA) CDA'nın üst kesim frekansını yaklaşık 0.35GHz, L_g elemanını içeren NR devresi ile kurulmuş DA (NR2-DA) ise yaklaşık 0.6GHz (%10) arttırmıştır. Bu sonuç geçitte kullanılacak endüktans yardımıyla CG-NR'in performansının artırılabilirliğini ortaya koymaktadır. NR devrelerinin bant genişliği üzerinde ne kadar iyileştirme yapabileceği kullanılacak aktif elemana çok bağlıdır. Bu çalışmada %10 olarak elde edilen sonuç bir üst sınır olarak düşünülmemelidir.

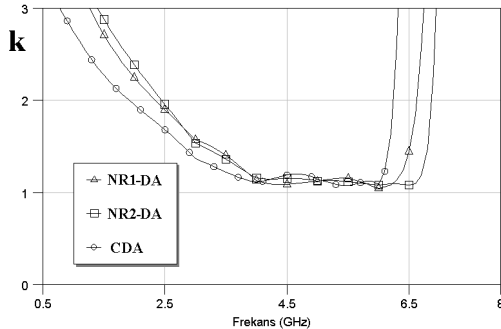


Şekil-10 Kuvvetlendirici devrelerin S_{11} performansı



Şekil-11 Kuvvetlendirici devrelerin S_{22} performansı

Devrelerin S_{11} ve S_{22} performansları Şekil-10 ve 11'de verilmektedir. Görüldüğü gibi her üç devrenin giriş ve çıkış eşleştirme performansları kazanç bantları içinde yaklaşık olarak -10 dB'den daha iyidir.



Şekil-12 Devrelerin kararlılık performansları

NR kullanılan uygulamalarda kararlılığın incelenmesinin önemi ortadadır. Şekil-12'de devrelerin kararlılık faktörleri (k) verilmektedir. Görüldüğü gibi devreler için kararlılık açısından bir problem söz konusu değildir ($k > 1$). Diğer taraftan, NR kullanılan DA'larda kararlılığın bir problem olarak ortaya çıkması durumunda NR devrelerinin girişlerine paralel kapasite eklenerek problemin çözülebileceği gösterilebilir [7]. Bu uygulamanın yapılabilmesi için, yukarıda da belirtildiği gibi, NR devresinin girişinden görülecek toplam kapasitenin, kazanç amacıyla kullanılan aktif elemanların girişlerinden görülen kapasiteden daha büyük olmaması gerekir.

5. SONUÇ

Bu çalışmada, dağılmış parametrelili kuvvetlendiricide kayıpların kompanze edilmesi, dolayısıyla bant genişliğinin artırılması, için negatif direnç devresi kullanılmasının temel noktaları incelenmiştir. Daha sonra literatürde NR devreleri için önerilen CG-NR devresinin performansını iyileştiren bir katkı olarak, NR devresindeki FET'in geçit ucuna bağlanacak endüktans (L_g) üzerinde durulmuştur. Analitik inceleme ve simülasyon sonuçları L_g 'nin NR performansına olumlu katkı yaptığını ortaya koymuştur. L_g 'nin olumlu katkısı, ayrıca DA devreleri üzerinde yapılan simülasyonlarla da gösterilmiştir.

KAYNAKLAR

- [1] Percival W. S., Thermionic valve circuits, BRITISH PATENT, pp. 460-562, Jan. 25, 1937
- [2] Beyer J. B., Prasad S. N., Becker R. C., Nordman J. E. and Hohenwarter G. K., MESFET Distributed Amplifier Design Guidelines, IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, Vol. MTT-32, Iss 3, pp. 268-284, 1984.
- [3] Ayaslı Y., Miller S. W., Mozzi R. and Hanes L. K., Capacitively Coupled Traveling-Wave Power Amplifier, IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, Vol. MTT-32, Iss 12, pp. 1704-1709, 1984.
- [4] Walker J. L. B., Some Observations on the Design and Performance of Distributed Amplifiers, IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, Vol. 40, Iss 1, pp. 164-168, 1992.
- [5] Deibele S. and Beyer J. B., Attenuation Compensation in Distributed Amplifier Design, IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, Vol. 37, Iss 9, pp. 1425-1433, 1989.
- [6] Wong T. T. Y., Fundamentals of Distributed Amplifiers, ARTECH HOUSE, Boston, 1993.
- [7] Yazgı M., Dağılmış Parametrelili Kuvvetlendiricilerin Kazanç-Bant Genişliği Performansının İyileştirilmesi, DOKTORA TEZİ, İTÜ Fen Bilimleri Enstitüsü, Ocak 2003
- [8] F. R. Connor, Wave Transmission, EDWARD ARNOLD, London, 1975