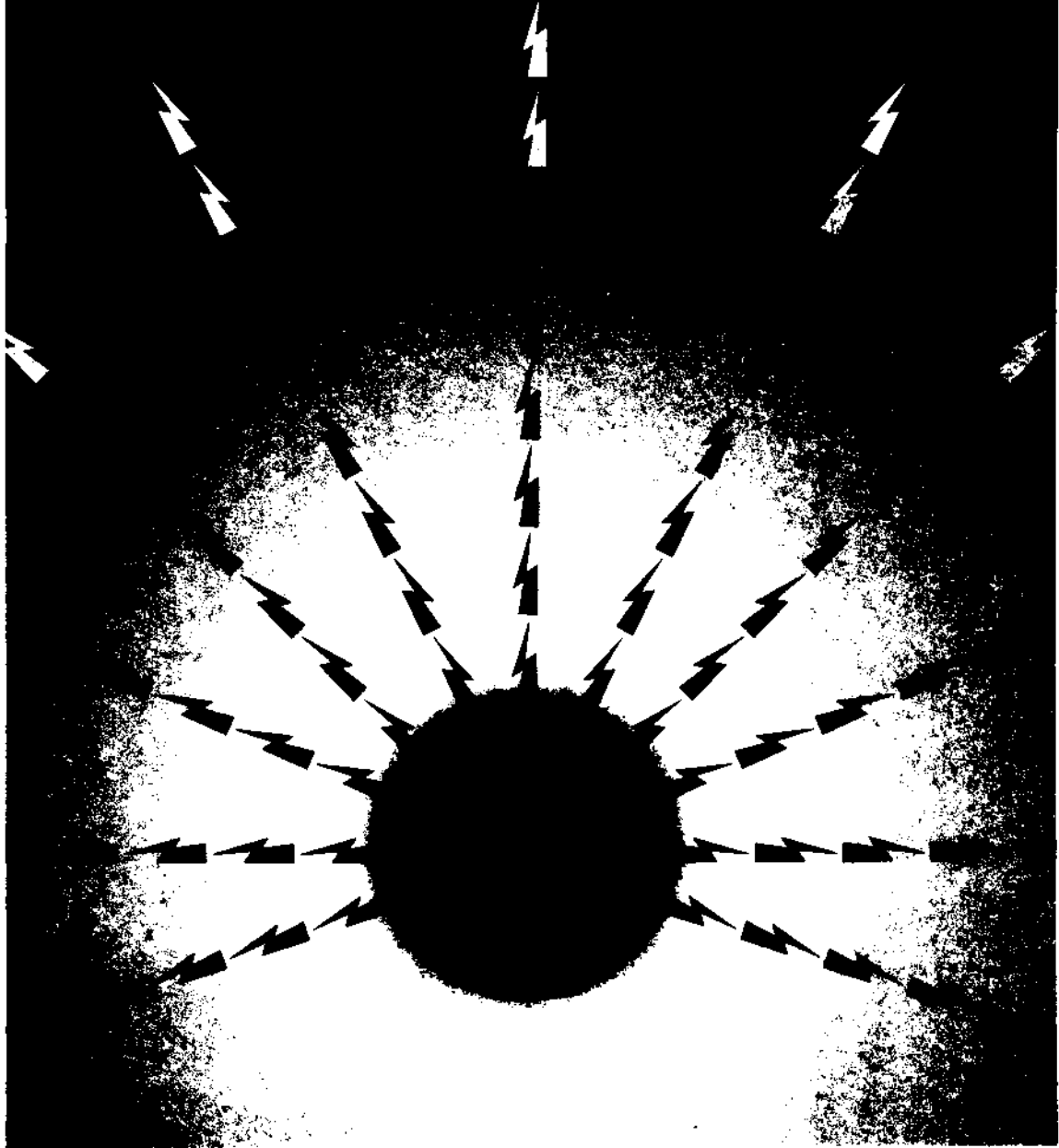


# TMMOB ELEKTRİK MÜHENDİSLERİ ODASI

## ELEKTRİK - ELEKTRONİK BİLGİSAYAR MÜHENDİSLİĞİ 7. ULUSAL KONGRESİ



TMMOB  
ELEKTRİK MÜHENDİSLERİ ODASI  
ANKARA ŞUBESİ



ODTÜ  
ELEKTRİK -ELEKTRONİK  
MÜHENDİSLİĞİ BÖLÜMÜ



TÜBİTAK

## ÖNSÖZ

TBMMO Elektrik Mühendisleri Odası Elektrik-Elektronik-Bilgisayar Mühendisliği 7. Ulusal Kongresini ve Sergisini Orta Doğu Teknik Üniversitesi'nde gerçekleştirmiş olmaktan onur ve sevinç duymaktayız. Üniversite olarak kongreye ikinci kez evsahipliği yapmamız bizi fazlasıyla mutlu etmiştir, ama mutluluğumuz asıl geçen süre içinde Odamızın, meslek yaşamımızın ve Üniversitemizin ne kadar gelişmiş olduğunu gözlemekten kaynaklanmaktadır.

Gerçekten de ilgi alanlarımızın çeşitlenmesi, bu alanlarda belli bir beceriye ulaşılmış olması, eskiden güçlü olduğumuz dallarda da gücümüzün sürmesi Elektrik-Elektronik ve Bilgisayar Mühendislerimizin ülke genelinde giderek daha fazla söz sahibi olmaları olgusunu yaratmaktadır. Bireysel basanlarımızın kurumlarımızı da ülke ekonomisi ve gelişmesi bakımından güçlendirmekte olduğu açıktır. Nitekim bu sektörlerde faaliyet gösteren kuruluş sayısı hızla artmaktadır. Bu sayısal gelişmenin nitelik bakımından da aynı hızla sürdüğünü görmek sevindiricidir. Kongremiz ve sergimiz bunun en somut kanıtını oluşturmaktadır.

2000Mi yılların Türkiye'sinin ihtiyaçlarını yakahyabilmek için daha çok şeyler yapılması gerekmektedir. Endüstri-Eğitim Kurumları ve Meslek Odaları arasındaki iletişim ve karşılıklı etkileşimi güçlendirmek gerekmektedir. Bu geçmişe oranla daha sevindirici bir düzeyde sürüyor da olsa henüz gelişmiş ülkelerdeki başarılı örneklerin uzağındadır. Önümüzdeki yıllarda bu konuda daha fazla çabaya ihtiyaç vardır.

Tüm katılımcılara Kongre ve Sergimize vermiş oldukları güç için teşekkür ediyorum. Sizleri Üniversitemizde görmeyi kıvancıyla selamlıyor saygılarımı sunuyorum.

Prof. Dr. Fatik Canatan  
Yürütme Kurulu Başkanı

ELEKTRİK-ELEKTRONİK-BİLGİSAYAR MÜHENDİSLİĞİ  
7. ULUSAL KONGRESİ

YÜRÜTME KURULU

Fatih CANATAN (Başkan, ODTÜ)

M. Mete BULUT (ODTÜ)  
Cengiz BEŞİKÇİ (ODTÜ)  
Gönül SAYAN (ODTÜ)  
Cemil ARIKAN (TÜBİTAK)  
M. Hacim KAMOY (ASELSAN)  
Hüseyin ARABUL (BARMEK)  
Aydın GÜRPINAR (ENERSİS)

M. Asım RASAN (EMO)  
Cengiz GÖLTAŞ (EMO)  
H. Ali YİĞİT (EMO)  
Kubilay ÖZBEK (EMO)  
M. Sıtkı Çiğdem (EMO)  
Funda BAŞARAN (EMO)  
Mustafa ÖZTÜRK (EMO)

EDİTÖRLER

Fatih CANATAN

Mehmet Mete BULUT

## Türkçe Metinlerdeki Yazım Yanlışlarını Bilgisayar Ortamında Bulma Ve Düzeltme

Serkan KAYGIN, M. Mete BULUT  
Orta Doğu Teknik Üniversitesi  
Elektrik ve Elektronik Mühendisliği Bölümü  
06531 -ANKARA

### ABSTRACT

The widespread usage of personal computers in Turkey give rise to the usage of the word processors in almost all sectors. The word processors, which provide many useful Utilities for English, don't give the same support for Turkish. In this work, a spelling checker and corrector program for Turkish is designed and implemented, and this program is presented to be run with Microsoft Word, which is the most commonly used word processor today.

### Giriş

Türkiye'de kişisel bilgisayarların kullanımının yaygınlaşmasıyla birlikte, kelime işlemci programlar, birçok sektörde yoğun bir şekilde kullanılmaya başlanmıştır, İngilizce metinler için son derece kullanışlı bir takım özellikler içeren bu programlar, Türkçe için aynı desteği sağlamamaktadırlar. Üstelik, İngilizcenin yaygın kullanımı nedeniyle bu dile yönelik çalışmalar inanılmaz hızla devam ederken Türkçe dilinin destek programları her geçen gün bir adım daha gende kalmaktadır.

Bu problemin giderilmesi için yapılması gereken çalışmalar şöyle sıralanabilir. Öncelikle Türkçe dilinin bilgisayar programlarının kullanabileceği şekilde modellenmesi gerekir. Aynı derecede önemli ve önemli olduğu kadar zor bir ihtiyaç da sözcüklerin hem anlamlarını hem de özelliklerini içeren geniş çaplı bir Türkçe sözlüğün hazırlanmasıdır. Bu iki çalışmanın verileri kullanılarak dil için bir çok destek programı hazırlanabilir.

Yapılan bir destek programının kolay kullanılabilirliği en az içeriği kadar önemlidir. Kelime işlem programlarını kullananlar destek programlarını dokümanı yazıp bitirdikten sonra dışarıdan test etmeyi ve geri dönüp çıkan sorunları düzeltmeyi kullanışlı bulmazlar. Bunun yerine dokümanı yazarken bir tuşa basarak sırayla yanlışları görmeyi ve yerinde düzeltmeyi tercih ederler. Bu yüzden destek programının kullanımı en yaygın olan kelime işlem programı için yapılması yararlı olacaktır.

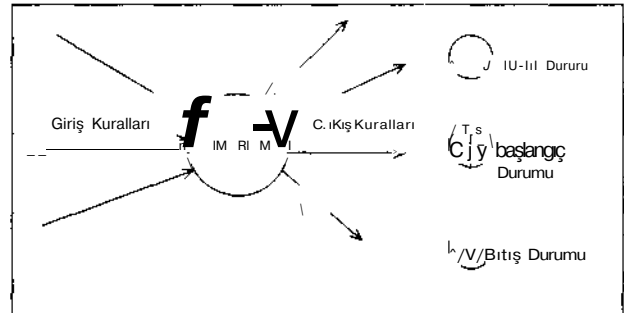
Bu çalışmada yapılanlar iki ana başlıkta incelenebilir. Birinci bölümde, Türkçe dilinin bir bölümünün sonlu durum modellemesi yapılmış ve hazırlanan bir sözlük de kullanılarak Türkçe metinlerdeki yazım yanlışlarını bulan ve düzelten bir bilgisayar programı hazırlanmıştır. Çalışmanın ikinci bölümünde ise

Microsoft Word 6.0 için yazılmış bir makro yordam hazırlanmıştır. Bu yordam aracılığı ile kullanıcı dokümanı yazarken bir tuşa basarak ortaya çıkan pencerede yanlış bulunan sözcükleri birer birer görmek ve kelimeyi önerilen yeni kelimelerden biriyle değiştirebilmektedir.

### Yapısal İnceleme

Türkçe'nin sonlu durum modellemesi Pascal programlama dili kullanılarak nesne tabanlı programlama teknikleriyle oluşturulmuştur. Nesne tabanlı yapı sonlu durum modellemesine son derece uygun bir yapı olduğu gibi kodun anlaşılabilirliğini ve değiştirilebilirliğini artırması açısından faydalı olmuştur [1].

Sonlu durum modellemesi Türkçe'nin sondan eklemeli bir dil olduğu gözönüne alınarak oluşturulmuştur. Modelleme, durumlardan ve bağlardan oluşmaktadır. Üç tip durum bulunmaktadır; başlangıç durumu, bitiş durumu ve ara durumlar. Bitiş durumu bir tanedir, diğer tip durumlar ise birden fazladır (bakınız Şekil 1).



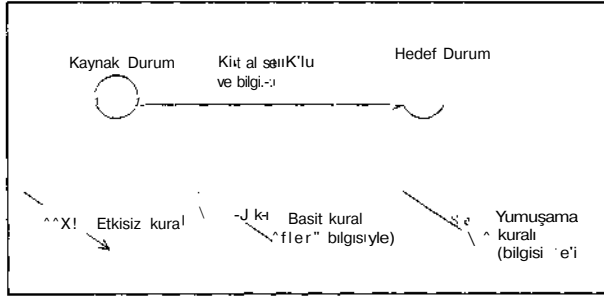
Şekil 1: Sonlu durum modellemesinde kullanılan durum çeşitleri.

Sözlükteki her kelimenin hangi başlangıç durumuna ait olduğu bellidir. Bunun yanında kelimelerin çeşitli Türkçe kuralları uygulanırken oluşan kural dışı durumlar da sözlükte bulunmaktadır.

Modellemede bir durumdan başka bir duruma geçmekte kullanılan bağlardan her biri Türkçedeki bir sondan ekleme kuralına denk gelmektedir. Örneğin bir durumdaki *araba* kelimesine ismin e hali kuralı eklendiğinde başka bir duruma ulaşılarak *arabaya* kelimesi elde edilmekte, ve bu kural modellemede bu

" Microsoft Word 6.0 programı Microsoft firmasının bir ürünüdür.

iki durumu birleştiren yönlü bir bağ olarak temsil edilmektedir (bakınız Şekil 2). Uygulamada kullandığımız kurallar Tablo 1 de listelenmiştir.



Şekil 2: Sonlu durum modellemesinde kullanılan kuralların gösterimi ve bu kurallardan örnekler

Tablo 1: Sonlu durum modellemesinde kullanılan kurallar [1]

Kural adı	Sembol	Tanımlama	Örnek
Etkisiz kural	0	Kelimeyi değiştirmez	<i>araba araba</i>
Basit kural	+	Kökü değiştirmeden eki sonuna ekler	<i>araba araba-lar, gemi gemi-ye</i>
Hece düşmesi	M	Son sesli harfi düşürür ve eki sona ekler	<i>burun burn-u, nakil nakl-i</i>
Yumuşak hece düşmesi	m	Son sesli harfi düşürür, son sessiz harfi yumuşatır ve eki sona ekler	<i>kayıp kayb-ı, ahit ahd-i</i>
Sert hece düşmesi	H	Son sesli harfi düşürür, bir önceki sessiz harfi sertleştirir ve eki sona ekler	<i>zabit zapt-ı</i>
Yumuşama	S	Son sessiz harfi yumuşatır ve eki sona ekler	<i>kayıp kayı-ı, kitap kitab-a</i>
Daralma	L	Son sesli harfi daraltır ve eki ekler	<i>ye yi-yecek</i>
Tekrar	R	Son sessiz harfi tekrarlar ve sonuna eki ekler	<i>hak hakk-ı</i>
Yumuşak tekrar	r	Son sessiz harfi yumuşatır ve tekrarlar, sonuna eki ekler	<i>tıp tıbb-ı</i>

Sözlük ve modelleme kullanılarak üç işlem yerine getirilebilir. Kelime türetmek, kelimenin yanlış olup olmadığını bulmak ve yanlış yazılmış kelime için öneriler getirmek. Kelime türetmek bir çapraz kontrol biçimidir. İşlem, verilen bir kök ve başlangıç durumu kullanılarak oluşturulabilecek tüm kelimelerin çıktısının alınmasıdır. Yazım yanlış bulma uygulaması, sözlükteki tüm kökleri kullanarak türetilen kelimeleri doğru olarak kabul eder. Kelime türetmek işleminde çalıştırılan yordamlar aynı zamanda yanlış kelimeye öneri getirirken de kullanılır.

Sözlükteki her köke karşılık gelen bir başlangıç durumu vardır. Kullandığımız başlangıç durumlarına ait örnekler Tablo 2 de sunulmuştur. Kelime türetmek için sözlükten bir kelime alınır ve o kelimeye karşılık gelen başlangıç durumundan başlanır. Özyineleyici bir algoritma kullanılarak kelimenin bulunduğu durumdan gidilebilecek tüm durumlara gidilir ve bu esnada kelimeye üzerinden geçilen bağın kuralı uygulanır. Bitiş durumuna ulaşıldığında elde edilen kelime çıktı listesine eklenir. Örneğin başlangıçta *gel* olan fiil kökü, kelime türetmesi sonunda *gel, geliyor, gelebilenler, gelsene* gibi kelimeler olarak elde edilir.

Tablo 2: Başlangıç durumlarına örnekler [1]

Başlangıç durum no	Kelime çeşidi	Örnek
10	Fiiller	<i>ara</i>
11	Edilgen fiiller	<i>kısal</i>
12	dir eki almayan fiiller	<i>g't</i>
20	isimler	<i>araba</i>
30	Sıfatlar	<i>güzel</i>
40	Zamirler	<i>binsi</i>
60	Bileşik isimler	<i>ademoğlu</i>

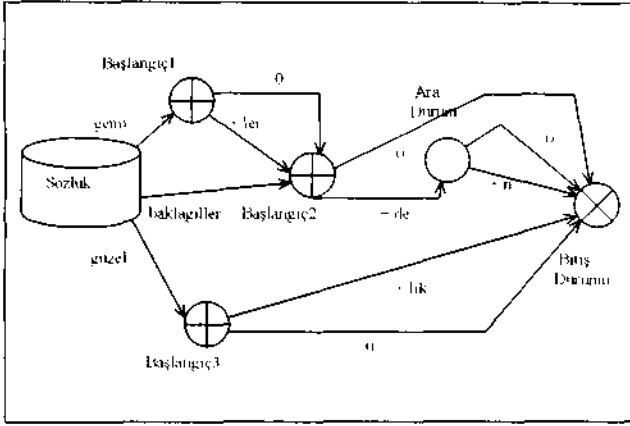
Bir kelimenin yazımının yanlış olup olmadığını anlamak için bu kelime bitiş durumuna yerleştirilir. Yine özyineleyici bir algoritmayla bağların ters yönünde kurallar ters uygulanarak ilerlenir. Kuralın ters uygulanması kelimenin sonundan harf(ler) azaltılması anlamına gelir. Örneğin yukarıdaki örnekte verilen *arabaya* kelimesi ismin e halinin ters uygulanması sonucunda *araba* kelimesi haline alır. Eğer bir bağın kuralı ters uygulanıyorsa yani o kural uygulandığında şu an bulunduğumuz durumdaki kelime elde edilemezse o bağdaki ilerleme durdurulur ve diğer bağlardan devam edilir. Örneğin *kızamık* kelimesi ismin e halinin uygulandığı bağ üzerinden ters yönde ilerleyemez çünkü Türkçede hiç bir kelimeye ismin e hali uygulandığında *kızamık* kelimesi elde edilemez. Bu şekilde ilerleyerek başlangıç durumlarından birine ulaşıldığında kelime sözlükte aranır ve bulunursa kelime doğru olarak kabul edilir, bulunamazsa diğer bağlardan aramaya devam edilir.

Sonlu durum modellemesinin bir örneği Şekil 3 de verilmiştir. Bu küçük modelde üç başlangıç durumu, bir ara durum ve bir bitiş durumu bulunmaktadır. *Gemi* kelimesi bir isimdir ve Başlangıç1 durumunda bulunmaktadır. *Baklagiller* kelimesi ise çoğul bir isimdir ve Başlangıç2 durumuna karşılık gelmektedir. *Güzel* kelimesi ise Başlangıç3'te bulunan bir sıfattır. Bu modelleme kullanılarak Türkçe'deki şu kelimeler türetilir ya da yazım yanlışları incelenebilir:

*gemi, gemiler, gemide, gemilerde, gemiden, gemilerden,*

*baklagiller, baklagillerde, baklagillerden,*

*güzel, güzellik*



Şekil 3: Kullandığımız sonlu durum modellemesini açıklamak için hazırlanmış bir örnek

Yanlış yazıldığı belirlenen bir kelime için öneriler getirmek yukarıda anlatılan iki işleme göre daha karmaşık bir işler. Öneri yaparken kullanıcının üç çeşit yazım yanlışını yapacağını varsaydık. Kullanıcı bu yanlışları hem kelimenin kökünde hem de eklerin her birinde yapabilir. Bu yanlışlar şöyledir:

1. Bir harf yanlış yazılmış ya da yanyana olan iki harfin yerleri değiştirilmiş olabilir.
2. Bir harfin yazılması unutulmuştur.
3. Fazladan bir harf kullanılmıştır.

Modellemeyi kullanarak kelime önermek, tıpkı yazım yanlış bulma işlemi olduğu gibi bitiş durumunda başlar. Aynı şekilde özyineleyici bir algoritmayla bağların ters yönünde kurallar ters uygulanarak ilerlenir. Aradaki fark ise ters kurallar uygulanırken biraz daha esnek davranılmasıdır. Eğer kural ters yönde uygulanamıyorsa, metni yazan kişinin yukarıda bahsedilen üç yanlıştan birini yapmış olabileceği gözönüne alınarak ters kural uygulanır. Bunun yanında başta sıfır olan bir *toplam yanlış* değişkenine bir yanlış puanı eklenir. Durumlar arasında ilerleme bu yanlış puanı belli bir eşik değerini aşmıyca kadar devam eder. Bu şekilde ilerlerken bir başlangıç durumuna gelindiğinde de kelimenin elimizde kalan kısmı, aynı üç yanlış gözönüne alınarak sözlükte aranır. Uygun bir kelime bulunursa o başlangıç durumuna gelirken kullanılan yol izlenerek kelime türetilir ve elde edilen sonuç öneri listesine yanlış puanıyla birlikte konur. Bu şekilde tüm model taranır ve öneri listesi tamamlanır. Sonuç olarak öneri listesi yanlış puanına göre sıralanarak kullanıcıya sunulur.

Türkçedeki kelimelerin bir kısmı kurallara uymamaktadır. Bu kelimeler genelde yabancı dillerden dilimize geçmiş olan kelimelerdir. Dildeki bu istisnaları ayrı ayrı birer kural olarak ele alsaydık sonlu durum modellemesi oldukça büyüyecek ve daha da kötüsü genelliğini kaybedecekti. Bu yüzden

istisna yaratan durumları kelimelerin özelliği olarak kabul ettik ve bu bilgiyi sözlükte tuttuk. Örneğin *saai* kelimesinin son seslisi kalındır ve çoğul eki eklendiğinde kural dışı olmasaydı *saatlar* haline gelmesi gerekirdi, ancak doğru olan çoğul hali *saatler* kelimesidir. Bu yüzden sözlükte *saat* kelimesinin son seslisinin inceymiş gibi ek aldığı yer almaktadır. Bu konuda dikkat edilmesi gereken önemli bir husus, bu tip kelimelerin bir çekim ya da yapım eki aldıklarında elde edilen kelimenin kural dışı olmaktan çıkmasıdır. *Saatler* kelimesine ismin e hali eklendiğinde *saatlere* kelimesi elde edilmektedir yani bir kere kural dışı ekleme yapıldıktan sonra bu durum ortadan kalkmaktadır. Kullandığımız kelime özelliklerinin bir kısmı Tablo 3'te listelenmiştir.

Tablo 3: Sonlu durum modellemesinde kullanılan durum ve özelliklerden örnekler [1]

Kriter	Durum ya da özellik	Tanımlama	Örnek
Son sesli	LVBBack	Kelimenin son seslisi kalın (a, ı, o, u)	<i>araba, horoz</i>
	LVFront	Kelimenin son seslisi ince (e, i, ö, ü) ya da son seslisi inceymiş gibi ek alır	<i>gemi, çiçek, saat(saatler)</i>
Hece düşmesi	NoMut	Son sesli hece düşmesine uğramaz	<i>divan</i>
	Mut	Sesli harfle başlayan bir ek eklendiğinde son sesli hece düşmesine uğrayarak düşer	<i>burun, nehir</i>
Ci Eki	Cı	Kelime, 'c/' yapım eki alır	<i>simit (simitçi)</i>
	NotCi	Kelime, 'ci' yapım eki almaz	<i>gök</i>

Sözlükte kökler Şekil 4'te görüldüğü gibi basit bir formda tutulmaktadır. Aramalar ilk olarak başlangıç durumuna göre yapıldığı için en başta 1 byte uzunluğunda başlangıç durumunu gösteren bir sayı bulunmaktadır. Daha sonraki 1 byte kelimenin uzunluğunu, ardından gelen bölümde de kelimenin kendisi bulunmaktadır. Bütün bu bilginin sonuna da kelimenin kural dışı durumlarını belirten 2 byte'lık kısım gelmektedir.

Başlangıç durumu (1 byte)	Kelimenin boyu (1 byte)	Kelimenin kendisi	Kelimenin özelliklerini içeren 15 bitlik bilgi
---------------------------	-------------------------	-------------------	--

Şekil 4: Sözlükteki bir kökün\* sabit diskte ve bellekte tutulma şekli.

## Kullanıcı Arabirimi

Yazım yanlışlarını düzeltmeye yarayan bir yazılım bilgisayar kullanma açısından çok fazla tecrübeli

olmayan kişiler tarafından da kullanılacaktır. Bu yüzden yazılımın kolay kullanımlı olması gerekmektedir. Bunun yanında yazılım, kullanıcıya bazı seçenekler sunmalıdır. En çok kullanılan seçenekler şöyle sıralanabilir [2]:

1. Değiştir: Bilinmeyen kelime doğrusu ile değiştirilir. Doğru kelime kullanıcı tarafından belirlenir ya da seçilir.
2. Hepsini değiştir: Bilinmeyen kelime kullanıcının belirlediği bir kelimeyle değiştirilir ve dokümanın geri kalan kısmında aynı kelime bulunursa yazılım değiştirme işlemini kullanıcıyı haberdar etmeden otomatik olarak yapar.
3. Gözardı et: Kelime doğru olarak kabul edilir ve olduğu gibi bırakılır.
4. Hepsini gözardı et: Bilinmeyen kelime doğru olarak kabul edilir ve dokümanda bir daha aynı kelimeye rastlanırsa yine kullanıcıyı haberdar etmeden doğru olarak kabul edilir.

Uygulamamızda kullandığımız yazım yanlışlarını düzeltme algoritması şöyledir [1]:

1. Yazım yanlış bulma kütüphanesinin ön hazırlıklarını yap, gerekli bellek ayırma işlemlerini gerçekleştir. imleç pozisyonunu işaretle, dokümanın başına git ve ilk kelimeyi *işlenmekte olan kelime* olarak al.
2. işlenmekte olan kelimeyi, kullanıcının daha önce *hepsini değiştir* ya da *hepsini gözardı et* olarak belirleyip belirlemediğini araştır, ilgili listelerde kelime bulunursa 5'e git.
3. Kelimeyi sonlu durum modellemesi içinde işleme sok. Kelime kabul edilirse 5'e git.
4. Ekranı bir pencere çıkar. Bu pencerede kullanıcıya bilinmeyen kelime ile ilgili seçenekler sun. Kullanıcının seçimine göre *hepsini değiştir* ya da *hepsini gözardı et* listelerini ayarla.
5. Dokümanın sonuna ulaşılmamışsa dokümandaki bir sonraki kelimeyi *işlenmekte olan kelime* olarak al ve 2'ye git.
6. Ekrandaki pencereyi kapat, imleci ilk pozisyonuna getir. Daha önce ayrılmış olan belleği serbest bırak.

## Sonuç

Bu çalışmada Türkçe metinlerdeki yazım yanlışlarını bulan ve düzelten bir bilgisayar programı tasarlanmış ve gerçekleştirilmiştir. Program 486 DX2-66 işlemci tabanlı bir bilgisayarda çalıştığında 2500 kök içeren bir sözlük kullanılarak saniyede ortalama 10 kelime inceleyebilmektedir. Yanlış kabul edilen bir kelime için öneri yapılması kelimenin uzunluğuna bağlı olarak 1 ila 5 saniye sürmektedir. Öneri yapma işlemi,

zaman açısından yanlış bulmaya göre oldukça pahalı bir işlemdir. Ancak normal bir dokümandaki kelimelerin çoğunluğu doğru olacağı için dokümanın toplam kontrol edilme süresini daha çok yanlış bulma kısmı belirlemektedir. Bunun yanında bir dokümanın kontrol edilmesi sırasında göreceli olarak uzun bir süre kullanıcının seçim yapması için beklemektedir. Eğer bu süre içinde dokümanın kalanını kontrol etmeğe devam ederse kullanıcının bekleme süresini bir miktar daha azaltmak mümkün olacaktır.

Sunmuş olduğumuz sonlu durum modellemesi. Türkçe dilini temsil edebilecek binlerce modellemeden biridir. Türkçe dilinin tamamını kapsayabilmek için bütün köklerin sözlüğe girilmesi ve ortaya çıkan ürünün çok sayıda uzman kişi tarafından test edilmesi gerekir. Bütün kontroller tamamlandıktan sonra halinin alındığına karar verildikten sonra modellemeyi basitleştirme ve önerme işlemini hızlandırma çabaları başlatılabilir. Başka bir deyişle sunduğumuz örnek modelleme bir NFA (nondeterministic finite automata) olarak kabul edilirse, aynı işi yapan DFA (deterministic finite automata) bulunabilir.

Bu çalışmada kelimelerde üç tip yanlışın oluşması gözönüne alındı. Bu yanlışlar, eklerin her birinde ya da kökte sadece bir harfin yanlış olması ya da yanyana gelen iki harfin yer değiştirmesi durumlarını içermektedir. Gelecekte yapılacak olan bir çalışmada kökte ve eklerin herbirinde birden fazla harfte yanlış olması durumu da hesaba katılarak yanlış bulma ve önerme işlemleri yapılabilir. Fakat bu işlemin, uygulamanın çalışma süresini oldukça artıracığı da gözönüne alınmalıdır.

Gelecekte yazım yanlışlarını bulma işleminin yanısıra dilbilgisi yanlışlarını bulan bir sistem de benzer bir yöntemle oluşturulabilir. Türkçedeki yazım yanlışlarını bulan bir program, kelimenin sonuna eklenen ekleri inceler; dilbilgisi yanlışlarını bulan bir program ise kelimelerin cümle içindeki sıralamasını inceler. Türkçede sadece bir kelime bir cümle anlamına gelebildiği için bu iki işlemi bir arada yapmak en mantıklısı olacaktır. Hazırladığımız modellemeki kurallar birebir Türkçedeki kurallara denk geldiği için elimizdeki sonlu durum modellemesini metindeki kelimelerin eklerini çözümleyerek dilbilgisi yanlışlarını bulan bir sistemin altyapısı haline getirmek mümkündür.

## Kaynakça

1. Kaygı, S.. *Turkish Spelling Checker and Corrector*. Ms. Th.. METU. Ankara. 1995
2. Pcterson, J. L.. *Computer pragratns far deiecting and carreeting ypelling errors*. Comm. ACM 23. 12 (Dcc. 1980). 676-687

# YAPAY SİNİR AĞI ÇIKIŞINDA OLUŞTURULAN BULANIK KÜMELERİN "BACK PROPAGATION" ALGORİTMASI İLE AYRIKLAŞTIRILMASI

N. YUMUŞAK<sup>3</sup>, F. TEMURTAŞ<sup>ab</sup>, O. ÇEREZCİ<sup>3</sup>, Z. Ziya ÖZTÜRK<sup>c</sup>

<sup>1</sup> Sakarya Üniversitesi Fen Bilimleri Enstitüsü ADAPAZAR.

<sup>2</sup> AEG- ETİ A.Ş.. 3EBZE

<sup>3</sup> Marmara Üniversitesi, Fen Edebiyat Fakültesi, Fizik Bölümü. Göztepe İSTANBUL

<sup>a</sup> TÜBİTAK Marmara Araştırma Merkezi, GEBZE

## ABSTRACT

*In this study, we have investigated the classification of n-type GaAs Schottky contacts by means of Artificial Neural Networks (ANN). The used n-GaAs Schottky contacts were prepared with four different oxide thicknesses. We have carried out the back propagation algorithm for the classification of contacts and used experimentally measured 125 data sets of I-V (Current-Voltage) measurements at 0.05-0.4V interval. For testing the algorithm, 250 data sets have been used. On the first step, the classification has been made with a three layer ANN (8 input, 10 hidden layer 3 output) and then, the output of a three layer ANN (8 input, 10 hidden layer 1 output) has been fuzzified. The ANN with fuzzified output showed better performance and the learning time was shorter*

## 1. Giriş

Yapay Sinir Ağları (YSA), birbirine belirli ağırlık değerleri üzerinden bağlanmış bir çok elemanın oluşturduğu bütünsel paralel bir yapı olup, biyolojik sinir sisteminin anlaşılmasından sonra oluşturulmuştur. Bir YSA, örnekleri, dağıtılmış kodlama ile saklar ve eğitilebilir lineer olmayan dinamik bir sistem oluşturur. Ayrıca bir YSA, insan beyninin paralel kabiliyetine benzemesine çalışması ile ardışıl sayısal bir bilgisayardan daha hızlı bir cevap ve daha yüksek bir performansa sahiptir. YSA'larının ortaya çıkan günümüz teknolojisi, sınıflandırma, kontrol, işaret işleme, arıza erken tanısı gibi birçok alanda başarılı bir şekilde kullanılmaktadır. Gelişmekte olan YSA teknolojisi içinde büyük çalışma modellerinden biri ileri besleme ağıdır. Formülasyona dayalı yapılan çalışmalar başlı başına üzerinde çalışılan konuda bir problem teşkil etmekte iken, bu problemlerin herhangi birinin çözümüne YSA ile yapılacak iterasyonel bir yaklaşım çok fazla iterasyon sayısı içermesine rağmen çok kısa sürede verilen girişlere düşük hata payıyla cevap vermesinden dolayı (doğruluğunun oldukça yüksek olmasından dolayı) en iyi çalışma tekniklerinden biri olarak kabul edilmektedir.

Bulanık mantık, insan düşünme ve algılamasını modellemek için kullanılan güçlü bir araçtır. Bulanık sistemler iki değerli önerme yerine ÇOK değerli kümelerle sonuç verir ve kuralları saklayıp dizisel girişten dizisel çıkışa örneklenmiş fonksiyonlar ianmin eder. Kesin olmayandan Dansetmek örnek sınıflandırmada genel bir problem oluşturur Bulanık Küme teorisinin sınıflandırma problemlerinde önemli bir çözüm olduğu ispatlanmıştır. İnsanların bazı sistemleri makinelerden daha iyi kontrol edebilmelerinin bir sebebi, belirsiz yani 'kesinlik' ile ifade edilemeyen bir takım bilgileri kullanarak karar verebilme özelliğine sahip olmalarına dayanmaktadır. Bulanık mantık işlemleri, bir problemin analiz edilmesi ve tanımlanması, değişken kümelerin yeni mantıksal ilişkilerin geliştirilmesi ile bulunan bilgilerin bulanık kümelere dönüştürülmesi ve modelin yorumlanması işlemlerinden oluşmaktadır.

Yarıiletken teknolojisinde, temel elektronik yapı elemanlarının elektronik ve fiziksel özelliklerinin araştırması büyük önem taşımaktadır. Bu amaçla çeşitli yapı elemanlarını oluşturan yarı iletken kristallerin elektronik özelliklerinin belirlenmesi için araştırmalar devam etmektedir. Araştırmaların bu bölümü Du kristallerin fiziksel özelliklerinin: Demlemek için yapılırken diğer orı Dölümü de fiziksel özelliklerinden yararlanılarak yeni cihazlar geliştirmeyi amaçlar.

Bu çalışmada n-tip GaAs Schottky kontaklarının YSA yardımı ile sınıflandırılması üzerinde çalışılmıştır. Kullanılan Schottky kontaklar Ag-farklı kalınlıklarda ince anodik oksit- n tip GaAs yapılar olarak imal edilmiştir. Şekil 1' de tipik bir GaAs Schottky kontakın In(I)-V grafiği görülmektedir. Diyotların sınıflandırılması iki ayrı metotla yapılmış ve bunların sonuçları gözlenmiştir, ilk olarak diyot sınıflandırması için YSA çıkışında 0.1 şeklinde kodlama kullanılmıştır, ikinci olarak YSA çıkışında bulanık kümeler oluşturulmuş ve bunlar back propagation algoritması ile ayrıklaştırılmıştır. YSA çıkışında bulanık kümeler oluşturma ve bunları ayrıştırmanın amacı, bir çıkışta mümkün oldukça fazla miktarda sınıflandırma yapmak ve az sayıdaki sınıflandırmalar için öğrenme süresini azaltmaktır. Çıkış sayısı



azaldıkça ağırlık hesaplamaları elde edilirken yapılan işlemler o oranda azalmaktadır.

gösterebiliriz, Bu durumda 1 denklemler vektör notasyonu ile

$$y_{NF} = W \cdot X \quad (2)$$

şekline gösterilebilir. Daha sonra ÇOK Katmanlı ağ ve back propagation (gen yayılım) modeli; incelendiğinde W vektör yerine bir matris olarak tanımlanacaktır.

### 3. YSA çıkışında bulanık kümeler oluşturularak Schottky diyotların sınıflandırılması

Bu çalışmada ilk olarak, n-tip GaAs Schottky kontaktların YSA yardımı ile sınıflandırılması üzerinde çalışılmıştır. Sınıflandırma back propagation (gen yayılım) algoritması kullanılarak yapılmıştır. Üç Katmanlı ilen beslemeli bir YSA yapısı (8 giriş, 10 gizli birim ve 3 çıkış olmak üzere) oluşturulmuştur. Diyot sınıflandırması için YSA çıkışında 0,1 şeklinde kodlama kullanılmıştır. Ag - GaAs(MS) yapıları için 001, Ag - oksit- GaAs(MIS) yapıları için 010. ve Au - oksit- GaAs(MIS) yapıları için 110 alınmıştır. İkinci aşamada, YSA yapısının çıkışları bulanıklaştırılarak sınıflandırma yapılmıştır. Bunun için üç katmanlı bir ileri beslemeli yapay sinir ağı yapısı (8 giriş, 10 gizli birim ve 1 çıkış olmak üzere) oluşturulmuştur (Şekil 3). Ag - GaAs(MS), Ag - oksit- GaAs(MIS), Ag - oksit2- GaAs(MIS), Al - oksit3- GaAs(MIS) ve Au - oksit- GaAs(MIS) olmak üzere beş çeşit Schottky diyodun sınıflandırılması yapılmıştır.

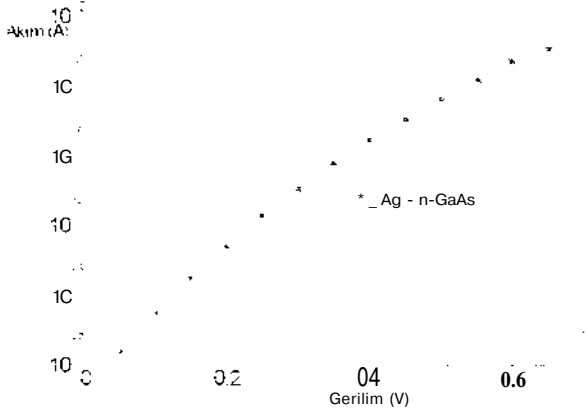
Önce ağırlıklar random olarak seçilmiş ve öğrenme seti için ağ çıkışları hesaplanmıştır. Çıkışlar her bir çeşit diyot için 0-1 aralığında bir bölgede yaklaşık gauss dağılımına yakın bir dağılım oluşturmaktadır (Şekil 4.ada sembolik olarak üçgen şeklinde gösterilmiştir). Başlangıçta sınıflandırmayı karıştırabilecek şekilde dağılımlar birbirine çok yakın, hatta iç içe girmiştir (Şekil 4a). Back propagation algoritması kullanılarak istenilen değerlere doğru dağılımlar ayırıştırılmıştır (Şekil 4b.). Ayırıştırma işlemi sırasında dağılımlar ortalamalarına doğru daralmıştır. Dağılımın ortalama değerinin üyelik derecesi 1 olarak alınmış ve ortalamadan uzaklaştıkça üyelik derecesi 0'a gitmiştir. Her çeşit schottky yapısı için bir bulanık küme oluşturulmuştur (Şekil 4.c). Üyelik derecesi:

$$H_i(y) = 1 - |c_i - y|; \quad (3)$$

şeklinde hesaplanmaktadır. Burada y, çıkış ve c<sub>i</sub> i'inci sınıf için dağılım ortalamasıdır. Bulanık mantığın kuralları kullanılarak

$$\text{if } \max_i \{H_i(y)\} = \min_i \{H_i(y)\} \text{ then 'Diyot' } i \text{ inci sınıftır,}$$

şeklinde sınıflandırma yapılmıştır.



Şekil: 1. Ag MS diyotlarının oda sıcaklığındaki ln(I)-V grafiği

## 2.Yapay Sinir Modeli

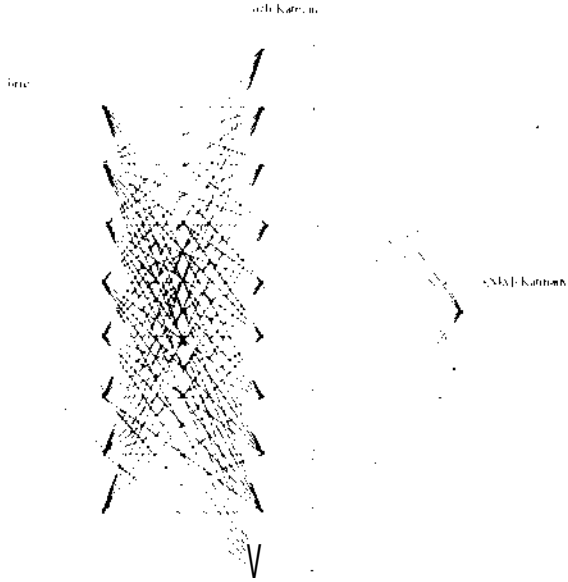
Yapay sinir gerçek biyolojik sinirin birinci dereceden karakteristiklerini göstermek üzere tasarlanan bir modeldir. Bu sinire herbiri diğer sinirlerin çıkışlarını göstermek üzere bir girişler kümesi uygulanmıştır. Herbir giriş ise biyolojik sinirdeki sinaptik dayanımla benzer olarak ağırlıklarla çarpılmıştır. Bütün bu ağırlıklı girişler ise sinirin aktivasyon düzeyini belirlemek için toplanmıştır. Bu fonksiyonel açıklamayı gerçekleyen model Şekil 2'de görülmektedir.

$$y_{NET} = \sum_{i=1}^n (w_i \cdot x_i) \quad (1)$$

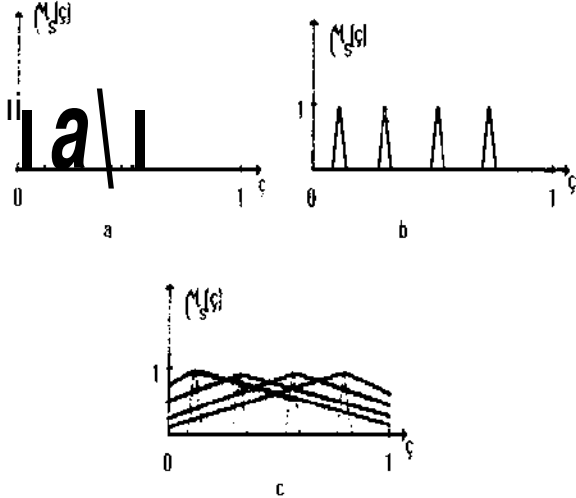


Şekil: 2. Yapay sinir modeli

Ağ yapılarının farklı olmasına rağmen YSA'ların tamamına yakını yukarıdaki sinir tanımıyla işlemektedir. Burada x<sub>1</sub>, x<sub>2</sub>, ..., x<sub>n</sub> sinir girişleridir. Herbir sinir girişi toplama işlemine girmeden önce w<sub>1</sub>, w<sub>2</sub>, ..., w<sub>n</sub>, ağırlıkları ile çarpılmaktadır. Toplam olarak girişleri X vektörü ile ağırlıklarda W vektörü ile



Şekil 3. YSA çıkışında bulanık kümeler oluşturularak Schottky diyotların sınıflandırılmasında kullanılan YSA yapısı



Şekil 4: YSA çıkışında oluşturulan bulanık kümelerin ayrıştırılması

YSA çıkışında bulanık kümeler oluşturularak Schottky diyotların sınıflandırılmasında kullanılan algoritma aşağıdaki işlem basamaklarını içermektedir.

- Basamak 1. Deneysel ve simülasyon test setini hazırla.
- Basamak 2. Öğrenme sonucu hesaplanmış ağırlık değerlerini tayin et.
- Basamak 3. Test edilecek I-V data set sayısını gir.
- Basamak 4. Test için bir giriş I-V data seti hazırla.
- Basamak 5. Girilen her bir data grubu için çıkış değerlerini hesapla.
- Basamak 6. Elde edilen çıkış değeri için bulanık kümelerdeki üyelik derecelerini  $(\mu_i(y) = 1 - |c - y|$  eşitliğini kullanarak bul.

Basamak 7. Elde edilen üyelik derecelerine göre diyot sınıflandırmasını yap.

Basamak 8. Sınıflandırmanın doğruluğunu değerlendir.

Basamak 9. Basamak 4 ile Basamak 7 arasında test edilecek i-V data set sayısı kadar tekrarla

Basamak 10. Sınıflandırma aani: doğruluk vuzasının hesaplanması

Öğrenme seti için herbir çeşitten 25'er tane olmak üzere 125 adet deneysel data seti kullanılmıştır. Test seti için 120 adet deneysel olmak üzere 250 adet data seti kullanılmıştır. Bu dataların 150 tanesi deneysel ölçümlerden elde edilen datalardır. Diğerleri diyot karakteristiklerinin simülasyonundan elde edilen değerlerdir. Data setleri 0.05-0.4V aralığındaki i-V (Akım - Gerilim) ölçümlerinden oluşmaktadır.

#### 4. Deneysel ve Simülasyon Ölçümler

Tablo 1'de çeşitli Schottky yapıları için çıkış bulanıklaştırılmış YSA ile elde edilen sonuçlar görülmektedir. Bu tabloda, DDS:Deneysel Data Setleri, DS DDS:Doğru sınıflandırılan DDS, SDS: Simülasyon Data Setleri, DS SDS: Doğru Sınıflandırılan SDS dir. Çıkış bulanıklaştırılmış YSA ile sınıflandırmada deneysel data setleri için elde edilen doğruluk, %95.3. Simülasyon data setleri için doğruluk, %100'dür. Toplam ortalama doğruluk, %97.2'dir. Doğru sınıflandırılmayan data setleri deneysel ölçümler sırasında gürültü girmiş datalardır.

Tablo 1.YSA çıkışında bulanık kümeler oluşturulduğunda öğrenme oranı süresi

	DDS	DS DDS	SDS	DSSDS
Ag-n-GaAs	30	30	20	20
Ag-Oksit1-GaAs	30	28	20	20
Ag-Oksit2-GaAs	30	29	20	20
Al-Oksit3-GaAs	30	27	20	20
Au-Oksit4-GaAs	30	29	20	20
Toplam	150	143	100	100
Öğrenme süresi		18	saat	

Tablo 2'de çeşitli Schottky yapıları için YSA ile elde edilen sonuçlar görülmektedir. Deneysel data setleri için elde edilen doğruluk, %96.6. Simülasyon data setleri için doğruluk, %100'dür. Toplam ortalama doğruluk, %98'dir. Doğru sınıflandırılmayan data setleri; deneysel ölçümler sırasında gürültü girmiş datalardır

Tablo 2 YSA ile sınıflandırmada öğrenme oranı ve öğrenme süresi

	DDS	DS DDS	SDS	DSSDS
Ag-n-GaAs	30	30	20	20
Ag-Oksit <sup>1</sup> -GaAs	30	28	20	20
Ag-Oksit <sup>2</sup> -GaAs	-	-	-	-
Al-Oksit <sup>3</sup> -GaAs	-	-	-	-
Au-Oksit <sup>4</sup> -GaAs	30	29	20	20
Toplam	90	87	60	60
Öğrenme süresi		27	saat	

Tablo 1 ve tablo 2 kıyaslandığında görüleceği gibi, YSA çıkışında ayrıklaştırılmış bulanık kümeler kullanıldığı zaman öğrenme süresi yaklaşık % 30 oranında azalmıştır. Çıkış sayısı azaldığında ağırlık hesaplamaları elde edilirken yapılan işlemler o oranda azalmaktadır. Tablo 1'de YSA çıkışında ayrıklaştırılmış bulanık kümeler kullanıldığında elde edilmiş sonuçların doğruluk dereceleri azalmış gibi görülmektedir. Çıkışı bulanıklaştırılmış YSA ile sınıflandırmada, sonuçların doğruluk derecelerini azaltan yapılar YSA ile sınıflandırmada öğrenilememiştir. Yani çıkışta bulanık küme kullanarak elde edilen sonuçların doğruluk dereceleri görüldüğü gibi azalmamıştır ve sınıflandırılabilen diyot sayısı artmıştır.

Diyotları sınıflandırmak için ağ çıkışında 0,1 şeklinde kodlama kullanıldığında ancak kullanılan çıkış sayısı kadar tipte diyot sınıflandırılabilmiştir. Klasik (0,1) mantıkta n çıkış için ancak 2<sup>n</sup> kodlama yapılabilmektedir ve bu diyot sınıflandırması uygulamamız için daha azdır, n çıkış için ancak n tane kodlama ve n tip sınıflandırma yapılabilmektedir. Yapay sinir ağı çıkışında bulanık kümeler oluşturma ve bunları ayırıştırmanın amacı, bir çıkışta mümkün oldukça fazla miktarda sınıflandırma yapmak ve az sayıdaki sınıflandırmalar için öğrenme süresini azaltmaktır.

## 5. Sonuç

Diyotların elektriksel özelliklerinin saptanmasında ve sınıflandırılmasında yapay sinir ağları kullanılarak elde edilen performans oldukça yüksektir. Ağ çıkışında bulanık kümeler oluşturmakla ağın performansı artırılmış ve öğrenme süresi kısaltılmıştır.

Bu çalışmanın amacı gaz algılama ve tanıma ile ilgili uygulamalara ve çeşitli alanlarda kullanılmak üzere devre elemanlarının sınıflandırılması uygulamalarına bir giriş olmak üzere diyotların sadece I-V karakteristikleri ile sınıflandırılmaları gerçekleştirmektir. Data setleri 0.05-0.4V aralığındaki I-V (Akım - Gerilim) ölçümlerinden oluşmaktadır.

## Kaynaklar

- [1].Richard P. Lippmann, " An Introduction to Computing with Neural Nets " IEEE ASSP.pp 4-22,1987
- [2].Temurtaş, F., "MS ve Anodik Oksit ve Sülfür ince izolasyon tabakalı MİS Diyotların Elektriksel özellikleri",Y.Lisans Tezi,1995
- [3]. Zadeh,LA., "Fuzzy Set",Information and Control,vol.8,pp. 338-353,1965
- [4]. Zadeh.L.A., "Fuzzy Logic.Neural Networks and Soft Computing" Communication of the ACM,vol.37,no.3,pp.77-84,1994
- [5].Duda R.O. and Hart P.E."Pattern Classification and Scene Analysis" John Wiley & Sons,1973

# SAYISAL BİR RASSAL NÖRON TASARIMI

Cüneyt ÇERKEZ<sup>1</sup>, Işık AYBAY<sup>1</sup>, Uğur HALICI<sup>2</sup>

<sup>1</sup>Bilgisayar Mühendisliği Bölümü, Doğu Akdeniz Üniversitesi, Magusa, K.K.T.C.

<sup>2</sup> Elektrik ve Elektronik Mühendisliği Bölümü, Orta Doğu Teknik Üniversitesi, Ankara 06531, Türkiye

{cuneyt, aybay}@compenet.emu.edu.tr, halici@rorqual.cc.metu.edu.tr

## ABSTRACT

*in this study, a Random Neuron circuit is developed considering Random Neural Networks approach. The neuron design was first simulated with Circuitmaker and Pspice programs, and then it was built using LS-TTL integrated circuits. This Neuron can be used as a basic building tool for various Neural Networks. The information exchange between neurons is via signals instead of fixed voltage levels, and this both simplifies the design, and simulates the biological neurons more closely.*

## 1. Rassal Yapay Sinir Ağları Modeli

Rassal Yapay Sinir Ağı Modeli [Gelenbe, 1989]'da tanıtılmış, daha sonra [Gelenbe, 1990]'da genişletilmiş ve geliştirilmiştir. Rassal yapay sinir ağları normal yapay sinir ağlarından farklı olarak nöronlar arasındaki bilgi alışverişini sabit voltaj seviyeleri yerine gerçek biyolojik nöron yapısındaki gibi sinyaller ile gerçekleştirir. Rassal yapay sinir ağlarında dolaşan sinyaller artı veya eksi olabilirler. Herhangi bir anda nöronun, potansiyel değeri 0 veya artı olabilir. Bir nöron o andaki toplam potansiyel değeri 0'dan yüksek ise ateşlenebilir. Ateşlenme anında, nöron rassal olarak artı veya eksi bir sinyal üretir. Ateşlenme stokastik olarak gerçekleşir.

Nöron i'den ateşlenen sinyal,

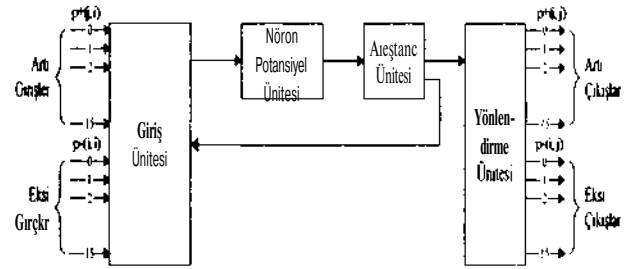
- Nöron j'e artı sinyal olarak  $p^+(i, j)$  olasılığı ile gidebilir, veya
- Nöron j'e eksi sinyal olarak  $p^-(i, j)$  olasılığı ile gidebilir.

Ağdaki tüm nöronlar için,  $\sum_j (p^+(i, j) + p^-(i, j)) = 1$ . (1)

eşitliği geçerlidir.

## 2. Donanım Tasarımı

Geliştirilen devre dört ana bloktan oluşmaktadır (Şekil-1): Giriş Ünitesi, Nöron Potansiyel Ünitesi, Ateşleme Ünitesi, ve Yönlendirme Ünitesi.



ŞEKİL: 1. Rassal nöron için sayısal bir tasarım

Geliştirilen nöron Tekli-Katman, Çoklu-Katman gibi yapay sinir ağları mimarilerinde temel eleman olarak kullanılabilir.

Bir nöron ağdaki diğer nöronlardan artı veya eksi sinyalleri Giriş Ünitesi ile toplar. Giriş Ünitesine aynı anda en fazla bir sinyal ulaşabileceği varsayılmıştır. Bu sinyal ya ağdaki diğer nöronlar ya da ağ dışındaki diğer bir kaynaktan üretilebilir. Nöron Potansiyel Ünitesi, Giriş Ünitesine ulaşan sinyalleri tam sayı değerleri ile sayaca kaydeder. Gelen sinyalin artı veya eksi oluşuna göre sayacıdaki değer bir artar veya bir azalır. Herhangi bir

zaman anında, potansiyel değer 0 veya artı olabilir. Rassal sinir ağları modeline göre [Gelenbe, 1989,1990], eğer potansiyel değeri 0 ise, eksi sinyal gelmesi durumunda potansiyel değerinde herhangi bir azalma olmaz.

Bir nöron o andaki toplam potansiyel değeri 0 dan yüksek ise ateşlenebilir. Ateşlenme anında, nöron rassal olarak artı veya eksi bir sinyal üretir ve potansiyel değeri bir azalır. Ateşlenme stokastik olarak gerçekleşir ve iki ardışık ateşlenme arasındaki zaman aralığı üstel bir dağılımla sabittir. Ateşlenme Ünitesi içerisinde bir üstel sinyal üreticisi yer alır.

Nöron ateşlendikten sonra, sinyal Ateşlenme Ünitesinden ayrılmış Yönlendirme Ünitesine gider. Yönlendirme Ünitesi, ateşlenen sinyalin ağ içerisindeki hangi nörona hangi durumda (artı veya eksi) gideceğine karar verir. Yönlendirme Ünitesi içerisinde yer alan EPROM, her bağlantının programlanabilir bir olasılık değerini tutar.

### 3. Giriş Ünitesi.

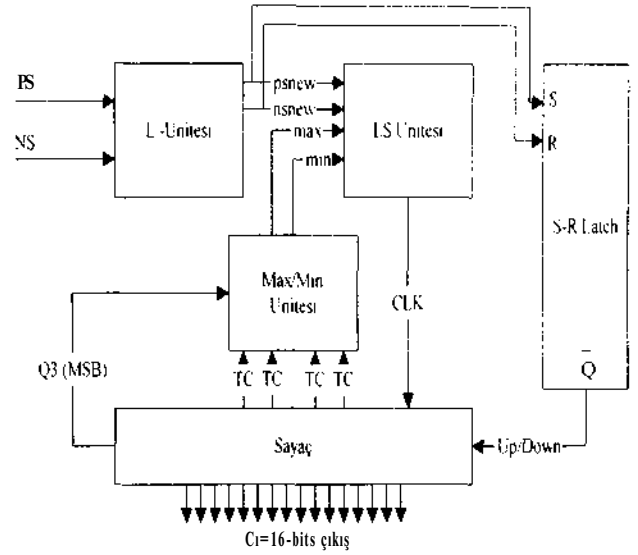
Giriş Ünitesi iki bölümden oluşur.

- i. Artı Sinyal Toplayıcı: Diğer nöronlar tarafından ateşlenen artı sinyalleri toplar.
- ii. Eksi Sinyal Toplayıcı: Diğer nöronlar tarafından ateşlenen eksi sinyalleri toplar.

Bu Ünite, iki dörtlü 2-girişli OR kapısı (74LS32) ve bir dörtlü 2-girişli seçici (74LS157) kullanılmıştır [Çerkez, 1996].

### 4. Nöron Potansiyel Ünitesi.

Şekil 2'de Nöron Potansiyel Ünitesine ait devre şemasını görebilirsiniz. Daha detaylı bilgi [Çerkez, 1996]'de yer almaktadır. L-Ünitesi artı ve eksi sinyallerin S-R latch'a aynı anda ulaşmasını engeller. LS-Ünitesi sayacın en yüksek veya en düşük değerlerini aşmasını engeller. S-R latch sayacın sayı yönünü belirler ( artı = yukarı, eksi = aşağı ). Max/Min Ünitesi sayacın en yüksek veya en düşük seviyesine ulaşması halinde yüksek seviyeli bir sinyal üretir.



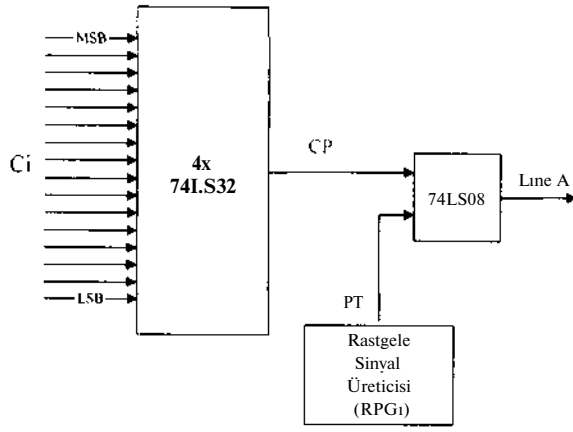
ŞEKİL: 2 Nöron Potansiyel Ünitesi

Sayaç, başlangıç olarak sıfır değerine eşitlenmiştir. Gelen her artı sinyal sayacın değerini bir artırır. Gelen her eksi sinyal ise sayacın değerini bir azaltır.

### 5. Ateşleme Ünitesi

74LS32, eğer Nöron Potansiyel Ünitesinden gelen Ci değeri sıfır ise "0" aksi halde "1" üretir. Eğer sayaçtaki değer sıfırdan farklı ve Rassal Sinyal Üreticisi (RPGi) tarafından bir sinyal üretilmiş ise, 74LS08 LineA üzerinden "1" üretir.

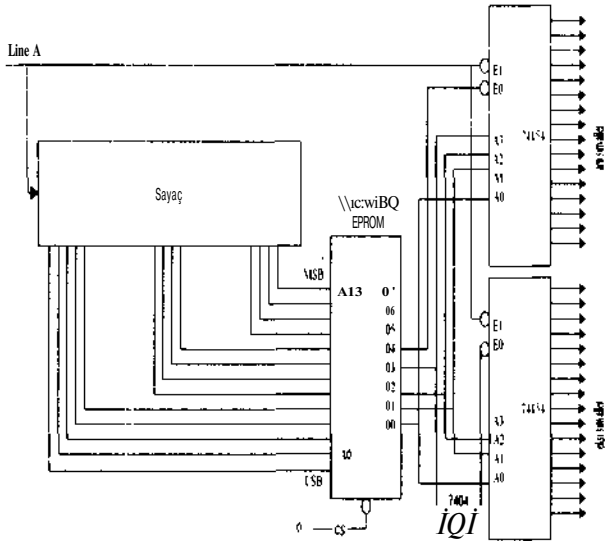
Rassal nöron modelinde, iki ardışık ateşlenme arasındaki rassal zaman aralığı üstel bir dağılımla belirlenmiştir. Bunu sağlamak için, Ateşleme Ünitesi içerisinde bir üstel sinyal üreticisi yer alır. Rassal Sinyal Üreticisi (RPGi) bilgisayar üzerinde çalışan bir program gerçekleştirilmiştir. Bu program kullanılarak üretilen sinyalin genişliği ve sayısı kontrol edilebilir.



ŞEKİL: 3 Ateşleme Ünitesi

## 6. Yönlendirme Ünitesi

Bu tasarımda, Yönlendirme Ünitesinden 32-çıkış düşünülmüş, bunlardan 16-çıkış artı 16-çıkış ise eksi bağlantılar için kullanılmıştır.



ŞEKİL: 4 Yönlendirme Ünitesi

74LS154 bir çözücü, NMC27C64BQ ise 8192x8 bir EPROM'dur. Sayaç Ünitesi üç ardarda bağlanmış 74LS163 4-bit yukarı sayaçtan oluşur. İstenilen olasılıklarda rassal bazı 5-bit sayılar üretilip devre çalıştırılmadan önce EPROM içerisine programlanır. Ateşleme Ünitesin-

den ayrılan sinyal Yönlendirme Ünitesindeki sayacın değerini bir artırır ve EPROM içerisine buna karşılık gelen 5-bit rassal sayıyı seçici girişlerde hazır duruma getirir. 5-bit rassal sayının son biti ateşlenen sinyalin artı veya eksi olmasını belirler.

## 7. Sonuç ve Tartışma

Bu tasarım sıra ile 1) kağıt üzerinde 2) sayısal benzetim programları üzerinde denenmiş ve 3) pratik olarak tasarım gerçekleştirilmiştir. Gerçekleştirilen nöron, değişik rassal yapay sinir ağları mimarilerinde yapı taşı olarak kullanılabilir. Yine bu tasarım kullanılarak çoklu nöron ağları kurmak da mümkündür.

Nöron tasarımı, Pspice ve Circuitmaker sayısal benzetim programları kullanılarak çalışması sınırdan sonra LS-TTL sayısal devrelerle gerçekleştirilmiştir.

Gelenbe'nin analitik modelinde, nöron potansiyel değeri sıfırdan büyük veya eşit herhangi bir tamsayı değer olabilir. Fakat bu çalışmada potansiyel değer k-bit sayaçlar kullanılarak  $0 \leq \text{count} < 2^k - 1$  şeklinde sınırlandırılmıştır.

Rassal Sayı Üreticisi tarafından, istenilen olasılıklarda rassal 5-bit sayılar üretilip devre çalıştırılmadan önce EPROM içerisine programlanmıştır. Gelecekte EPROM yerine, 5-bit değerlerin dinamik olarak üretilmesini sağlayacak bir sayısal devre konulması için çalışmalar yürütülmektedir.

Gelenbe'nin modelinde [Gelenbe. 1989] bir nörona dışardan gelen sinyaller Poisson dağılım gösteren artı veya eksi sinyaller olarak kabul edilmektedir. Bu tasarımda bu tip sinyaller kullanılmamıştır. Fakat, bir giriş ve bir çıkış bağlantısı kullanılarak, bu tip sinyaller de tasarım üzerinde modellenilebilir.

Rassal yapay sinir ağları [Gelenbe 1989, 1990] normal yapay sinir ağlarından farklı olarak nöronlar arasındaki bilgi alışverişini sinyaller ile gerçekleştirir. Model, temelinde basit sayaçlardan oluştuğu için, donanım tasarımı açısından kolaylıklar sağlar.

## Kaynaklar

- Atalay V., Gelenbe E., Yalabık N. "The Random Neural Network Model for Texture Generation", *International J. of Pattern Recognition and Artificial Intelligence*, Vol.6, No.1, pp 131-141, 1992.
- Aybay I, Çetinkaya S., Halıcı U. "Classification of Neural Network Hardware ", *Neural Network fWorld*, No:1, 1996, pp. 11-27.
- Cramer C, Gelenbe E., Bakırcıođlu H. "Low bit rate Video Compression with Neural Networks and Temporal Subsampling,", *Proceedings of the IEEE*, Vol. 84, No. 10, pp. 1529--1543, October 1996.
- Çerkez, C. *A Digital Neuron Realization for Random Neural Network Model*, Yüksek Lisans Tezi, DAÜ, Eylül 1996
- Çerkez C, Aybay I, Halıcı U. "A Digital Neuron Realization for the Random Neural Network Model", IJCNN'97 de sunulmak üzere kabul edildi, Huston, USA, June 1997.
- Gelenbe, E.: "Random Neural Networks with Negative and Positive Signals and Product form Solution", *Neural Computation*, Vol. 1, No. 4, 1989.
- Gelenbe, E., "Stability of the Random Neural Network Model", *Neural Computation*, Vol 2 No 2., 1990, pp 239-247.
- Van Daalen, M., Jeavons, P., and Shawe-Taylor, J., "A stochastic neural architecture that exploits dynamically reconfigurable FPGAs", *IEEE Workshop on FPGAs for Custom Computing Machines*. 5-7 April 1993, Napa. CA. pp. 202-211.

# Bulanık Sayı Fonksiyonlarının Bulanık Denetime Etkileri

İsmail H. ALTAŞ  
Karadeniz Teknik Üniversitesi  
Elektrik-Elektronik Mühendisliği Bölümü  
61080-TRABZON  
FAX: (462) 325 7405

## ABSTRACT

The effects of fuzzy number functions on fuzzy logic based controllers are presented. Four different sets of functions having triangle, trapezoid, sine, and exponential shapes are generated and used to represent the control actions to be taken. Since the fuzziness of the fuzzy functions are different due to different shapes, this study also introduces the effects of the fuzziness of membership functions in the application of fuzzy logic to control systems. Fuzzy logic controllers designed using four different sets of fuzzy membership functions are applied to speed control of a permanent magnet direct current motor. The system is simulated using the proposed fuzzy functions under the same operating conditions, and the results are compared to see the effects of the fuzzy numbers on the system output.

## 1. GİRİŞ

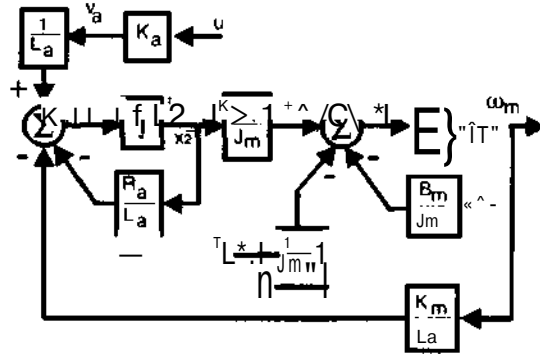
Bulanık mantığın ve bu mantık kurallarını kullanan bulanık küme teorisinin geliştirilmesinden [1] sonra; belirsizlik içeren sistemlerin incelenmesi yeni bir boyut kazanmıştır [2]. Özellikle bulanık mantığın denetim sistemlerine uygulanmasıyla bu alanda oldukça önemli adımlar atılmaya başlanmıştır [3,4]. Klasik denetim sistemlerinde olduğu gibi, sistemlerin matematiksel modeline gerek duymadan, sadece istenilen çıkışı verecek şekilde girişe uygulanan işaret ayarlandığından, bulanık denetimin işlemesi tıpkı usta bir insanın o sistemi denetlemesine benzer. Dolayısıyla, sistemlerin karmaşık matematiksel modellerine veya parametre kestirimine gerek duyulmadan bulanık küme veya bulanık mantık işlemleriyle sonuca gidilebilmektedir [3-7].

Bu çalışmada, yukarıda belirtilen bulanık küme yapıları değişik biçimlerde ele alınarak, bunların bir sürekli miktatsız doğru akım (SMDA) motorunun hız denetiminde kullanılmaları durumunda, denetim sonucunu nasıl etkiledikleri incelenmektedir. Üçgen yapıya sahip kümenin bulanıklık kapsamı biraz azaltılarak temsil ettiği sayının çok yakın bölgelerini bulanık alan dışında bırakan yamuk şeklinde yeni bir bulanık küme biçimi elde edilmiştir. Benzer şekilde, düşük değerli üyelik derecelerini gözardı eden genişletilmiş sinüsoidal şeklinde yeni bir bulanık küme biçimi de sinüsoidal yapıya sahip bulanık kümelerin

yapıları değiştirilerek elde edilmiştir. Böylece ikisi asıl, ikisi de bunlardan türetilen dört farklı bulanık küme biçiminin SMDA motorunun hız denetimi üzerindeki etkileri gözlenmektedir. Burada ele alınan dört farklı bulanık küme grubunun bulanıklık seviyeleri de farklı olduğundan, bu inceleme aslında denetim sisteminde kullanılan bulanık sayıların bulanıklık düzeylerinin denetim üzerindeki etkileri olarak da yorumlanabilir.

## 2. SMDA MOTORUNUN HIZ DENETİMİ

Farklı yapıya sahip bulanık sayı fonksiyonlarının bulanık denetim üzerindeki etkileri, bir SMDA motorunun hız denetimi yapılarak incelenmiştir. Gerçek uygulamalarda bulanık mantık tabanlı denetim sistemleri için herhangi bir matematiksel model gerekmezken, denetim sisteminin simulas-yonla incelenebilmesi için, kullanılan DA motoruna ilişkin matematiksel bir model elde etmek gerekir. Bu amaçla geliştirilen model, Şekil 1 deki simülasyon diyagramı ile temsil edilebilir.



Şekil 1. SMDA motoru için simülasyon diyagramı .

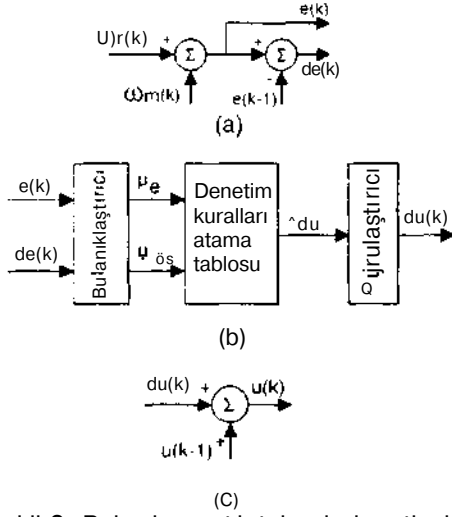
Şekil 1 de;  $R_a=1.4$  Ohm endüvi sargısı direnci,  $L_a=0.0805$  H endüvi sargısı endüktansı,  $K_m=0.095$  V/rad gerilim sabiti,  $K_t=0.095$  Nm/A moment sabiti,  $J_m=0.0007432$  kgm<sup>2</sup> başlangıç atalet momenti,  $B_m=0.000431$  Vs/rad sürtünme sabiti, ve  $V_a=36$  V nominal endüvi gerilimidir.

Denetlenen sistemin denetim giriş işareti u, tasarlanan bulanık denetleyici tarafından ayarlanır. Dolayısıyla SMDA motorunun matematiksel modeli, bulanık denetleyicinin sayısal algoritması ile birleştirilerek, SMDA motorunun hız hatası bulanık denetleyici tarafından işlenip gerekli denetim işareti u elde edilir.



### 3. BULANIK MANTIK DENETLEYİCİ

Bulanık mantık denetleyiciler, tıpkı bir insanın makina başında çalışma koşullarını gözlemleyerek o makina kullanmasına benzer şekilde çalışırlar. Dolayısıyla, tıpkı usta bir operatör gibi sistem çıkışına bakarak, sistem girişini ayarlar. Burada, hız hatası (e) ve bu hatadaki değişim (de) Şekil 2a da gösterildiği gibi elde edilip, giriş işaretleri olarak bulanık denetleyiciye gönderilir.



Şekil 2. Bulanık mantık tabanlı denetleyici.

Bulanık mantık tabanlı bir denetleyici genel olarak üç kısımdan oluşur. Şekil 2b den görüleceği gibi, bunlar sırasıyla, *bulanıklaştırıcı*, *kural atama tablosu*, ve *durulaştırıcı* dir. Bulanık denetleyiciye gönderilen ve gerçek değerlere sahip olan iki giriş işareti (e ve de), ilk aşamada *bulanıklaştırıcı* tarafından bulanık sayılara dönüştürülür. Daha sonra bu bulanık sayılar *kural atama tablosu* tarafından denetim işaretindeki değişimi temsil eden bulanık sayıyı belirlemek amacıyla kullanılırlar. Son aşamada ise, denetim işaretindeki değişimi temsil eden bulanık sayı, *durulaştırıcı* tarafından gerçek sayıya (du) dönüştürülür ve denetim işaretinin bir önceki değerine eklenerek yeni denetim işareti belirlenir. Bu son işlem Şekil 2c ile temsil edilmektedir.

Durulaştırma ve kuralların uygulanması sırasında her bir bulanık sayı grubunda beşer adet bulanık küme kullanılarak bulanık değişkenler sözel olarak temsil edilmişlerdir. Bu sözel değişkenler sırasıyla *negatif büyük* (NB), *negatif orta* (NO), *sıfır* (SS), *pozitif orta* (PO) ve *pozitif büyük* (PB) olarak tanımlanmıştır. Kullanılan bu sözel değişkenler için üçgen, yamuk, sinüs eğrisi ve eksponasiyel olmak üzere dört ayrı biçim kullanılarak denetleyici üzerindeki etkileri incelenmiştir. Kıyaslanmanın kolay ve anlaşılır olabilmesi amacıyla, farklı yapılara sahip olan bulanık sayılar, sonuç kısmında ilgili sonuçlarla birlikte verilmiştir. Dolayısıyla, bu aşamada sadece kural atama tablosu verilerek, kuralların uygulanışı ve uygulama sonucu elde edilen bulanık sayının nasıl

durulaştırıldığı açıklanacaktır. Üyelik fonksiyon-ları olarak da isimlendirilen farklı bulanık kümelerin denetim sistemi üzerindeki etkilerini karşılaştırabil-mek amacıyla ortak bir kural tablosu oluşturulmuştur. Karşılaştırmanın sağlıklı yapılabilmesi için, bu farklı bulanık küme biçimlerinin ortak bir payda da birleştirilmeleri gerekir. Bulanık kümelerin yapısal biçimleri, yani fonksiyonları değiştirilerek aynı denetim sistemine uygulandıklarından, bulunacak ortak payda da doğal olarak denetim kurallarını içeren *bulanık denetim kural tablosudur*. Dolayısıyla, her dört durum için de aynı kalmak üzere Tablo 1 de verilen 25 kurallı tablo oluşturulmuştur.

Tablo 1. Kural atama tablosu.

	NB <sub>de</sub>	NO <sub>de</sub>	SS <sub>de</sub>	PO <sub>de</sub>	PB <sub>de</sub>
NB <sub>e</sub>	NB <sub>du</sub> <sub>1</sub>	NB <sub>du</sub> <sub>2</sub>	NO <sub>du</sub> <sub>3</sub>	NO <sub>du</sub> <sub>4</sub>	SS <sub>du</sub> <sub>5</sub>
NO <sub>e</sub>	NB <sub>du</sub> <sub>6</sub>	NO <sub>du</sub> <sub>7</sub>	NO <sub>du</sub> <sub>8</sub>	SS <sub>du</sub> <sub>9</sub>	PB <sub>du</sub> <sub>10</sub>
SS <sub>e</sub>	NO <sub>du</sub> <sub>11</sub>	İf <sub>du</sub>	SS <sub>du</sub> <sub>13</sub>	PO <sub>du</sub> <sub>14</sub>	PB <sub>du</sub> <sub>15</sub>
PO <sub>e</sub>	NO <sub>du</sub> <sub>16</sub>	SS <sub>du</sub> <sub>17</sub>	PO <sub>du</sub> <sub>18</sub>	PB <sub>du</sub> <sub>19</sub>	PB <sub>du</sub> <sub>20</sub>
PB <sub>e</sub>	SS <sub>du</sub> <sub>21</sub>	PB <sub>du</sub> <sub>22</sub>	PO <sub>du</sub> <sub>23</sub>	PB <sub>du</sub> <sub>24</sub>	PB <sub>du</sub> <sub>25</sub>

Herhangi bir örnekleme anında elde edilen hata (e) ve hatadaki değişim (de) in gerçek değerleri, bulanık kümelerde sahip oldukları üyelik derecelerine bağlı olarak bulanık sayılara dönüştürülürler. Dönüştürme işlemi *bulanıklaştırıcı* tarafından yapılır, e ve de hangi bulanık kümede sıfırdan farklı üyelik derecesine sahipse o kümenin yada kümelrin temsil ettiği sözel terimlerle ifade edilirler. Örneğin, eğer e *negatif orta* (NO) kümesinde sıfırdan farklı bir üyelik derecesine sahipse, e için,

$$e \text{ negatif ortadır} = e \text{ NO dir.}$$

ifadesi kullanılır. Benzer ifadeler de için de geçerlidir. Toplam beş adet bulanık küme kullanıldığı için, e ve de nin bu kümelerde üyelik derecesine sahip olma durumları göz önüne alınarak Tablo 1 de verilen kurallar elde edilmiştir. Bu kurallar aslında e ve de nin bulanık kümelerdeki üyelik durumlarına göre du nun hangi bulanık kümede üyeliğe sahip olması gerektiğini göstermektedir.

Kural tablosunda verilen kurallar, sözel olarak

$$\text{IF } e = \text{NB AND } de = \text{NO THEN } du = \text{NB}$$

şeklinde ifade edilir. Buradaki e, de ve du terimleri kaldırılarak indis olarak kullanılırlarsa, sözel ifade:

$$\text{IF } \text{NB}_e \text{ AND } \text{NO}_{de} \text{ THEN } \text{NB}_{du}$$

biçiminde yazılır. Bu sadece bir kuraldır. Eğer birden fazla kural söz konusu ise bunlar birbirlerine ELSE veya ELSE IF terimi ile bağlanırlar. Örneğin; K kural anlamında olmak üzere, kural tablosunun sözel olarak temsili aşağıdaki gibi olur:

K1 için : IF NB<sub>e</sub> AND NB<sub>de</sub> THEN PB<sub>du</sub>

K16 için: ELSE IF PO<sub>e</sub> AND NB<sub>de</sub> THEN NO<sub>du</sub>

K17 için: ELSEIF PO<sub>e</sub> AND NO<sub>de</sub> THEN SS<sub>du</sub>

K18 için: ELSEIF PO<sub>e</sub> AND SS<sub>de</sub> THEN PO<sub>du</sub>

K25 için: ELSE PB<sub>e</sub> AND PB<sub>de</sub> THEN NB<sub>du</sub>

Yukarıdaki sözel ifadelerden anlaşılacağı gibi, her bir kural, e ve de yi temsil eden bulanık küme kesişimleri ile du'yu temsil eden bulanık küme arasındaki bulanık ilişkiyi tanımlamaktadır. Yani,

K1 için: R<sub>1</sub> = (NB<sub>e</sub> A NB<sub>de</sub>) X PB<sub>du</sub>

işlemi yapılmaktadır. Eğer,

E<sub>1</sub> = NB<sub>e</sub> A NB<sub>de</sub>, ve U<sub>1</sub> = PB<sub>du</sub> alınırsa,

$$R_1 = E_1 \times U_1$$

elde edilir. Benzer şekilde diğer kurallar için:

$$R_2 = E_2 \times U_2$$

$$\vdots$$

yazılabilir. Her kural da birbiriyle ELSE++ =V =max bulanık birleşim işlemiyle bağlı olduğu için sonuçtaki bulanık ilişki matrisi:

$$R = R_1 + R_2 + R_3 + \dots + R_{49} = \hat{R}$$

ile belirlenir. Aslında bulanık kural tablosu olarak verilen tablo bu ilişki matrisini temsil etmektedir. Yani bu R ilişki matrisi ve bunu meydana getiren E=(e ve de'yi temsil eden üyelik fonksiyonlarının kesişimleri) bilindiğine göre, U=(du'yu temsil eden üyelik fonksiyonu) nun belirlenmesidir. Bir iliki ve bunu meydana getiren kümelerden birisi biliniyorsa, bilinmeyen diğer küme, birleşim işleminin bir sonucu olan

$$U = E \circ R$$

işlemi uygulanabilir. Üyelik fonksiyonlarına bağlı olarak yazılırsa,

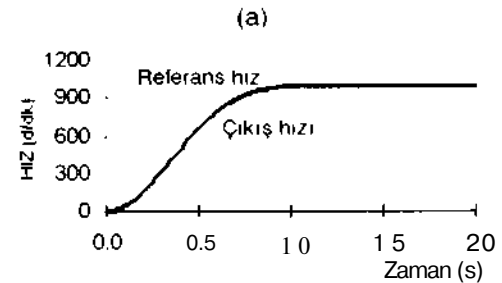
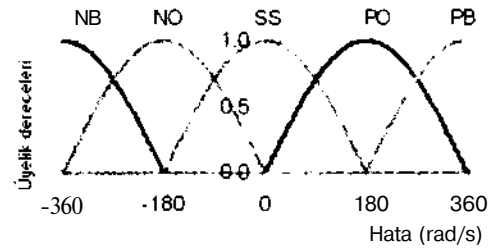
$$h_{(u)} = \max[\min\{u_{(E)}, u_{(F)}\}]$$

ile belirlenebilir. Buradaki (i<sub>u</sub>, üyelik değeri, e ve de girişlerine, yani n<sub>(e)</sub> ve n<sub>(de)</sub> girişlerine karşılık düşen H<sub>(du)</sub> üyelik değeridir. Bu üyelik değerinin ait olduğu bulanık küme veya kümeler dikkate alınarak du için kesin değer belirlenir. Bu işlem ise bulanık denetleyicinin *Durulaştırma* biriminde gerçekleştirilir. Bulanık denetim algoritmasının son aşaması olan *durulaştıncıda* ise kural tablosundan elde edilen çıkış fonksiyonlarının, **alanların merkezi** yönteminde kullanılmasıyla du çıkış işareti elde edilir.

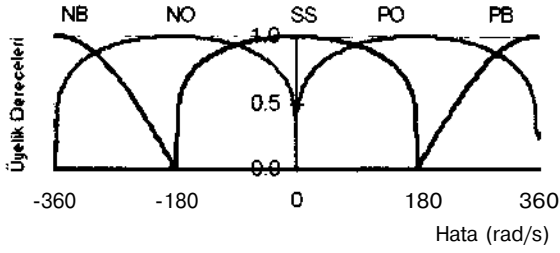
$$du = \frac{\sum_{i=1}^n \mu_{du}(i) \times dU(i)}{\sum_{i=1}^n \mu_{du}(i)}$$

#### 4. SONUÇLAR

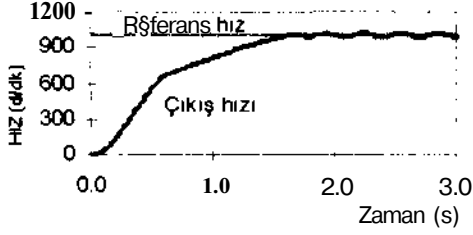
Kullanılan bulanık kümeler ve ilgili sonuçlar şekillerle bu kısımda verilmektedir. Bu şekillerde verilen bulanık kümeler, denetim hatasını bulanıklaştırmak amacıyla kullanılan kümeler olup, hatadaki değişim ve denetim işaretindeki değişimi bulanıklaştırmada kullanılan kümelerin biçimleri de bunlarla aynı biçime sahiptirler. Şekil 3 a ve b de sırasıyla sinüs dalga biçimine sahip bulanık sayı kümeleri ve bu kümelerin denetleyicide kullanılmasıyla elde edilen sistem çıkışı verilmektedir. Görüleceği gibi, SMDA motorunun hızı yaklaşık 0.9 saniyelik bir sürede referans hıza ulaşmakta ve herhangi bir aşımaya uğramadan, salınımsız, sıfır sürekli çalışma hatası ile referansı izlemektedir. Sinüs fonksiyonların genişletilmesiyle elde edilen ve exponansiyel biçime sahip olan bulanık sayı kümeleri Şekil 4 a da verilmektedir. Bu kümelerin denetleyicide kullanılmasıyla elde edilen motor hızı ise Şekil 4 b de verilmiştir. Ancak, bu kümelerle elde edilen çıkış hızı, sinüs fonksiyonlarla elde edilene göre referansı daha geç ( yaklaşık 1.6 saniye) bir sürede yakalamakta, ve titreşimli bir sürekli çalışma değerine sahip olmaktadır. Yamuk biçimli fonksiyonlar ve ilgili sonuç sırasıyla Şekil 5 a ve b de verilmiştir. Yamuk biçimli bulanık sayı fonksiyonları ile elde edilen çıkış hızının referansı yakalama süresi, sinüs biçimli fonksiyonlarla elde edilen süre ile yaklaşık aynıdır. Fakat yamuk biçimli fonksiyonlarla elde edilen çıkış bir aşımaya yaptıktan sonra referansı sıfır hata ile izlemeye devam etmektedir. Şekil 6 a da verilen üçgen biçimli bulanık kümelerle elde edilen sonuç, Şekil 6 b de verilmektedir. Görüldüğü gibi yamuk ve üçgen biçimli fonksiyonlar hemen hemen aynı sonucu vermişlerdir.



Şekil 3. Sinüsoidal yapıya sahip üyelik fonksiyonları ve denetlenen hızın değişimi.

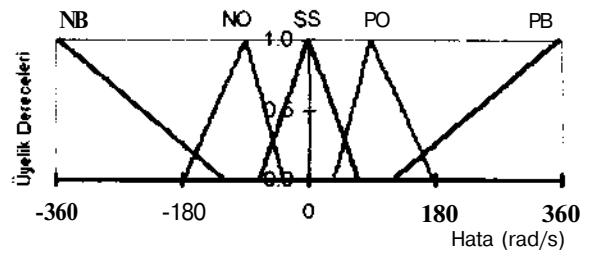


(a)

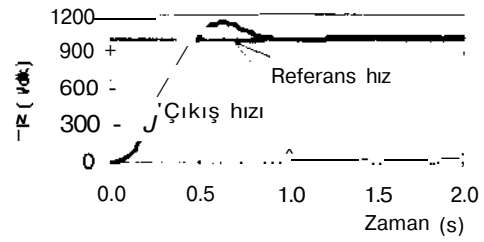


(b)

Şekil 4. Genişletilmiş sinüsoidal yapıya sahip üyelik fonksiyonları ve denetlenen hızın değişimi.

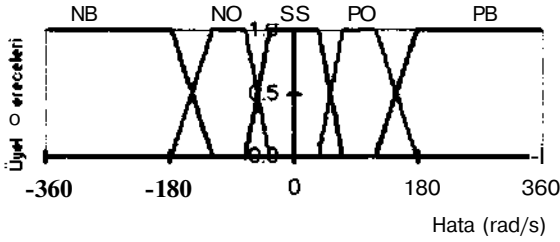


(a)

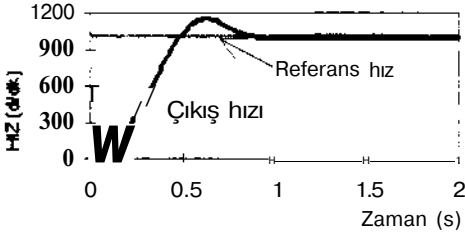


Şekil 6. Üçgen yapıya sahip üyelik fonksiyonları ve denetlenen hızın değişimi.

üyelik fonksiyonları merkezleri civarında bulanık değildirlir. Ancak bu durum SMDA motorunun hız denetimi üzerinde üçgen fonksiyonlardan farklı bir etki yapmamaktadır.



(a)



(b)

Şekil 5. Yamuk yapıya sahip üyelik fonksiyonları ve denetlenen hızın değişimi.

#### KAYNAKLAR

- [ 1 ]. L.A. Zadeh "Fuzzy Sets", Information and Control 8, 1965, pp.338-353.
- [ 2 ]. LA. Zadeh, "Outline of a New Approach to the Analysis of Complex Systems and Decision Processes", IEEE Transactions on Systems, Man, and Cybernetics, Vol. SMC-3, No. 1, January 1973, pp.28-44.
- [ 3 ]. E.H. Mamdani and S. Assilian, "An experiment in Linguistic Synthesis With a Fuzzy Logic Controller", Int. J. Man-Machine Studies 7, 1975, pp.1-13.
- [ 4 ]. J.Maiers and Y.S. Sherif, "Applications of Fuzzy Set Theory", IEEE Transactions on Systems, Man, and Cybernetics, Vol. SMC-15, No. 1, January/ February 1985, pp. 175-189.
- [ 5 ]. İ. Eminoğlu and İ.H. Altaş, "A Method To Form Fuzzy Logic Control Rules For A pmc Motor Drive System", Electric Power Systems Research, 39 (1996), 81 -87.
- [ 6 ]. I. H. Altas and A. M. Sharaf, "A Fuzzy Logic Power Tracking Controller For A Photovoltaic Energy Conversion Scheme", Electric Power Systems Research, Vol.25, No.3, 1992, pp.227-238.
- [ 7 ]. İ.H. Altaş, "A Fuzzy Logic Controlled Tracking System For Moving Targets", 12th IEEE International Symposium on Intelligent Control, ISIC'97, July 16-18, 1997, İstanbul, Turkey.

#### 5. DEĞERLENDİRMELER

Sonuçlar incelendiğinde daha fazla bulanıklığa sahip olan sinüs biçimli fonksiyonlarla elde edilen çıkışın diğerlerine göre daha uygun olduğu anlaşılmaktadır. Sinüs biçimli fonksiyonların genişletilmesiyle elde edilen exponansiyel biçimli fonksiyonlarda düşük değerli üyelik derecelerinin bulunmaması hem sürekli hale geçiş süresini geciktirmekte, hem de sistem çıkışının titreşimli olmasına neden olmaktadır. Yamuk ve üçgen biçimli fonksiyonlar benzer sonuçlar vermişlerdir. Bunun nedeni, her iki biçimin de yaklaşık aynı bulanıklığa sahip olmalarıdır. Yamuk biçimli

# OTA-C Osilatör Tasarımı için Yeni Topolojiler

Uğur ÇAM

Sakarya Üniversitesi Müh. Fak. Elektrik-Elektronik Müh. Böl.. 54040 Esentepe Kampüsü-ADAPAZARI

H. Hakan KUNTMAN

İstanbul Teknik Üniversitesi Elek.-Elektronik Fak. Elektronik-Haberleşme Müh. Böl.,80626 Maslak- İSTANBUL

## ABSTRACT

In this study, three tunable sinusoidal oscillator topologies. are proposed using only CMOS operational transconductance amplifiers (OTAs) and grounded capacitors. The oscillator configurations have the properties of oscillation frequency control using the transconductance gain without affecting oscillation condition. suitability to the very large scale integration (VLSI) since they are composed only OTAs and grounded capacitors. and the capability of operation at high frequency. For the proposed topologies, the nonideality effects of OTA such as finite output conductance, finite bandwidth are investigated. The theoretical results are verified by SPICE simulation results. The oscillator topologies are simulated with SPICE computer program and resulting output voltage wave form are plotted.

## 1.Giriş

Osilatörlerin haberleşme sistemlerinde, kontrol sistemlerinde, işaret işleme ve ölçme sistemlerinde çok geniş kullanım alanı vardır. Gerilim kontrollü sinusoidal osilatör tasarımı için bugüne kadar işlemsel kuvvetlendirici (OPAMP) ve aktif-RC tabanlı çok sayıda devre önerilmiştir. Fakat bu devreler yüksek frekanslarda yetersiz kalmaktadır. Bununla birlikte sadece geçiş iletkenliği kuvvetlendiricisi (OTA) ve kondansatörler kullanılarak gerçekleştirilen osilatör yapıları yüksek frekanslarda oldukça büyük yarar sağlar. OTA-C tabanlı osilatör devrelerinin sağladığı en büyük yarar, yapıda endüktans bulunmaması, OTA'nın açık çevrimde çalışabilmesi başka bir deyişle yapılan lokal geribeslemelerle frekans cevabına ilişkin kutuplar için ek bir sınırlama getirmemesidir. OTA'nın eğiminin bir tasarım parametresi olarak kullanılabilmesi diğer bir yarar olarak değerlendirilebilir. Bu eğim akımın bir fonksiyonu olduğundan, OTA'nın kuyruk akımının değiştirilmesiyle söz konusu parametre ve bununla da frekansı değiştirme olanağı bulunmaktadır[1,2,3,4].

Filtre devrelerinden osilatör elde etmeye yönelik literatürde yapılmış çalışmalar vardır. Bu çalışmada Acar, Anday ve Kuntman tarafından önerilen minimum sayıda OTA ve topraklanmış kapasite içeren filtre yapıları kullanılarak yeni osilatör topolojileri elde edilmiştir[5,6]. Elde edilen yapıların osilasyon koşulunu sağlayabilmesi için devrelere OTA ile gerçekleştirilen negatif ve pozitif direnç ilave

edilmiştir[6,7]. Sonuç olarak OTA-C osilatör tasarımındaki temel amaç olan osilasyon koşulu ve osilasyon frekansının birbirinden bağımsız olarak minimum elemanla kontrolü başarılmıştır[3]. Genel bir osilatör devresi sanal eksen üzerinde birbirinin eşleniği iki kutba sahiptir. Devrenin çalışması ikinci dereceden bir karakteristik denklemin elde edilmesine dayanır. Bu karakteristik denklem

$$(s^2 + bs + n_1^2).r_{out} = 0 \quad d)$$

şeklinindedir. Burada b=0 osilasyon şartıdır, b'nin pozitif değerlerinde osilasyonun genliği üstel olarak artar, b'nin negatif değerlerinde osilasyon sönüme gider. Ç1Q ise osilasyon frekansdır. OTA-C osilatör tasarımında amaç bve Q<sub>0</sub>'ı birbirinden bağımsız olarak minimum elemanla kontrol etmektir. Bu çalışmada filtre yapılarından yeni osilatör yapıları sistematik olarak elde edilmiştir. Bu devrelerin ideallsizlik problemleri tartışılmış ve çözüm önerileri getirilmiştir. Genel bir bikuadratik filtrenin transfer fonksiyonu (2) nolu bağıntıyla tanımlanabilir[5].

$$H(s) = \frac{I'(s)}{I_1(s)} = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + b_1 s + b_0} \quad (2)$$

Verilen bikuadratik filtre transfer fonksiyonundan osilatör karakteristik denklemi iki şekilde elde edilir. Birincisi V<sub>j</sub>(s)=0 yapılarak (3) denlemi elde edilir.

$$(s^2 + b_1 s + b_0).I'_o(s) = 0 \quad (3)$$

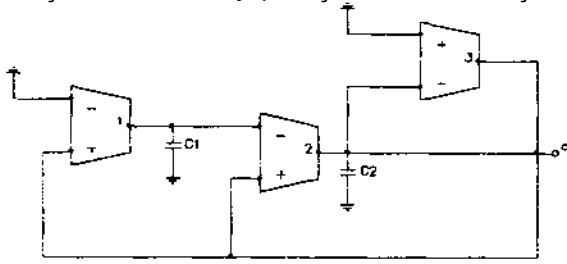
ikincisi V<sub>in</sub>(s)=V<sub>o</sub>(s) yapılarak (4) denlemi elde edilir. Bu 2 ve 3 denklemleri, osilasyon koşulu olan s' li terimin katsayısı sıfır yapıldığı takdirde sinusoidal osilasyonlar üretebilirler.

$$\left( s^2 + \left( \frac{b_1 - a_1}{1 - a_2} \right) s + \left( \frac{b_0 - a_0}{1 - a_2} \right) \right) I'_o(s) = 0 \quad (4)$$

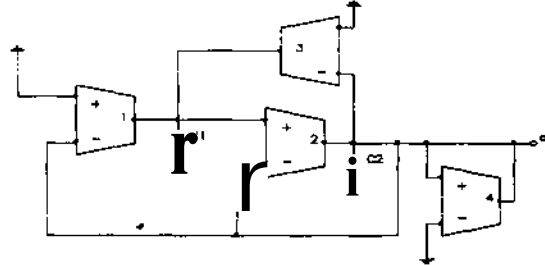
## 2.Önerilen OTA-C Osilatör Yapıları

işlemsel kuvvetlendiricilerden daha geniş bantlı olmaları ve eğimlerinin kontrol edilebilir olması nedeniyle OTA'lar gittikçe yaygınlaşarak geniş kullanım alanı bulmaktadır. Bu çalışmada Acar, Anday ve Kuntman tarafından önerilen minimum

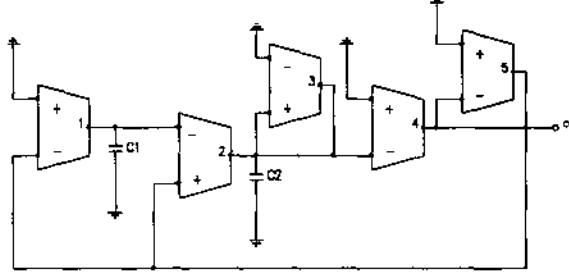
OTA ve topraklı kapasite kapasite içeren filtre yapılarından yola çıkılarak yukarıda anlatılan methodlar yardımıyla 3 adet sinüsoidal osilatör elde edilmiştir. Elde edilen yapılar şekil-1'de verilmiştir.



Şekil 1-a 3OTA-2C osilatör devresi



Şekil: 1-b 4OTA-2C osilatör devresi



Şekil: 1-c 5OTA-2C osilatör devresi

Tablo Şekil-1'de verilen verilen osilasyon şartı ve osilasyon frekansı bağıntıları

	b	$\Omega_0$
3OTA-2C	$\frac{S_{n,3} \sim S_{m,2}}{C_2}$	$\sqrt{\frac{I_{Sn1} \cdot S_{m2}}{I C, C_2}}$
4OTA-2C	$\frac{g_{m2} - g_{m4}}{C_2}$	$\sqrt{\frac{C_T - 1 \ 0 \ - \ 0 \ - \ 0}{I C, G_-}}$
5OTA-2C	$\frac{(g_{m2} \cdot g_{m4} - g_{m3})}{C_2}$	$\sqrt{\frac{g_{m1} \cdot g_{m2} \cdot g_{m4}}{g_{n,y} C_y C_2}}$

Elde edilen yapıların b değerleri incelendiğinde osilasyon şartı,  $g_m$  değerleri eşit seçilerek sıfır

yapılabilmekte ve ideallsizlik etkilerinin b'ye getirdiği negatif ve pozitif etkiler  $g_m$ 'lerden birinin büyük seçilmesiyle bu etkiler kompanze edilebilmektedir.

### 3.OTA İdeallsizliklerinin Osilatör Yapılarına Etkilerinin İncelenmesi

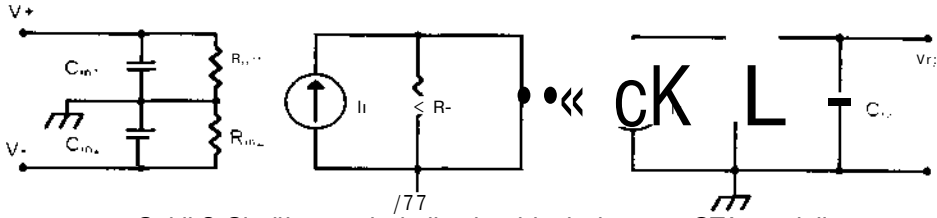
OTA-C osilatörlerinde kullanılan aktif elaman OTA'nin ideal olmaması durumunda osilatörlerden beklenen özelliklerin tam olarak elde edilemeyeceği açıktır, işlemsel geçiş iletkenliği kuvvetlendiricisi diğer ismiyle OTA. girişleri gerilim çıkışı akım olan bir yapıdır. Bu yapı dolayısıyla gerilim kontrollü akım kaynağı (VCCS) gibi davranmaktadır, ideal bir OTA için giriş ve çıkış dirençleri sonsuz, band genişliği sonsuz, geçiş iletkenliği eğrisi doğrusal, çıkış akımının ve geriliminin salınabileceği aralık sonsuz olurken pratikte bu değerlere yaklaşılmaya çalışılır[8]. Burada en baskın ideallsizlik olan çıkış direncinin ve band genişliğinin sonlu olmasının b ve  $Q_o$  etkisi incelenmiştir. Kullanılan ideal olmayan OTA modeli Şekil-5'deki gibidir. Bu model kullanılarak elde edilen yeni b ve  $Q_o$  değerleri Tablo-3'de verilmiştir.

Burada  $R_o$ , çıkış direnci  $C_o$ , çıkış kapasitesi  $R_{in1}, R_{in2}$ , giriş direnci  $C_{in1}, C_{in2}$ , giriş kapasitesi olmaktadır. OTA'ların eğimi

$$g_p \approx \frac{1}{R_p C_p}$$

$$g_m(s) = \frac{g_m}{1 + \omega_p s} \quad (5)$$

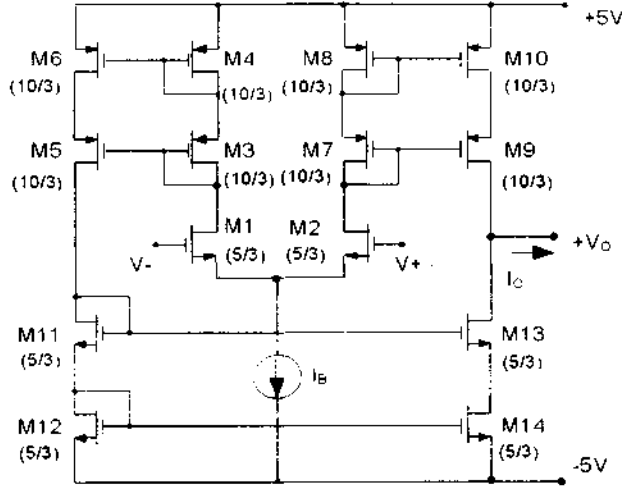
şeklinde ifade edilmektedir. Devrelerin analizi esnasında  $C_1=C_2=C$ ,  $G_i=G_o$  ( $i=1,2,3,4,5$ )  $\omega_j=\omega_0$  ( $0=1,2,3,4,5$ ) alınmıştır.  $C_{in1}, C_{in2}, C_o$  kapasiteleri d ve  $C_2$ 'ye paralel geldiğinden C'nin içinde kabul edilmiştir. Aynı şekilde  $R_{in1}, R_{in2}$ , giriş dirençleri  $R_o$ 'ya paralel geldiğinden onun içinde kabul edilmiştir. İdeal olmayan OTA modeli kullanılarak düğüm analizleri yapılarak routh-hurwitz kriteri yardımıyla önerilen devreler için b ve  $Q_o$  ifadeleri bulunmuş ve sonuçlar tablo-2'de verilmiştir[6].



Şekil:2 Simülasyonda kullanılan ideal olmayan OTA modeli

Tablo.2 Şekil. 1'deki devreler için ideal olmayan OTA modeli ile yapılan analizlerden elde edilen b ve  $\Omega_0$  ifadeleri

	b	$\Omega_0$
3OTA-2C	$\frac{(g_{m1} - g_{m2})C + \dots}{\dots}$	$\frac{g_{m1}g_{m2} + (g_{m3} - g_{m2})G_o + 2G_o^2}{\dots}$
4OTA-2C	$\frac{(g_{m1} - g_{m2})C + \dots}{\dots}$	$\frac{g_{m1}g_{m2} + (g_{m3} - g_{m2})G_o + 2G_o^2}{\dots}$
5OTA-2C	$\frac{(g_{m1} - g_{m2})C + \dots}{\dots}$	$\frac{g_{m1}g_{m2} + (g_{m3} - g_{m2})G_o + 2G_o^2}{\dots}$



Şekil:3 Kaskod OTA devresi

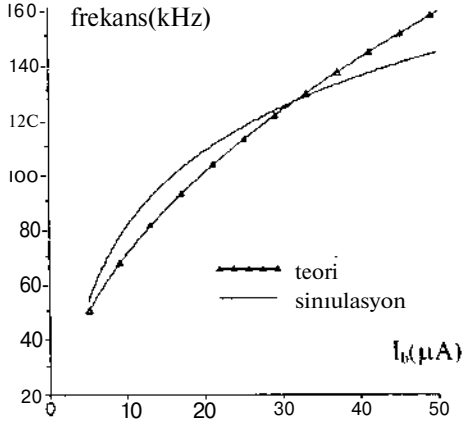
#### 4.Simülasyon Sonuçları

Önerilen yapılar kaskod OTA kullanılarak SPICE bilgisayar programıyla simüle edilmiş ve 3OTA-2C devresinin çıkış gerilimi şekil-5'de verilmiştir. Diğer yapılara ait simülasyon sonuçları ise tablo-3'de gösterilmiştir. Ayrıca önerilen osilatör devrelerinin frekansının ayarlanabilir olduğunu göstermek amacıyla. 3OTA-2C devresinin osilasyon frekansının

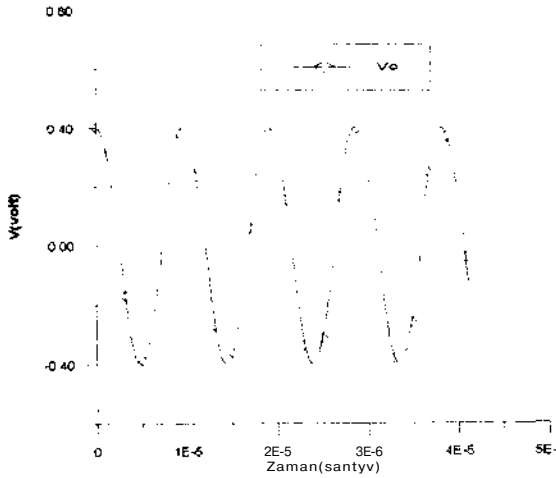
üçüncü OTA'nın kutuplama akımıyla değişiminin teorik ve simülasyon sonucu şekil-4'de gösterilmiştir. Teorik sonuçlarla simülasyon sonuçları arasındaki fark yukarıda açıklandığı gibi OTA ideallsizliklerinden kaynaklanmaktadır. SPICE simülasyonlarında transistörler için TUBİTAK İYAL 3'ü CMOS proses parametreleri kullanılmış ve C=50pF alınmıştır.. MOS transistör geometrileri şekil-3'de kaskod OTA devresi üzerinde verilmiştir.

Tablo-3 Osilatör yapılarının SPICE simülasyonu sonuçları

Topoloji	9m1 nAA/	9m2 f.1AA/	g <sub>m3</sub> .1AA/	9m4 .1AA/	9m5 .1AA/	f <sub>0</sub> (kHz) (teori)	f <sub>0</sub> (kHz) (simulasyon)
3OTA-2C	35	35	36	-	-	111.4	100
4OTA-2C	35	36	35	35	-	159.8	147
5OTA-2C	35	36	35	35	35	113	111



Şekil:4 3OTA-2C devresinin frekansının OTA'nın kutuplama akımı ile değişimi



Şekil:5 3OTA-2C devresi için elde edilen simulasyon sonucu

## 5.Değerlendirme ve Sonuç

Bu çalışmada Acar, Anday ve Kuntman tarafından önerilen minimum OTA ve topraklı kapasite kapasite içeren filtre yapılarından yola çıkılarak 3 adet yeni sinüsoidal osilatör elde edilmiştir. Bu osilatör yapıları, geçiş iletkenliği kuvvetlendiricisinin eğimi ile osilasyon frekansının osilasyon şartını etkilemeksizin kontrolü, yüksek frekanslarda çalışma, yapıda endüktans bulunmaması sebebiyle çok geniş ölçekli tümleşirmeye(VLSI) uygunluk, özelliklerini sağlar.

Bütün topolojiler sadece topraklanmış kapasite elamanı içerdiklerinden önerilen devreler hem monolitik tümdevre teknolojisi için hem de ince film fabrikasyonu için önemli bir özelliği sağlamaktadır. Ayrıca parazitik kapasiteler topraklanmış kapasitelere paralel geldiklerinden kolaylıkla hesaplanıp ayarlanabilirler. Bu yapılar için OTA'nın baskın olan idealsizliklerinin osilasyon frekansına ve osilasyon koşuluna etkileri incelenmiştir. Osilatör yapıları SPICE bilgisayar programı ile simüle edilmiş teorik sonuçların simulasyon sonuçlarıyla uygunluğu gösterilmiştir. Ayrıca, osilasyon frekansının ve genliğinin sıcaklık, nem, üretim toleransları ve kutuplama akımının değişmesiyle değişeceği ve bu değişimleri önlemek için literatürde yaygın olan genlik ve frekans kontrol mekanizmaları kullanılması gerektiği açıklanmıştır[2].

## Kaynaklar

- [1] BHASKAR D. R., SENANI R., New lineary tunable CMOS compatible OTA-C oscillators with noninteracting controls, Microelectronics Journal, vol. 25, page 115-123, 1994
- [2] BARRONCO B. L., VAZO.EZ A. R., SINENCIO E. S, HUERTAS J. L, Generation design and tuning of OTA-C high frequency sinüsoidal oscillators IEE proc. part-G, vol. 139, page 557-568, 1992
- [3] ABUELMA'ATTI M. T., ALMASKATI B. H., Digitally programmable Active-C OTA based oscillator, IEEE Transaction on Instrumentation and Measurement, vol. 37, no. 2, 1988
- [4] ACAR C.,ANDAY F. ve KUNTMAN H. H, On the realization of OTA-C filters, Int. J. Circuit Theory and App., vol. 21, page 331-341, 1993
- [5] ÇAM U., OTA-C osilatörlerinde ideal olmama problemi, Yüksek lisans tezi, İTÜ Fen Bil. Ens.,1996
- [6] ÇAM U.,KUNTMAN H, OTA-C osilatörlerinde ideal olmama problemi, 9. Mühendislik sempozyumu Elektronik-Haberleşme Müh. Bildirileri Kitabı, sayfa 77, İSPARTA,1996
- [7] KUNTMAN H. H., Simple and accurate nonlinear OTA macromodel forşimulation of OTA-C active filters, Int. J. Electronics,vol. 77, 1994
- [8] HOYLE J., SINENCIO E. S, Sinüsoidal quadrature OTA oscillators, Proc. 27th. MidwestSymp. on Circuit and Systems, page 59-62, August, 1984

# NULLOR MODELİNİN GERİBESLEMELİ DEVRELERE UYGULANMASI

M. ALÇI\*, E. UZUNHİSARCIKLI \*\*

\*Erciyes Üni. Müh. Fak. Elektronik Müh. Böl. 38039-KAYSERİ

\*\*Erciyes Üni. Kayseri M.Y.O. Elektronik Programı

## ABSTRACT

*Nullor model is developed for active elements in addition to passive elements which are used in linear and non-reciprocal electronic circuits. Nullor model and PSPICE simulation program are applied sample circuits, such as current-series, and current-parallel feedback amplifier circuits chosen for this particular application and the comparison is then given, the advantage of using nullor model are discussed. According to the results, the reasons for preferring nullor model are explained.*

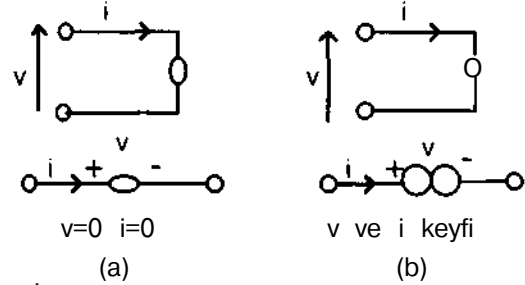
## 1. Giriş

Voltaj ve akımın sıfır olduğu iki terminalli, bir kapılı (port), çift yönlü (biateral) bir eleman olan nullator Şekil:1(a)'da gösterilirken, voltaj ve akımın her ikisinin de keyfi olduğu iki terminalli, bir kapılı bir eleman olan norator ise Şekil:1(b)'de sembolik olarak gösterilmiştir. Nullator-norator çifti birbirinden bağımsız elemanlar olarak düşünüldüğünde, fiziksel bir anlam taşımamaktadır. Kısaca, bu çift tek bir eleman olarak tanımlandığında NULLOR diye adlandırılmaktadır [1].

Nullor modeli; bilinen aktif devre elemanlarının ideal olmayan etkilerinin azaltılmasında, devrede iki veya daha fazla kontrollü kaynak kullanıldığında, devrenin pasif hassasiyeti bozulmaksızın aktif hassasiyetinin düzeltilmesinde, aktif eleman sayısının fazla olduğu tekaş tümdevrelerde (monolithic IC) tercih edilmektedir [2].

Nullor modelinin kullanıldığı devreler, bilinen metodların biraz değiştirilmesiyle, analiz edilebilmektedir. Bunlar; düğüm ve çevre metodlarıdır. Bu metodlarla devreyi analiz etmeden önce, devrede bilinen aktif elektronik devre elemanlarının nullor eşdeğerleri alınmaktadır. Böylece nullor modeli kullanılarak, devrenin analizi belirli bir ölçüde basitleştirilmektedir.

Kontrollü kaynakların bulunduğu devrelerdeki düğüm ve çevre metodlarının kullanımı kolay değildir. Bu sebeple, devrelerde kontrollü kaynakların yerine nullor eşdeğerleri alınarak, önemli bir çözüm kolaylığı sağlanmaktadır.



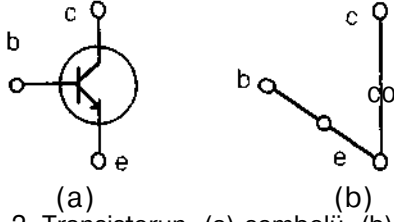
ŞEKİL: 1 (a) Nullator'un (b) Norator'un sembolik gösterimi

Nullor modeli; transistör, işlemsel kuvvetlendirici (op-amp), kontrollü kaynaklar, negatif empedans dönüştürücüsü (n.i.c), jirator (gyrator), ikinci kuşak akım taşıyıcıları (CCII) vs gibi aktif devre elemanlarının yoğun bir şekilde bulunduğu elektronik devrelerde kullanılmaktadır [3, 4].

Bu çalışmada; aktif elektronik devre elemanlarından bipolar transistör (BJT) ile gerçekleştirilen çok katlı ve geribeslemeli kuvvetlendirici devrelerine nullor modelinin uygulanışı verilmiştir.

BJT'lerin yaklaşık AC analizinde baz-emetör gerilimi sıfır alınıp, baz akımı kollektör akımına göre ihmal edilmektedir. Buna göre transistörün sembolü ve idealize edilmiş nullor eşdeğeri Şekil:2'de verilmiştir.





ŞEKİL 2 Transistörün (a) sembolü (b) idealize edilmiş nullor eşdeğeri

Transistörlü devrelerde nullor modelinin kullanımı transistör parametrelerine ( $I_s$ ,  $\beta$ ,  $r_b$ ,  $r_e$ ,  $r_c$ ,  $v_s$ ) olan bağımlılığı ortadan kaldırdığı için, devreyi oldukça basitleştirmektedir. Özellikle çok katlı ve geribeslemeli kuvvetlendirici devrelerinin çözümünde, önce devredeki transistörlerin nullor eşdeğerleri alınıp, devrenin bütününün grafi çizilmektedir. Devredeki her bir direncin değeri admitans olarak alınarak, devreye bilinen düğüm analizi metodu uygulanmaktadır. Sonuçta elde edilen düğüm admitans matrisinde; aynı nullator'u paylaşan düğüm çiftlerine karşılık gelen sütunlarla, aynı norator'u paylaşan düğüm çiftlerine karşılık gelen satırlar toplanmaktadır. Bu şekilde sadeleştirilen düğüm admitans matrisinde çıkış ve giriş voltajlarına eşdeğer olan minörlerin birbirine oranları alınarak kazanç bulunmaktadır [5]. Devrenin alçak frekanstaki AC analizi sırasında köprüleme kapasiteleri kısa devre kabul edildiğinden, bunların yerine kullanılan eşdeğer dirençler yaklaşık olarak alınmıştır.

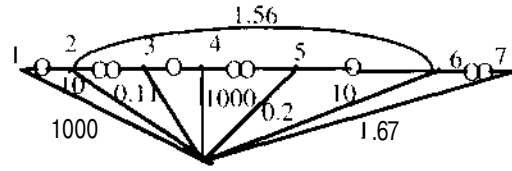
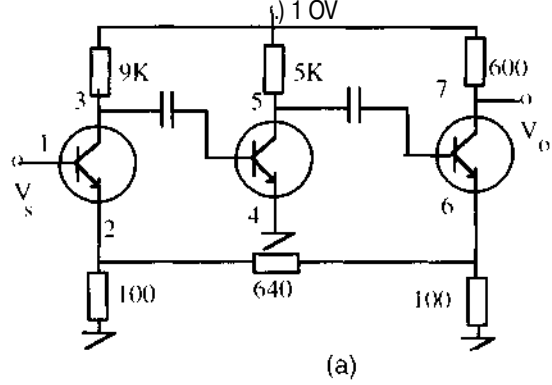
Yukarıda verilen tanımlar ve yapılan açıklamalar doğrultusunda geribeslemeli devrelerden Akım-Seri, Akım-Paralel geribeslemeli kuvvetlendirici devrelerine nullor modeli uygulanarak, bu devrelerin voltaj kazancı bulunmuştur. Ayrıca, transistör parametreleri kullanılarak devrelerin PSPICE simülasyon programı yardımıyla voltaj kazançları bulunmuş ve bir karşılaştırma yapılmıştır.

## 2. Akım-Seri Geribeslemeli Kuvvetlendirici Devresi

Akım-Seri geribeslemeli kuvvetlendirici devresinin PSPICE simülasyon programıyla yapılan çözümünde kullanılan transistör parametreleri şunlardır:

$$\begin{aligned} \beta_f &= 100 & r_n &= 1 \text{ K} \\ C_n &= 2 \text{ PF} & R_b &= 1 \\ R_e &= 10 & r_u &= 1 \text{ M} \\ C_u &= 1 \text{ PF} & R_e &= 1 \\ C_{cs} &= 1 \text{ PF} & r_o &= 100 \text{ K} \\ v_{A_s} &= 100 \end{aligned}$$

Burada,  $\beta_f$  ileri yöndeki akım kazancı.  $|p|$ ; alçak frekansta baz-emetör arasından bakılınca görülen küçük işaret giriş direnci,  $C_n$ ; yüksek frekansta baz-emetör kapasitansı,  $r_u$ ; kollektör-baz arasındaki direnç,  $C_u$ ; yüksek frekansta kollektör-baz kapasitansı,  $r_o$ ; küçük işaret çıkış direnci,  $C_{cs}$ ; sıfır kutuplamalı kollektör kapasitansı.  $V_A$ ; Early voltajı ve  $R_e$ ,  $R_b$ ,  $R_e$  sırasıyla emetör, baz ve kollektör gövde dirençlerini göstermektedir.



ŞEKİL 3 (a) Akım-Seri geribeslemeli kuvvetlendirici devresinin açık şeması [6], (b) nullor'lu grafi

Devrenin düğüm admitans matrisi;

$$\begin{bmatrix} I_i \\ 0 \\ 0 \\ 0 \end{bmatrix} = \begin{bmatrix} 1000 & 0 & 0 & 0 \\ 11.56 & 0.11 & -1.56 & 0 \\ 0 & 1000 & 0.2 & 0 \\ -1.56 & 0 & 11.56 & 1.67 \end{bmatrix} \begin{bmatrix} v_1 \\ v_3 \\ v_5 \\ v_7 \end{bmatrix} \quad (1.1)$$

Kuvvetlendiricinin kazancı;

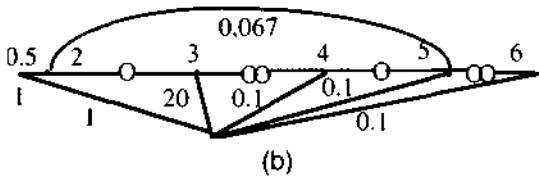
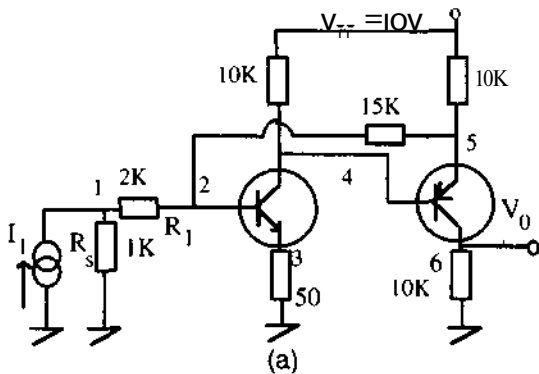
$$A_v = V_7 A / I_1 = M_{i4} / M_{i1} \quad 1 = 50.35 \quad (1.2)$$

M14: 7'nolu düğümdeki çıkış voltajı

M11: 1'nolu düğümdeki giriş voltajı

Transistör parametreleri kullanılarak yapılan PSPICE simülasyon programında voltaj kazancı  $A_v = 49.8$  olarak bulunmuştur. Ayrıca transistörün en önemli parametrelerinden olan ve ileri yöndeki akım kazancını gösteren  $B_f$ 'nin değeri 100 yerine 50 alınarak, işlemler yenilendiğinde voltaj kazancı  $A_v = 49$  bulunmuştur. Bu değerlerin, devrenin nullor modeliyle çözümü sonucunda bulunan voltaj kazancına oldukça yakın olduğu belirlenmiştir. Geribeslemenin türü Akım -Seri olduğu için devrenin girişi THEVENİN eşdeğeri şeklinde olup, düğüm analizi bu şekilde uygulanmıştır.

### 3. Akım-Paralel Geribeslemeli Kuvvetlendirici Devresi



ŞEKİL4 (a) Akım-Paralel geribesleme devresi'nin açık şeması [7], (b) nullor'lu grafi

Devrenin düğüm admitans matrisi;

$$\begin{bmatrix} I_1 \\ 0 \\ 0 \\ 0 \end{bmatrix} = \begin{bmatrix} 15 & -0.5 & 0 & 0 \\ -0.5 & 0.57 & -0.067 & 0 \\ 0 & 20 & 0.1 & 0 \\ 0 & 0 & -0.067 & 0.167 \end{bmatrix} \begin{bmatrix} V_{2,3} \\ V_{4,5} \\ V_6 \end{bmatrix} \quad (1.3)$$

Kuvvetlendiricinin kazancı;

$$A_v = V_6 / V_1 = -11.97 \quad (1.4)$$

Şekil:4'de verilen kuvvetlendirici devresindeki transistör için de parametre değerleri Akım-Seri geribeslemeli kuvvetlendirici de kullanılan parametrelerle aynı alınmıştır. Akım-Paralel geribeslemeli kuvvetlendirici devresinin transistör parametreleri kullanılarak yapılan PSPICE simülasyon programında elde edilen kazanç  $A_v = -11.7$  bulunurken, ileri yöndeki akım kazancı  $B_f$  100 yerine 50 alındığında da  $A_v = -11.35$  bulunmuştur. Buna göre neticelerin birbirine oldukça yakın olduğu ve nullor modelinin transistörün ileri yöndeki akım kazancı  $B_f$ 'dan bağımsız olduğu söylenebilir. Devrenin girişi, geribeslemenin türünden dolayı bir NORTON eşdeğeri şeklindedir. Bu yüzden kuvvetlendiricinin giriş katı, bir akım kaynağı ve ona paralel bir kaynak direncinden oluşmuştur. Ayrıca bunların yerine bir voltaj kaynağı takıldığında da, PSPICE simülasyon programında aynı voltaj kazancı elde edilmektedir. Ancak, nullor'lu çözümde devrenin girişi mutlaka NORTON eşdeğeri şeklinde alınıp, buna seri olarak bir baz direncinin ilave edilmesi gerekmektedir. Çünkü yapılan düğüm analizinde transistörün baz düğümünün aynı zamanda giriş düğümü olmaması gerekmektedir.

Ayrıca  $R_s$ ; kaynak direncinin ve  $R_1$ ; baz direncinin değerlerinin değişiminden devredeki voltaj kazancının nasıl etkilendiğini incelemek için Tablo:1'de direnç değişikliklerinin nullor ve PSPICE simülasyon programıyla bulunan voltaj kazançları verilmiştir. Buna göre  $R_s$ 'nin değerinin değişimi, voltaj kazancını etkilemezken  $R_1$ 'in değerinin değişimi ters yönde etkilemektedir.

TABLO:1  $R_s$  ve  $R_i$  dirençlerinin değerlerinin değiştirilerek nullor modeli ve PSPICE programıyla bulunan voltaj kazançlarının karşılaştırılması

$R_s$	$R_i$	Nullor modeliyle bulunan voltaj kazancı	PSPICE ile bulunan voltaj kazancı
10K	1K	-23.13	-22.7
100K	1K	-23.13	-22.7
10K	0.5K	-43.27	-41.5
10K	2K	-11.97	-11.5
10K	5K	-4.88	-4.7

#### 4. Tartışma ve Sonuç

Örnek devrelerden de anlaşılacağı gibi elektronik devrelerde aktif elemanların parametrelerinden bağımsız bir çözüm modeli olan nullor'un tek katlı ve çok katlı devrelerde olduğu gibi geribeslemeli devrelerde kullanılabileceği gösterilmiştir. Bu şekilde bipolar transistörün parametreleri kullanılmaksızın devrenin oldukça basit bir şekilde analiz edilebileceği ortaya konmuştur. Özellikle ileri yöndeki akım kazancındaki değişiminin kazançta etki etmediği görülmüştür.

Nullor temelli yapılar, bunların kullanım alanları ve sağladıkları avantajlar gün geçtikçe artmaktadır. Özellikle filtre tasarımında ve akım modlu devrelere geçişte nullor'un çözüm kolaylığı sağlayacağı bilinmektedir [8, 9]. Her geçen gün gelişen elektronik tümdevre teknolojisi ve buna bağlı olarak üretilen karmaşık aktif tümdevreli temel yapı bloklarının bulunduğu elektronik devrelerin analiz ve tasarımı nullor modeli ile basitlik ve kolaylık kazanmaktadır. Yakın bir gelecekte, nullor modelinin öneminin ve kullanım alanlarının daha çok artacağı beklenmektedir.

#### KAYNAKLAR

- [1]. A. C. Davies, The Significance of Nullators, Norators and Nullors in Active-Network Theory, The Radio and Electronic Engineer, 259-267, (1967)
- [2]. L. Odess, H. Ur, Nullor Equivalent Networks of Nonideal Operational Amplifiers and Voltage-Controlled Sources, IEEE Transactions on Circuits and Systems, 27, 231-235, (1980)
- [3]. J. A. Svoboda, Current Conveyors Operational Amplifiers and Nullors, Proceedings of the IEE, 136, 317-322, (1989)
- [4]. M. S. Ghausi, Analog Active Filters, IEEE Transactions on Circuits and Systems, 31, 13-31, (1984)
- [5]. E. Uzunhisarcıklı, Elektronik Devrelere Nullor Modelinin Uygulanması, Erciyes Üni. Fen Bilimleri Enstitüsü Yüksek Lisans Tezi, 1997
- [6]. A. S. Sedra, K. C. Smith, Microelectronic Circuits, p. 107-108, 111, 698, 787, Holt, Rinehart and Winston, Inc, New York, 1987
- [7]. M. Alçı, E. Uzunhisarcıklı, Elektronik Devrelere Nullator-Norator ve Nullor Modelinin Uygulanması, Pamukkale Üni. Mühendislik Bilimleri Dergisi, 2, 3, 193-201, (1996)
- [8]. C. Chang, P. Chen, Realisation of Current-Mode Transfer Function Using Second-Generation Current Conveyors, International Journal of Electronics, 71, 809-815, (1991)
- [9]. A. Carlosena, G. S. Moschytz, Nullators and Norators in Voltage to Current Mode Transformations, International Journal of Circuit Theory and Applications, 21, 421-424, (1993)

# SPICE MOSFET 3.Seviye Parametrelerinin Belirlenmesi İçin Yeni Bir Yaklaşım

Metin YAZGI

Hakan KUNTMAN

İTÜ Elektrik-Elektronik Fakültesi, Elektronik Ana Bilim Dalı, Maslak, 80626, İstanbul

## ABSTRACT

*An iteration procedure obtained by using a new approach is presented for the extraction of SPICE Level-3 MOS Transistor parameters  $KP$ ,  $v_{TH}$ ,  $\theta$ ,  $V_{MX}$  and  $R_s (= R_{s1})$ . The procedure uses both gate and drain characteristics or one of these in the triode region of operation. As well as the triode region parameters,  $N_{IS}$  and  $I$  can be found in the overall procedure. Results obtained from the model using the parameter values given by the procedure have been compared with the experimental results. It is obvious that the new approach is effective for Level-3 model. In addition to that, it is possible to use this new approach for other models which can be shown as polynomial equations with respect to parameters.*

## GİRİŞ

MOS tranzistor model parametrelerinin belirlenmesi için kullanılan yöntemler [1,2,3,4,5] incelendiklerinde birtakım dezavantajlara sahip oldukları görülür. Örneğin, belirleme prosesi sonunda parametre değerleri fiziksel olarak anlamlı olmayabilir, bazı parametreler gözönüne alınmayabilir veya bazı değerler farklı tranzistorlarda farklı değerler alırlarken sabitmişler gibi düşünülebilirler. Bu çalışmadaki yaklaşım bütün bu olumsuzluklarda oldukça önemli avantajlar getirmektedir.

Bu yöntemde geçit ve savak karakterisitkleri beraber veya yalnız biri kullanılabilir. Bu durum özellikle doyma bölgesinin modellenmesi açısından çok önemlidir. Yöntemin bir diğer avantajı ölçümle elde edilen ve belirleme aşamasında kullanılan data sayısında bir sınırlamanın olmamasıdır. Data sayısı sadece iterasyon aşamasında gerekli bir takım büyüklüklerin hesaplanmalarında belirleyici özelliğe sahiptir ve bu hesaplamalar için gerekli süre önemsizdir.

Yöntem 1. bölümde detaylı olarak anlatılmaktadır. 2.bölümde genel bir değerlendirme ve pratik inceleme verilmektedir.

## I- YENİ YAKLAŞIM VE YÖNTEM

MOS tranzistorun SPICE 3. seviye modelinin kuvvetli evirtim bölgesi akım bağıntısı

$$a I_{DS}^2 + b I_{DS} + c = 0 \quad (1.1)$$

şeklinde yazılabilir. Burada

$$\begin{aligned} a &= 6.R + PR^2(2-4F) + 2mR \\ b &= pR(4F - V_{DS} - 2V_{t,s} + 2V_{T0}) \\ &\quad - e - (V_{GS} - V_{T0}) - in V_{DS} - 1 \\ c &= PV_{DS}(V_{GS} - V_{T0} - F \cdot V_{DS}) \end{aligned} \quad (1.2)$$

eşitlikleri geçerlidir.  $F$ , (1.1) akım bağıntısının normal hali düşünülürse, parantez içerisindeki  $V_{DS}$  büyüklüğünün önündeki katsayıdır.  $F$  çoğunlukla  $1/2$  kabul edilir. Fakat tam değeri bu değildir.

(1.1) bağıntısındaki akım değeri simülasyonla yani matematiksel işlemlerle elde edilir. Simülasyon değerleri yerine ölçümle elde edilen değerleri koyarsak

$$a' I_{DSq}^2 + b I_{DSq} + c \neq 0 \quad (1.3)$$

bağıntısı ortaya çıkar. Model, tranzistorun çalışmasının kusursuz karşılığı olmadığından (1.3) bağıntısı sıfır veremez. Dolayısıyla bu ifade bir hata terimi olarak kabul edilebilir. Bu terimi  $I_{DSq}$  değerine bölersek bağıl hata terimi olarak

$$h' = \frac{a'}{I_{DSq}^2} + b' + \frac{c}{I_{DSq}} \neq 0 \quad (1.4)$$

sonucu elde edilir. Bu ifadenin karesi alınarak her noktadaki değerler toplanırsa

$$H = \sum h_i^2 \quad (1.5)$$

şeklinde toplam hata fonksiyonu elde edilir. Bu hata fonksiyonu parametre değerlerine ve uç büyüklüklerine bağlıdır. Burada i indisi uç büyüklüklerine bağlılığı göstermektedir. Bu fonksiyonun her bir parametreye göre türevi alınıp sifıra eşitlenirse parametreler için minimum hatayı veren bağıntılar elde edilir [6]. Bu bağıntılar diğer parametrelerin değerlerine ve çalışma noktası büyüklüklerine bağlıdır. Bu bağıntılar arasında iterasyonlar yapılarak sonuca ulaşılır. KP,  $V_{T0}$  ve R için bilinen yöntemler kullanılarak başlangıç değerleri kolayca bulunabilir [3]. Bu problemle ilgili bir çözüm bu çalışma içinde geliştirilmiştir [6].

Zayıf evirtim bölgesi akım bağıntısı

$$I_{DS} = I_{DS0} \exp[(V_{GS} - V_{on}) / (V_{on} - V_{TH})] \quad (1.6)$$

şeklinde.  $I_{DS}$  yerine  $I_{DSg}$  değeri konulursa

$$I_{DSg} = I_{OT} \exp[(V_{GS} - V_{on}) / (V_{on} - V_{TH})] * 0 \quad (1.7)$$

ifadesi elde edilir. Yukarıdaki işlemler burada tekrarlanırsa benzer şekilde hata fonksiyonunu zayıf evirtim bölgesi için de elde ederiz. Bu fonksiyonun  $I_{on}$  değerine göre türevini alıp sifıra eşitlersek

$$I_{on} = \frac{I_G}{0} \quad (1.8)$$

$$I_G = \sum I_{OSg} \exp[(V_{GSi} - V_{on}) / (V_{on} - V_{TH})] \quad (1.9)$$

$$G_2 = \sum \exp[2(V_{GSi} - V_{on}) / (V_{on} - V_{TH})]$$

eşitlikleri geçerlidir.  $I_{on}$ ,  $V_{GS}=V_{on}$  için, kuvvetli evirtim bağıntısından elde edilen akım değeridir.  $V_{on}$  değeri ise NFS parametresine bağlıdır[3]. Buradan hareketle  $V_{on}$  için

$$V_{on} = \hat{b}$$

$$a = -I_n^2 [ 0.R - 2R^2p(2f - 1) + 2mR ]$$

$$-I_{on} [ -1 + eV_{TH} + 2RP(V_{TH} + FV_{DS}) - mV_{DS} + p(2f - 1)V_{DS}R ]$$

$$+ P(V_{TH} + FV_{DS})V_{DS}$$

$$b_i = I_{on}(-\theta - 2\beta R) + \beta V_{DS}$$

eşitlikleri elde edilir. Dolayısıyla  $I_{on}$  ile  $V_{on}$  bağıntıları arasında iterasyon yapılarak NFS parametresi elde edilir. Burada dikkat edilmesi gereken bir nokta, tranzistor  $V_{GS}=V_{on}$  için doymada olabilir. Bu durumda  $V_{on}$  bağıntısında  $V_{DS}$  yerine  $V_{DSsat}$  değeri koyulmalıdır. X (KAPPA) parametresi için optimum değer arandığı bir bilgisayar programı yazılmıştır. Bu yöntem bilinen yöntemlerden farklı değildir.

## II- YÖNTEMİN TEORİK VE PRATİK İNCELENMESİ

Hemen belirtilmelidir ki, asıl ilgilenilen hata terimi (1.4) değildir. Gerçekte minimize edilmek istenen hata terimi

$$h_{bi} = \frac{I_{DSgi} - I_{DSi}}{I_{DSgi}} \quad (1.11)$$

şeklinde bağıl hata terimi veya

$$h_{mi} = I_{DSgi} - I_{DSi} \quad (1.12)$$

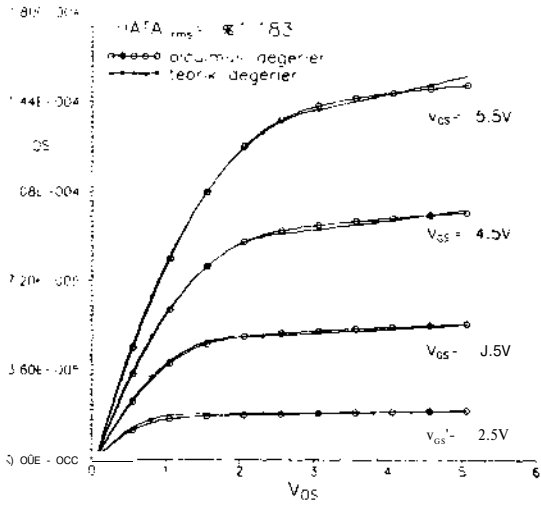
şeklinde mutlak hata terimidir. Bu ifadelerdeki  $I_{DSi}$  terimi modelin verdiği değerleri göstermektedir. Bu iki hata terimi ile bu çalışmada sunulan hata terimi arasında

$$h_i = 2a \cdot h_{mi} + b_i \cdot h_{bi} \quad (1.13)$$

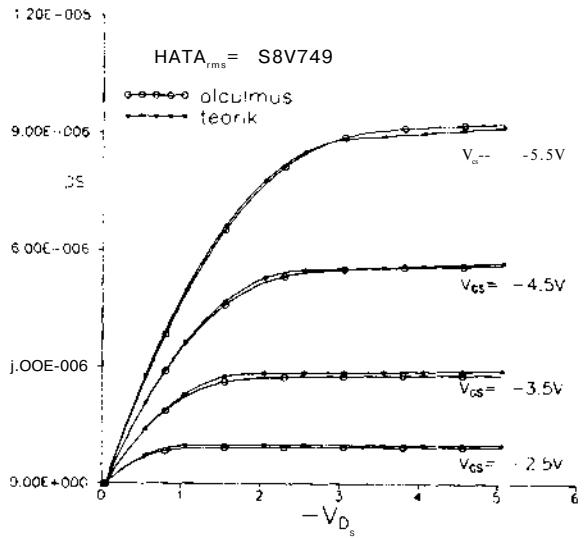
şeklinde bir ilişki vardır. Bu ifadedeki 2 değeri, çok küçük bir ihmalle, yaklaşık bir değerdir. Bu ifade, (1.1) ifadesi (1.4) ten çıkarılıp  $I_{DSg}$  değerine bölünerek elde edilir.

(1.13) ifadesi ne yazık ki bize çok fazla bir şey söylememektedir. Çünkü a ve  $b_j$  değerleri optimizasyonla değişecek değerlerdir. Dolayısıyla bu yaklaşımın değerlendirilebilmesi için pratik olarak test edilmesi gerekmektedir

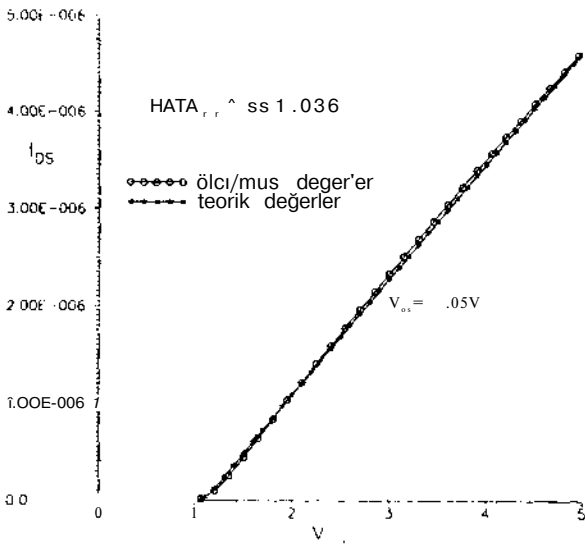
Yeni yöntem C programlama dili ile yazılan bilgisayar programı ile pratiğe geçirilmiştir. Bu program kullanılarak n ve p tipi tranzistorlar için yöntemin performansı denenmiştir. Tranzistorlar üzerindeki gerekli ölçümler HP4145 parametre analizörü kullanılarak gerçekleştirilmiştir. Bu tranzistorlar TÜBİTAK YİTAL'den temin edilmişlerdir, üç farklı karakteristikleri incelenmiştir. Bunlar savak karakteristikleri (1.a ve 1.b), geçit karakteristikleri (2.a ve 2.b) ve doyma bölgesinde,  $V_{GS}=V_{os}$  için, elde edilmiş karakteristiklerdir (3.a ve 3.b). Tablo 1 ve Tablo 3 n ve p tipi tranzistorlar için elde edilen parametre değerlerini, Tablo 2 ve Tablo 4 oluşan hata değerlerini göstermektedirler.



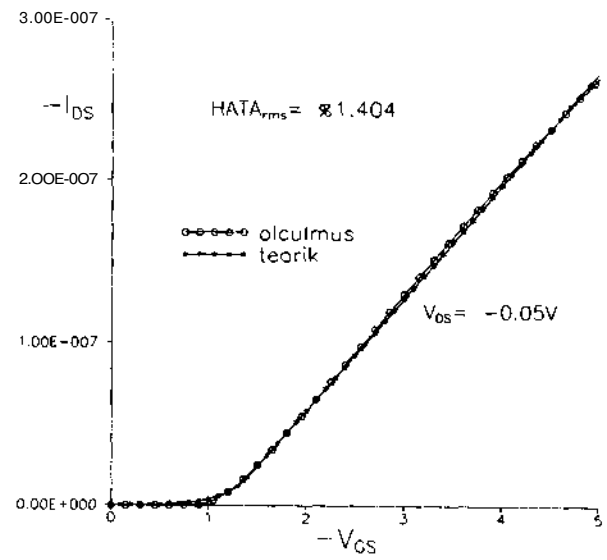
Şekil 1. a n tipi tranzistorun savak karakteristikleri



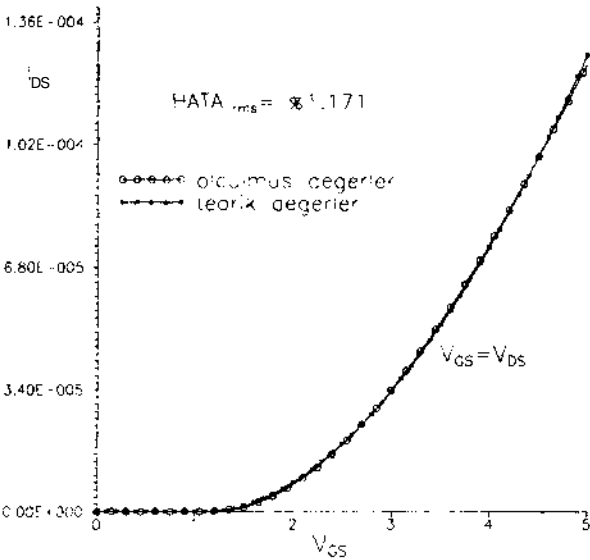
Şekil 1b p tipi tranzistorun savak karakteristikleri



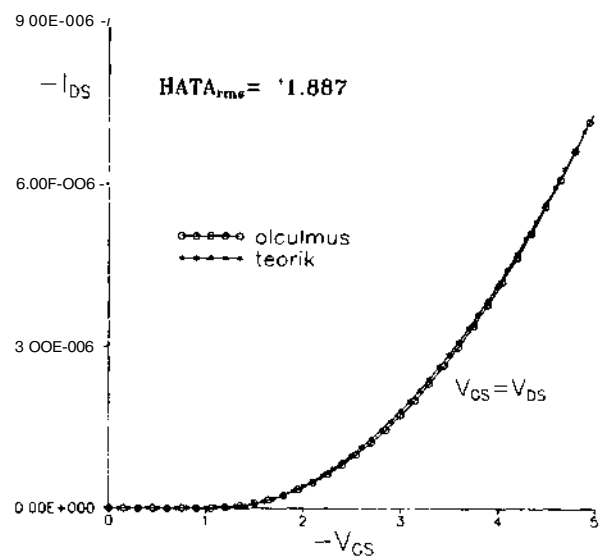
Şekil 2.a n tipi tranzistorun geçit karakteristikleri



Şekil 2.b p tipi tranzistorun geçit karakteristikleri



Şekil 3.a n tipi tranzistorun doyma karakteristikleri



Şekil 3.b p tipi tranzistorun doyma karakteristikleri

## KAYNAKLAR

Tablo 1. n tipi tranzistorun parametre deęerleri

PARAMETRE	YÖNTEMİN VERDİĐİ DEĐER
KP	2.5273E-5
$V_{T0}$	1.116
e	7.665E-3
VMAX	1.907E+5
NFS	1.8078E12
KAPPA	1.21
R	0

Tablo 2. n tipi tranzistorun hata deęerleri

n Tipi	rms hata (%)
Savak Karakteristiđi	1.435
Geçit Karakteristiđi	1.036
Doyma Karakteristiđi	1.171

Tablo 3. p tipi tranzistorun parametre deęerleri

PARAMETRE	YÖNTEMİN VERDİĐİ DEĐER
KP	1.3769E-6
$V_{T0}$	-1.123
e	-5.212E-3
VMAX	4.0154E+5
NFS	4.0317E+12
KAPPA	1.503
R	5.51

Tablo 4. p tipi tranzistorun hata deęerleri

ptipi	rms hata (%)
Savak Karakteristiđi	1.75
Geçit Karakteristiđi	1.404
Doyma Karakteristiđi	1.887

## SONUÇ

Şekillerden ve tablolardan görüldüğü gibi, performansını teorik açıdan tam olarak yakalayamadığımız, yeni yaklaşım uygulamada çok olumlu sonuçlar vermiştir. Buna ek olarak, yeni yaklaşımı parametrelere göre polinomsal denklemler biçiminde gösterilebilen modellerde ku//anabi/eceğim/z açıktır.

[1] D. E. Ward, K. Doganis, "Optimized Extraction of MOS Model Parameters", IEEE transactions on Computer Aided Design of Integrated Circuits and Systems, Vol. CAD-1, No:4, October 1982

[2] K. Doganis, D. L. Scharfetter, "General Optimization and Extraction of IC Device Model Parameters", IEEE Transactions on Electron Devices, Vol. 30, No:9, September 1983

[3] P. Antognetti, G. Massabrio, Semiconductor Device Modeling With SPICE, McGraw-Hill Book Comp., 1988

[4] K. Opalska, L. Opalski, "Efficient Model Parameter Extraction By Modified Sequential Optimization", ECCTD'95, Vol. 1, pp. 159-162, 1995

[5] M. Yazgı, H. Kuntman, "SPICE MOST Statik Model Parametrelerinin Bilgisayar Yardımı ile Belirlenmesi", Elektrik Mühendisliği 6. Ulusal Kongresi, Sayfa 491-494, Eylül 95

[6] M. Yazgı, "SPICE MOSFET Statik Model Parametrelerinin Bilgisayar Yardımı ile Belirlenmesi", Yüksek Lisans Tezi, İTÜ Fen Bilimleri Enstitüsü, Ocak 1996